



## SH69P20C

### 1K一次性编程4位单片机

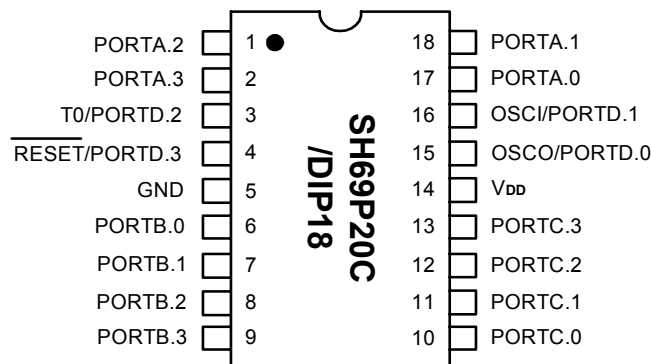
#### 特性

- 基于SH6610C的4位单片机
- OTP ROM: 1K X 16位
- RAM: 96 X 4位
  - 32个系统控制寄存器
  - 64个数据存储器
- 工作电压:
  - fosc = 30kHz - 4MHz, VDD = 2.4V - 5.5V
  - fosc = 30kHz - 8MHz, VDD = 4.5V - 5.5V
- 15个CMOS双向I/O端口和1个CMOS输入端口
- 4层堆栈 (包括中断)
- 一个8位自动重载定时/计数器
- 预热计数器
- 中断源:
  - 外部0中断: PORTA.0 (上升/下降沿)
  - 定时器0中断
  - 外部1中断: PORTA.3 (上升/下降沿)
  - 外部中断: PORTB & PORTC (上升/下降沿)
- 振荡器: (代码选项)
  - 晶体谐振器: 32.768kHz, 400kHz - 8MHz
  - 陶瓷谐振器: 400kHz - 8MHz
  - 外部RC振荡器: 400kHz - 8MHz
  - 内部RC振荡器: 2MHz/4MHz/6MHz
  - 外部时钟: 30kHz - 8MHz
- 指令周期时间 (4/fosc)
- 两种低功耗工作模式: HALT和STOP
- 复位
  - 内建看门狗定时器 (代码选项)
  - 内建上电复位 (POR)
  - 内建低电压复位 (LVR)
- 内建低电压复位功能 [两种监测电平] (代码选项)
- 提供DIP/SOP/裸片封装

#### 概述

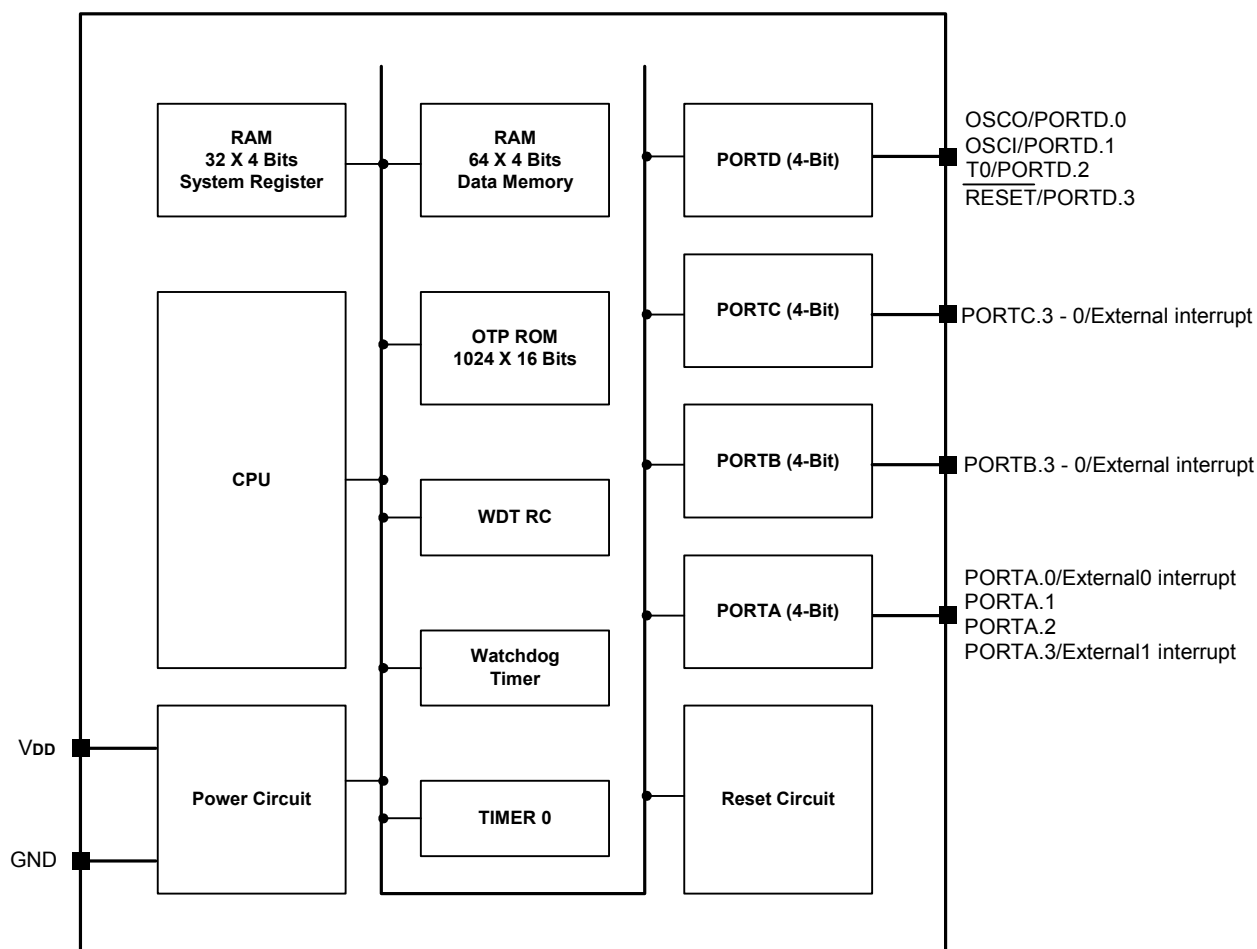
SH69P20C是一种先进的CMOS 4位单片机。该器件集成了SH6610C CPU内核, RAM, ROM, 定时器, I/O端口和2MHz/4MHz/6MHz内部RC。SH69P20C适用于家用电器的应用。

#### 引脚配置





方框图





## 引脚描述

引脚编号	引脚命名	引脚性质	说明
5	GND	P	接地引脚
14	VDD	P	电源引脚
15	OSCO /PORTD.0	O I/O	OSC输出引脚, 连接到晶振, 陶瓷谐振器 当使用内部或外部RC振荡器时, 与PORTD.0共用端口
16	OSCI /PORTD.1	I I/O	OSC输入引脚, 连接到晶振, 陶瓷谐振器或外部电阻 当使用内部RC振荡器时, 与PORTD.1共用端口
3	T0 /PORTD.2	I I/O	定时器/计数器外部信号输入引脚。(施密特触发器输入) 与PORTD.2共用端口
4	$\overline{\text{RESET}}$ /PORTD.3	I I	复位引脚 (低电压有效, 施密特触发输入) 当使用内部复位电路时, 与PORTD.3共用端口。(仅用于输入, 代码选项)
9 - 6	PORTB.3 - 0	I/O I	位可编程I/O 外部中断输入 (通过系统寄存器设置有效上升沿或下降沿)
13 - 10	PORTC.3 - 0	I/O I	位可编程I/O 外部中断输入 (通过系统寄存器设置有效上升沿或下降沿)
2, 1, 18, 17	PORTA.3 - 0	I/O I I	位可编程I/O 施密特触发器输入仅当PORTA.0共用为外部0输入 施密特触发器输入仅当PORTA.3共用为外部1输入

其中, I: 输入; O: 输出; P: 电源; Z: 高阻

## OTP编程引脚说明 (OTP编程模式)

引脚编号	引脚命名	引脚性质	共用引脚	说明
14	VDD	P	VDD	编程电源 (+5.5V)
4	VPP	P	$\overline{\text{RESET}}$ /PORTD.3	编程高电压电源 (+11V)
5	GND	P	GND	电源地
16	SCK	I	OSCI /PORTD.1	编程时钟输入引脚
17	SDA	I/O	PORTA.0	编程数据引脚



## 功能说明

### 1. CPU

CPU 包含以下功能模块: 程序计数器 (PC), 算术逻辑单元 (ALU), 进位标志 (CY), 累加器, 查表寄存器, 数据指针 (INX, DPH, DPM 和 DPL) 和堆栈。

#### 1.1. PC

程序计数器用于寻址程序ROM。该计数器有12位: 页寄存器 (PC11), 和循环递增计数器 (PC10, PC9, PC8, PC7, PC6, PC5, PC4, PC3, PC2, PC1, PC0)。

程序计数器装入与该条指令相关的数据。对于目标地址大于2K的ROM空间, 可通过无条件跳转指令 (JMP) 中设置页寄存器位的值实现跳转。

程序计数器只能寻址4K程序ROM空间 (参考ROM说明)。

#### 1.2. ALU和CY

ALU执行算术运算和逻辑操作。ALU具有下述功能:

二进制加法/减法 (ADC, ADCM, ADD, ADDM, SBC, SBCM, SUB, SUBM, ADI, ADIM, SBI, SBIM)

加法/减法的十进制调整 (DAA, DAS)

逻辑操作 (AND, ANDM, EOR, EORM, OR, ORM, ANDIM, EORIM, ORIM)

条件跳转 (BA0, BA1, BA2, BA3, BAZ, BNZ, BC, BNC)

逻辑移位 (SHR)

进位标志 (CY) 记录ALU算术运算操作中的进位/借位状态。在中断或子程序调用过程中, 进位标志被压入堆栈中并于执行RTNI指令时由堆栈中弹出。它不受RTNW指令的影响。

#### 1.3. 累加器 (AC)

累加器是一个4位寄存器, 用于保存算术逻辑单元的运算结果。它和ALU一起, 完成与系统寄存器数据存储器之间的数据传送。

### 2. RAM

内建RAM由通用数据存储器 and 系统寄存器组成。由于RAM的静态特性, 数据存储器能在CPU进入STOP或者HALT方式后保持其中的数据不变。

#### 2.1. RAM寻址

用一条指令能直接访问数据存储器 and 系统寄存器。下列为存储器空间分配:

系统寄存器: \$000 - \$01F

数据存储器: \$020 - \$05F

#### 2.2. 系统寄存器配置

地址	第3位	第2位	第1位	第0位	读/写	说明
\$00	IEX0	IET0	IEX1	IEP	读/写	中断允许标志寄存器
\$01	IRQX0	IRQT0	IRQX1	IRQP	读/写	中断请求标志寄存器
\$02	-	T0M.2	T0M.1	T0M.0	读/写	第2-0位: Timer0模式寄存器
\$03	-	-	-	-	-	保留
\$04	T0L.3	T0L.2	T0L.1	T0L.0	读/写	Timer0载入/计数器低位寄存器
\$05	T0H.3	T0H.2	T0H.1	T0H.0	读/写	Timer0载入/计数器高位寄存器
\$06 - \$07	-	-	-	-	-	保留
\$08	PA.3	PA.2	PA.1	PA.0	读/写	PORTA数据寄存器
\$09	PB.3	PB.2	PB.1	PB.0	读/写	PORTB数据寄存器

#### 1.4. 查表寄存器 (TBR)

通过查表指令 (TJMP) 和常数返回指令 (RTNW) 可以实现读取保存在程序存储器中的表格数据。查表指令执行时, 查表寄存器TBR和AC中存放的是待读取ROM的低8位地址。TJMP指令指向的ROM地址为 ((PC11 - PC8) X (28) + (TBR, AC))。由RTNW指令将查表所得值返回至 (TBR, AC) 中。表格数据的第7位至第4位存放在TBR中, 第3位至第0位存放在AC中。

#### 1.5. 数据指针

数据指针能直接寻址数据存储器。指针地址储存在寄存器DPH (3位), DPM (3位) 和 DPL (4位)。最大寻址范围为3FFH。通过索引寄存器 (INX), 可以读写由DPH, DPM 和 DPL 指定的数据存储器。

#### 1.6. 堆栈

堆栈是一组寄存器, 在每次子程序调用或中断时能顺序保存CY和PC (11-0) 中的值, 最高位保存CY值。其结构为13位 X 4层。当遇到返回指令 (RTNI/RTNW) 时, 堆栈中的内容将按顺序返回到PC中。堆栈中的数据按照先进后出的方式处理。

#### 注意:

堆栈嵌套包括子程序调用和中断请求子程序调用, 其最大值为4层。如果程序调用和中断请求的数量超过4层, 堆栈底部将溢出, 程序将无法正常运行。



2.2. 系统寄存器配置 (续)

地址	第3位	第2位	第1位	第0位	读/写	说明
\$0A	PC.3	PC.2	PC.1	PC.0	读/写	PORTC数据寄存器
\$0B	PD.3	PD.2	PD.1	PD.0	读/写	PORTD数据寄存器
\$0C - \$0D	-	-	-	-	-	保留
\$0E	TBR.3	TBR.2	TBR.1	TBR.0	读/写	查表寄存器
\$0F	INX.3	INX.2	INX.1	INX.0	读/写	索引寄存器
\$10	DPL.3	DPL.2	DPL.1	DPL.0	读/写	索引地址低位寄存器 (4位)
\$11	-	DPM.2	DPM.1	DPM.0	读/写	索引地址中位寄存器 (3位)
\$12	-	DPH.2	DPH.1	DPH.0	读/写	索引地址高位寄存器 (3位)
\$13 - \$14	-	-	-	-	-	保留
\$15	-	PDCR.2	PDCR.1	PDCR.0	读/写	PORTD输入/输出控制寄存器
\$16	PACR.3	PACR.2	PACR.1	PACR.0	读/写	PORTA输入/输出控制寄存器
\$17	PBCR.3	PBCR.2	PBCR.1	PBCR.0	读/写	PORTB输入/输出控制寄存器
\$18	PCCR.3	PCCR.2	PCCR.1	PCCR.0	读/写	PORTC输入/输出控制寄存器
\$19	PULLEN	PH/PL	PBCFR	EINFR	读/写	第0位: 外部中断上升/下降沿设置寄存器 第1位: PBC中断上升/下降沿设置寄存器 第2位: 端口上拉/下拉设置寄存器 第3位: 端口上拉/下拉允许控制寄存器
\$1A - \$1B	-	-	-	-	-	保留
\$1C	-	-	T0S	T0E	读/写	第0位: T0信号沿, 第1位: T0信号源
\$1D	-	-	-	-	-	保留
\$1E	WDT	WDT.2	WDT.1	WDT.0	读/写 只读	第2-0位: 看门狗定时器控制寄存器 第3位: 看门狗定时器溢出标志寄存器
\$1F	-	-	-	-	-	保留

3. ROM

ROM能寻址1024 X 16位程序空间, 地址由\$000到\$3FF。

3.1. 矢量地址区 (\$000到\$004)

程序顺序执行。从地址\$000到\$004的区域是为特殊中断服务程序保留的, 作为中断服务的入口地址。

地址	指令	说明
\$000	JMP*	跳转至RESET服务程序
\$001	JMP*	跳转至外部0中断服务程序
\$002	JMP*	跳转至Timer0中断服务程序
\$003	JMP*	跳转至外部1中断服务程序
\$004	JMP*	跳转至端口中断服务程序

\*JMP 指令能由任意指令代替。



4. 初始状态

4.1. 系统寄存器初始状态

地址	第3位	第2位	第1位	第0位	上电复位 /Reset引脚复位/低电压复位	WDT复位
\$00	IEX0	IET0	IEX1	IEP	0000	0000
\$01	IRQX0	IRQT0	IRQX1	IRQP	0000	0000
\$02	-	T0M.2	T0M.1	T0M.0	- 000	- 000
\$04	T0L.3	T0L.2	T0L.1	T0L.0	xxxx	xxxx
\$05	T0H.3	T0H.2	T0H.1	T0H.0	xxxx	xxxx
\$08	PA.3	PA.2	PA.1	PA.0	1111	1111
\$09	PB.3	PB.2	PB.1	PB.0	1111	1111
\$0A	PC.3	PC.2	PC.1	PC.0	1111	1111
\$0B	PD.3	PD.2	PD.1	PD.0	1111	1111
\$0E	TBR.3	TBR.2	TBR.1	TBR.0	xxxx	uuuu
\$0F	INX.3	INX.2	INX.1	INX.0	xxxx	uuuu
\$10	DPL.3	DPL.2	DPL.1	DPL.0	xxxx	uuuu
\$11	-	DPM.2	DPM.1	DPM.0	-xxx	-uuu
\$12	-	DPH.2	DPH.1	DPH.0	-xxx	-uuu
\$15	-	PDCR.2	PDCR.1	PDCR.0	-000	-000
\$16	PACR.3	PACR.2	PACR.1	PACR.0	0000	0000
\$17	PBCR.3	PBCR.2	PBCR.1	PBCR.0	0000	0000
\$18	PCCR.3	PCCR.2	PCCR.1	PCCR.0	0000	0000
\$19	PULLEN	PH/PL	PBCFR	EINFR	0100	0100
\$1C	-	-	T0S	T0E	--00	--00
\$1E	WDT	WDT.2	WDT.1	WDT.0	0000	1000

说明: x = 不定, u = 未更改, - = 未使用, 读出值为'0'。

4.2. 其它初始状态

其它	复位后
程序计数器 (PC)	\$000
CY	不定
累加器 (AC)	不定
数据存储器	不定



### 5. 系统时钟和振荡器

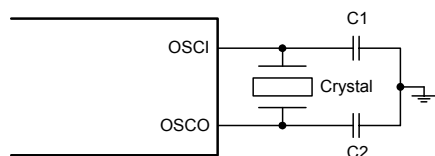
振荡器振荡产生的脉冲为CPU和片上电路提供系统时钟。  
系统时钟  $f_{sys} = f_{osc}/4$ 。

#### 5.1. 指令周期

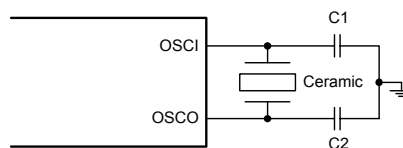
- (1) 对于32.768kHz的振荡器, 为4/32.768kHz ( $\approx 122.1\mu s$ )
- (2) 对于2MHz的振荡器, 为4/2MHz ( $= 2\mu s$ )
- (3) 对于4MHz的振荡器, 为4/4MHz ( $= 1\mu s$ )
- (4) 对于8MHz的振荡器, 为4/8MHz ( $= 0.5\mu s$ )

#### 5.2. 振荡器类型

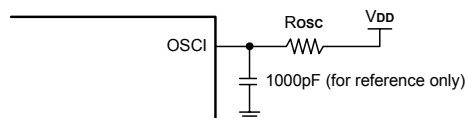
(1) 晶体谐振器: 32.768kHz或400k - 8MHz.



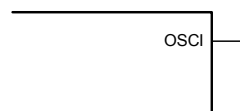
(2) 陶瓷谐振器: 400kHz - 8MHz.



(3) RC振荡器: 400kHz - 8MHz.

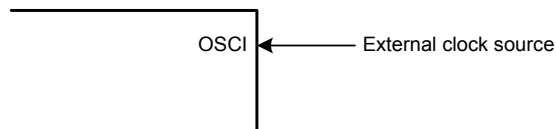


外部RC



内建RC

(4) 外部输入时钟: 30kHz - 8MHz.



#### 5.3. 谐振器负载电容选择

陶瓷谐振器			推荐型号	生产厂
频率	C1	C2		
455kHz	47 - 100pF	47 - 100pF	ZTB 455KHz	威克创通讯器材有限公司
			ZT 455E	深圳东光晶博电子有限公司
3.58MHz	-	-	ZTT 3.580M	威克创通讯器材有限公司
			ZT 3.58M*	深圳东光晶博电子有限公司
4MHz	-	-	ZTT 4.000M	威克创通讯器材有限公司
			ZT 4M*	深圳东光晶博电子有限公司

\*- 已经内建有负载电容

晶体谐振器			推荐型号	生产厂
频率	C1	C2		
32.768kHz	5 - 12.5pF	5 - 12.5pF	DT 38 ( $\varphi 3 \times 8$ )	KDS
			$\varphi 3 \times 8 - 32.768KHz$	威克创通讯器材有限公司
4MHz	8 - 15pF	8 - 15pF	HC-49U/S 4.000MHz	威克创通讯器材有限公司
			49S-4.000M-F16E	深圳东光晶博电子有限公司
8MHz	8 - 15pF	8 - 15pF	HC-49U/S 8.000MHz	威克创通讯器材有限公司
			49S-8.000M-F16E	深圳东光晶博电子有限公司

注意事项:

1. 表中负载电容为设计参考数据!
  2. 以上电容值可通过谐振器基本的起振和运行测试, 并非最优值。
  3. 请注意印制板上的杂散电容, 用户应在超过应用电压和温度的条件下测试谐振器的性能。
- 在应用陶瓷谐振器/晶体谐振器之前, 用户需向谐振器生产厂要求相关应用参数以获得最佳性能。  
请登陆<http://www.sinowealth.com>以取得更多的推荐谐振器生产厂。

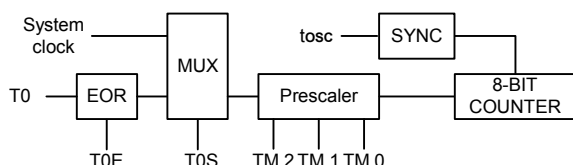


## 6. 定时器

8位Timer有下述特性:

- 8位递增计数
- 自动重载
- 8级预分频
- 内部和外部时钟选择
- 计数值由\$FF到\$00时, 产生溢出中断请求
- 外部事件边沿选择

Timer0框图:



### 6.1. Timer0结构和操作

Timer0由一个8位只写载入寄存器 (TL0L, TL0H) 和一个8位只读计数器 (TC0L, TC0H) 构成。每个计数器由低四位和高四位组成。将数据写入载入寄存器 (TL0L, TL0H) 就可以初始化Timer。

当高4位载入寄存器被写入或Timer计数值由\$FF到\$00溢出时, Timer将自动载入预设值。

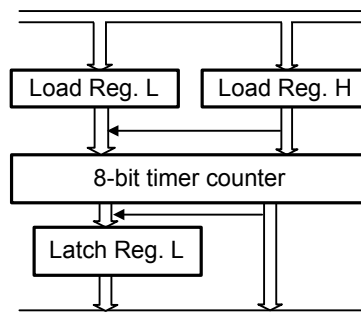
由于寄存器的高4位控制Timer的读写操作, 使用中请根据以下步骤操作:

写操作:

- 先写低四位;
- 再写高四位以更新计数器。

读操作:

- 先读高四位;
- 再读低四位。



### 6.2. Timer模式寄存器

通过设置Timer模式寄存器 (T0M) 可以使Timer工作在不同的模式。

系统时钟经过预分频器分频后, 进入计数器。Timer模式寄存器中T0M.2-0用于设定分频比。

表1. Timer0模式寄存器 (\$02)

T0M.2	T0M.1	T0M.0	预分频器分频比	时钟源
0	0	0	$1/2^{11}$	系统时钟/T0
0	0	1	$1/2^9$	系统时钟/T0
0	1	0	$1/2^7$	系统时钟/T0
0	1	1	$1/2^5$	系统时钟/T0
1	0	0	$1/2^3$	系统时钟/T0
1	0	1	$1/2^2$	系统时钟/T0
1	1	0	$1/2^1$	系统时钟/T0
1	1	1	$1/2^0$	系统时钟/T0

系统寄存器:

地址	第3位	第2位	第1位	第0位	读/写	说明
\$1C	-	-	T0S	T0E	读/写	第0位: T0信号沿选择寄存器 第1位: T0信号源选择寄存器
	-	-	X	0	读/写	T0输入由低电平到高电平变化时计数
	-	-	X	1	读/写	T0输入由高电平到低电平变化时计数
	-	-	0	X	读/写	与PORTD.2共用端口, Timer0时钟源为系统时钟
	-	-	1	X	读/写	Timer0时钟源为T0引脚输入脉冲





### 6.3. 外部时钟/事件T0作为Timer0的时钟源

当外部时钟/事件T0输入作为Timer0的时钟源时,它由CPU的系统时钟进行同步。这个外部信号源必须符合以下条件。Timer在一个指令周期中通过系统时钟进行采样,因此对外部时钟高电平(至少2 t<sub>osc</sub>)和低电平(至少2 t<sub>osc</sub>)的要求如下:

$$\begin{aligned} T0H (T0高电平时间) &\geq 2 * t_{osc} + \Delta T \\ T0L (T0低电平时间) &\geq 2 * t_{osc} + \Delta T \end{aligned} \quad ; \Delta T = 20ns$$

当选择其它的分频比时, TMO通过异步脉冲计数器来分频,且预分频器的输出信号是对称的。

那么:

$$T0 \text{ high time} = T0 \text{ low time} = \frac{N * T0}{2}$$

其中:

T0 = Timer0输入周期

N = 预分频值

因此,需要满足的条件是:

$$\frac{N * T0}{2} \geq 2 * t_{osc} + \Delta T \quad \text{或} \quad T0 \geq \frac{4 * t_{osc} + 2 * \Delta T}{N}$$

上述条件仅限于T0用作Timer输入时钟源,对T0脉宽没有限制。概括如下:

$$T0 = \text{Timer0 period} \geq \frac{4 * t_{osc} + 2 * \Delta T}{N}$$



### 7. I/O端口

SH69P20C提供15个双向I/O端口和1个输入端口 (PORTD.3)。端口数据在寄存器\$08 - \$0B中。端口控制寄存器 (\$15 - \$18) 控制端口是作为输入或者输出。每个I/O端口带有内部上拉/下拉电阻。当端口作为输入时, 通过\$19的PULLEN, PH/PL和端口的数据来控制上拉/下拉功能。

端口I/O映像地址如下:

地址	第3位	第2位	第1位	第0位	读/写	说明
\$08	PA.3	PA.2	PA.1	PA.0	读/写	PORTA数据寄存器
\$09	PB.3	PB.2	PB.1	PB.0	读/写	PORTB数据寄存器
\$0A	PC.3	PC.2	PC.1	PC.0	读/写	PORTC数据寄存器
\$0B	PD.3	PD.2	PD.1	PD.0	读/写	PORTD数据寄存器
\$15	-	PDCR.2	PDCR.1	PDCR.0	读/写	PORTD输入/输出控制寄存器
\$16	PACR.3	PACR.2	PACR.1	PACR.0	读/写	PORTA输入/输出控制寄存器
\$17	PBCR.3	PBCR.2	PBCR.1	PBCR.0	读/写	PORTB输入/输出控制寄存器
\$18	PCCR.3	PCCR.2	PCCR.1	PCCR.0	读/写	PORTC输入/输出控制寄存器

PA (/B/C/D) CR.n, (n = 0, 1, 2, 3) 不包括PORTD.3

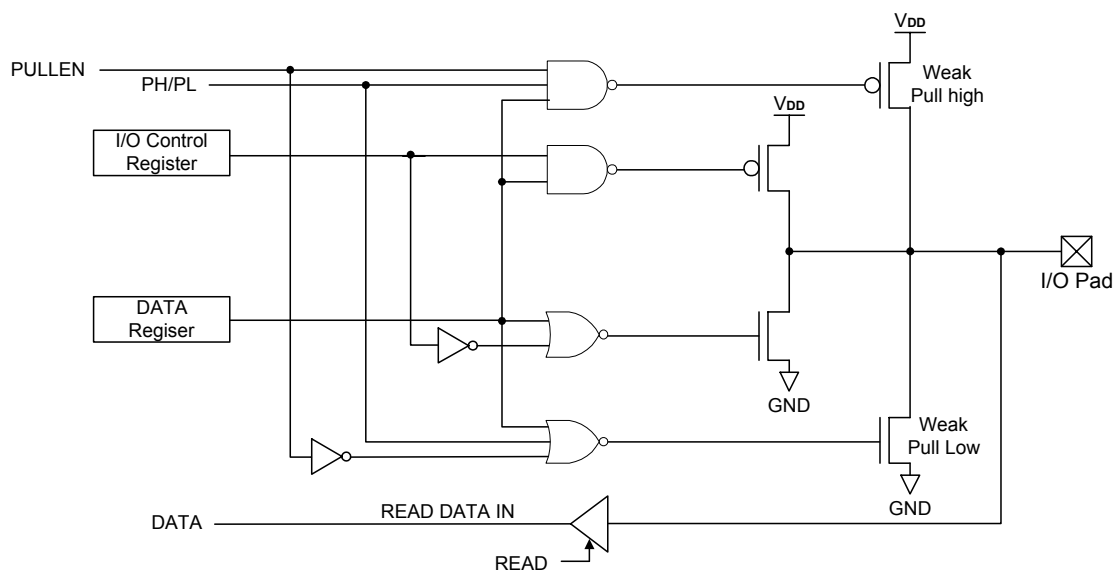
0: 设置为输入口。(初始值)

1: 设置为输出口。

**注意:**

PORTD.3与  $\overline{\text{RESET}}$  引脚共用端口。当通过代码选项选择内部复位电路时, PORTD.3只能共用作为输入引脚。仅由下拉电阻控制。所以当设置为1时, PORTD.3无效。

**I/O引脚的等效电路:**





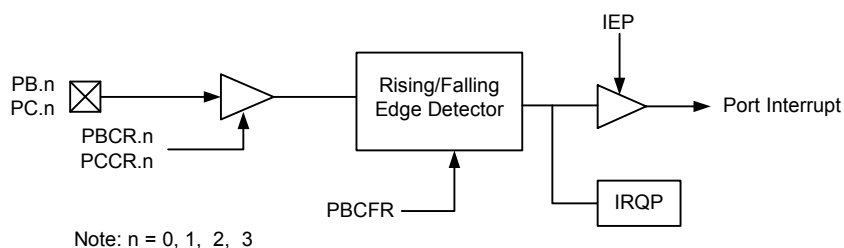
系统寄存器\$19

地址	第3位	第2位	第1位	第0位	读/写	说明
\$19	PULLEN	PH/PL	PBCFR	EINFR	读/写	第0位: 外部中断(PA.0/PA.3)上升/下降沿选择寄存器 第1位: PBC中断上升/下降沿选择寄存器 第2位: 端口上拉/下拉选择寄存器 第3位: 端口上拉/下拉允许选择寄存器
	1	X	X	X	读/写	端口上拉/下拉允许
	0	X	X	X	读/写	端口上拉/下拉禁止
	X	1	X	X	读/写	端口上拉电阻打开
	X	0	X	X	读/写	端口下拉电阻打开
	X	X	1	X	读/写	PBC上升沿中断
	X	X	0	X	读/写	PBC下降沿中断
	X	X	X	1	读/写	外部上升沿中断
	X	X	X	0	读/写	外部下降沿中断

要打开上拉电阻, 用户必须设置PULLEN为1, 设置PH/PL为1, 且向端口数据寄存器写1。  
要打开下拉电阻, 用户必须设置PULLEN为1, 设置PH/PL为0, 且向端口数据寄存器写0。

PORTB, PORTC中断

PORTB 和 PORTC 作为端口中断源。下图为端口中断功能示意图。



端口中断 (PBC INT) 编程注意事项

■ 当用户想要获得一个从GND到V<sub>DD</sub>的上升沿产生的中断, 必须按下列所述执行。

1. 设置端口为输入端口, 写0到端口数据寄存器并避免端口悬空。
2. 下拉端口 (使用外部下拉电阻或者设置PULLEN为1同时设置PH/PL为0)。
3. 设置外部中断控制寄存器为上升沿触发。(设置PBCFR为1)

除非所有的中断输入引脚都恢复到地电平, 否则任何其它上升沿都不会产生新的中断。

■ 当用户想要获得一个从V<sub>DD</sub>到GND的下降沿产生的中断, 必须按下列所述执行。

1. 设置端口为输入端口, 写1到端口数据寄存器和避免端口悬空。
2. 上拉端口 (使用外部上拉电阻或者设置PULLEN为1同时设置PH/PL为1)。
3. 设置外部中断控制寄存器为下降沿触发。(设置PBCFR为0)

除非所有的中断输入引脚都恢复到V<sub>DD</sub>电平, 否则任何其它下降沿都不会产生新的中断。



## 8. 中断

SH69P20C有四个中断源:

- 外部0中断
- Timer0中断
- 外部1中断
- 端口BC中断 (上升/下降沿)

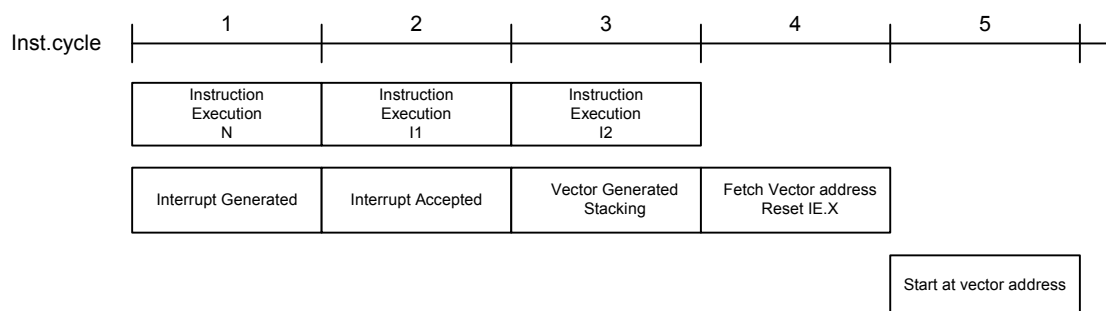
### 中断控制标志位和中断服务

中断控制标志位为系统寄存器的\$00和\$01。这两个寄存器能够由软件访问和设置。芯片上电复位后, 这些标志位被清0。

系统寄存器:

地址	第3位	第2位	第1位	第0位	读/写	说明
\$00	IEX0	IET0	IEX1	IEP	R/W	中断允许标志寄存器
\$01	IRQX0	IRQT0	IRQX1	IRQP	R/W	中断请求标志寄存器

当IEx设置为1且有中断请求时 (IRQx为1), 中断被激活并且根据中断优先级产生相应的中断矢量地址。当发生中断时, PC和CY标志将被保存在堆栈存储器中, 同时程序跳转至中断服务矢量地址处执行。在中断发生后, 所有中断允许标志 (IEx) 自动复位为0, 因此在IRQx = 1时IEx标志再次设置为1时, 将可能再次产生中断。



中断服务流程图

### 中断嵌套

在CPU中断服务期间, 用户可以在中断返回前设置任何中断允许标志。中断服务流程图中标示下个中断和将要发生的下一个中断嵌套。如果中断请求已经产生且执行允许IE使能的指令N, 那么在两个指令周期后将执行中断程序。但是, 如果指令I1或指令I2清除中断请求或允许标志, 那么中断服务将被取消。

### 外部中断

当用户想要获得一个从GND到V<sub>DD</sub>的上升沿产生的中断, 必须按下列所述执行:

1. 设置PA.0/PA.3作为输入端口
2. 下拉端口 (使用外部下拉电阻或者设置PULLEN为1同时设置PH/PL为0)
3. 设置上升沿寄存器 (设置EINFR为1)

当用户想要获得一个从V<sub>DD</sub>到GND的下降沿产生的中断, 必须按下列所述执行:

1. 设置PA.0/PA.3作为输入端口
2. 上拉端口 (使用外部上拉电阻或者设置PULLEN为1同时设置PH/PL为1)
3. 设置下降沿寄存器 (设置EINFR为0)

### Timer0中断

Timer0的计数时钟是以系统时钟或以外部时钟/事件T0为基准的。Timer计数值由\$FF到\$00溢出时将产生一个内部中断请求 (IRQT0 = 1), 如果中断允许标志被允许 (IET0 = 1) 则进入定时器中断服务程序。定时器中断同样也能用于从HALT模式唤醒CPU。

### 端口下降/上升沿中断

PORTB和PORTC作为端口中断源可以产生端口中断。因为I/O端口是位可编程I/O, 所以只有输入端口能产生一个外部中断。当PBCR.n设置为0, 从V<sub>DD</sub>到GND的PORTB和PORTC的任何输入引脚将产生中断请求。其后的下降沿不会产生中断请求直到所有的引脚返回到V<sub>DD</sub>。

当PBCR.n设置为1, 从GND到V<sub>DD</sub>的PORTB和PORTC的任何输入引脚产生中断请求。其后的上升沿不会产生中断请求直到所有的引脚返回到GND。



## 9. 低电压复位 (LVR)

LVR用于监控电源电压并产生芯片内部复位。它一般用于交流供电电路或有大负载的电路, 这些电路工作时负载的启动会引起器件工作电压暂时低于电路的最低允许工作电压。

LVR功能可以通过代码选项永久开启或禁止。

当LVR功能开启时其功能如下:

- 当 $V_{DD} \leq V_{LVR}$ 时产生系统复位
- 当 $V_{DD} > V_{LVR}$ 时释放系统复位

这里,  $V_{DD}$ : 电源电压,  $V_{LVR}$ : LVR 检测电压, 有两档选择 (代码选项)

## 10. HALT和STOP模式

在执行HALT指令后, CPU将进入待机模式1 (HALT)。在HALT模式下, CPU将停止工作。但是其周边电路 (定时器0和看门狗定时器) 将继续工作。

在执行STOP指令后, CPU将进入待机模式2 (STOP)。在STOP模式下, 整个芯片 (包括振荡器) 将停止工作。但看门狗定时器继续工作。

在HALT模式下, 发生任何中断CPU将被唤醒。

在STOP模式下, 发生任何端口中断或者看门狗定时器溢出CPU将被唤醒 (WDT允许)。

当通过任何中断, CPU从HALT/STOP被唤醒, 将会首先执行相关中断服务子程序。然后才会执行HALT/STOP的下一条指令。

## 11. WDT

看门狗定时器是一个递减计数器, 拥有独立内建RC振荡器作为时钟源, 因此在STOP模式下仍会持续运行。当定时器溢出时, WDT将复位CPU。通过代码选项可以允许或禁止该功能。

WDT控制位 (\$1E第2 - 0位) 用来选择不同的溢出时间。定时器溢出后, WDT溢出标记 (\$1E第3位) 将由硬件自动设置为“1”。通过读或者写系统寄存器\$1E, WDT会在溢出前重新开始计数。

**系统寄存器\$1E: 看门狗定时器 (WDT)**

地址	第3位	第2位	第1位	第0位	读/写	说明
\$1E	WDT	WDT.2	WDT.1	WDT.0	读/写 只读	第2-0位: 看门狗定时器控制寄存器 第3位: 看门狗定时器溢出标志寄存器
	X	0	0	0	读/写	看门狗定时器溢出周期 = 4096ms
	X	0	0	1	读/写	看门狗定时器溢出周期 = 1024ms
	X	0	1	0	读/写	看门狗定时器溢出周期 = 256ms
	X	0	1	1	读/写	看门狗定时器溢出周期 = 128ms
	X	1	0	0	读/写	看门狗定时器溢出周期 = 64ms
	X	1	0	1	读/写	看门狗定时器溢出周期 = 16ms
	X	1	1	0	读/写	看门狗定时器溢出周期 = 4ms
	X	1	1	1	读/写	看门狗定时器溢出周期 = 1ms
	0	X	X	X	只读	未发生WDT溢出复位
	1	X	X	X	只读	WDT溢出, 发生WDT复位

**注意:** 看门狗定时器溢出周期是当 $V_{DD} = 5V$ 时的参考值。



## 12. 预热计数器

本芯片内建振荡器预热计数器, 它能消除振荡器在下列情况下起振时的不稳定状态:

### A. 上电复位

(1) 在RC, 晶体谐振器或陶瓷谐振器模式下,  $f_{osc} = 32.768\text{kHz} - 1\text{MHz}$ , 预热计数器预分频比为  $1/2^{12}$  (4096)。

(2) 在RC, 晶体谐振器或陶瓷谐振器模式下,  $f_{osc} = 1\text{MHz} - 8\text{MHz}$ , 预热计数器预分频比为  $1/2^{15}$  (32768)。

### B. Reset引脚复位, 由STOP模式唤醒, LVR复位

(1) 在RC, 晶体谐振器或陶瓷谐振器模式下, 预热计数器预分频比为  $1/2^{12}$  (4096)。

## 13. 代码选项

### (a) 振荡器类型:

OP\_OSC [2:0]:

- 000 = 外部时钟 (初始值)
- 001 = 内部RC振荡器 (2MHz)
- 010 = 内部RC振荡器 (4MHz)
- 011 = 内部RC振荡器 (6MHz)
- 100 = 外部RC振荡器 (400kHz - 8MHz)
- 101 = 陶瓷谐振器 (400kHz - 8MHz)
- 110 = 晶体振荡器 (400kHz - 8MHz)
- 111 = 32.768kHz晶体振荡器

### (b) 振荡器范围:

OP\_OSC 3:

- 0 = 1 - 8MHz (初始值)
- 1 = 30kHz - 1MHz

### (c) 看门狗定时器:

OP\_WDT:

- 0 = 禁止 (初始值)
- 1 = 允许

### (d) 低电压复位:

OP\_LVR:

- 0 = 禁止 (初始值)
- 1 = 允许

### (e) LVR电压范围:

OP\_LVR0:

- 0 = 高LVR电压 (初始值)
- 1 = 低LVR电压

### (f) 复位:

OP\_RST:

- 0 = 使用外部复位电路 (初始值)
- 1 = 使用内部复位电路



## 指令集

所有的指令都是单周期和单字的指令。具有面向存储器的操作特性。

## 1. 以下为算术和逻辑指令

## 1.1. 累加器类型

助记符	指令代码	功能	标志位改变
ADC X (, B)	00000 0bbb xxx xxxx	$AC \leftarrow Mx + AC + CY$	CY
ADCM X (, B)	00000 1bbb xxx xxxx	$AC, Mx \leftarrow Mx + AC + CY$	CY
ADD X (, B)	00001 0bbb xxx xxxx	$AC \leftarrow Mx + AC$	CY
ADDM X (, B)	00001 1bbb xxx xxxx	$AC, Mx \leftarrow Mx + AC$	CY
SBC X (, B)	00010 0bbb xxx xxxx	$AC \leftarrow Mx + -AC + CY$	CY
SBCM X (, B)	00010 1bbb xxx xxxx	$AC, Mx \leftarrow Mx + -AC + CY$	CY
SUB X (, B)	00011 0bbb xxx xxxx	$AC \leftarrow Mx + -AC + 1$	CY
SUBM X (, B)	00011 1bbb xxx xxxx	$AC, Mx \leftarrow Mx + -AC + 1$	CY
EOR X (, B)	00100 0bbb xxx xxxx	$AC \leftarrow Mx \oplus AC$	
EORM X (, B)	00100 1bbb xxx xxxx	$AC, Mx \leftarrow Mx \oplus AC$	
OR X (, B)	00101 0bbb xxx xxxx	$AC \leftarrow Mx   AC$	
ORM X (, B)	00101 1bbb xxx xxxx	$AC, Mx \leftarrow Mx   AC$	
AND X (, B)	00110 0bbb xxx xxxx	$AC \leftarrow Mx \& AC$	
ANDM X (, B)	00110 1bbb xxx xxxx	$AC, Mx \leftarrow Mx \& AC$	
SHR	11110 0000 000 0000	$0 \rightarrow AC[3], AC[0] \rightarrow CY;$ $AC$ 右移1位	CY

## 1.2. 立即数类型

助记符	指令代码	功能	标志位改变
ADI X, I	01000 iiiii xxx xxxx	$AC \leftarrow Mx + I$	CY
ADIM X, I	01001 iiiii xxx xxxx	$AC, Mx \leftarrow Mx + I$	CY
SBI X, I	01010 iiiii xxx xxxx	$AC \leftarrow Mx + -I + 1$	CY
SBIM X, I	01011 iiiii xxx xxxx	$AC, Mx \leftarrow Mx + -I + 1$	CY
EORIM X, I	01100 iiiii xxx xxxx	$AC, Mx \leftarrow Mx \oplus I$	
ORIM X, I	01101 iiiii xxx xxxx	$AC, Mx \leftarrow Mx   I$	
ANDIM X, I	01110 iiiii xxx xxxx	$AC, Mx \leftarrow Mx \& I$	

## 1.3. 十进制调整

助记符	指令代码	功能	标志位改变
DAA X	11001 0110 xxx xxxx	$AC, Mx \leftarrow$ 加法的十进制调整	CY
DAS X	11001 1010 xxx xxxx	$AC, Mx \leftarrow$ 减法的十进制调整	CY



2. 传输指令

助记符	指令代码	功能	标志位改变
LDA X (, B)	00111 0bbb xxx xxxx	AC ← Mx	
STA X (, B)	00111 1bbb xxx xxxx	Mx ← AC	
LDI X, I	01111 iiiii xxx xxxx	AC, Mx ← I	

3. 控制指令

助记符	指令代码	功能	标志位改变
BAZ X	10010 xxxx xxx xxxx	PC ← X, 如果AC = 0	
BNZ X	10000 xxxx xxx xxxx	PC ← X, 如果AC ≠ 0	
BC X	10011 xxxx xxx xxxx	PC ← X, 如果CY = 1	
BNC X	10001 xxxx xxx xxxx	PC ← X, 如果CY ≠ 1	
BA0 X	10100 xxxx xxx xxxx	PC ← X, 如果AC (0) = 1	
BA1 X	10101 xxxx xxx xxxx	PC ← X, 如果AC (1) = 1	
BA2 X	10110 xxxx xxx xxxx	PC ← X, 如果AC (2) = 1	
BA3 X	10111 xxxx xxx xxxx	PC ← X, 如果AC (3) = 1	
CALL X	11000 xxxx xxx xxxx	ST ← CY, PC +1 PC ← X (不包括p)	
RTNW H; L	11010 000h hhh llll	PC ← ST; TBR ← hhhh, AC ← llll	
RTNI	11010 1000 000 0000	CY, PC ← ST	CY
HALT	11011 0000 000 0000		
STOP	11011 1000 000 0000		
JMP X	1110p xxxx xxx xxxx	PC ← X (包括p)	
TJMP	11110 1111 111 1111	PC ← (PC11-PC8) (TBR) (AC)	
NOP	11111 1111 111 1111	空操作	

其中,

PC	程序计数器	I	立即数
AC	累加器	⊕	逻辑异或
-AC	累加器的反码		逻辑或
CY	进位标志位	&	逻辑与
Mx	数据存储器	bbb	RAM页
p	ROM页	B	RAM页
ST	堆栈	TBR	查表寄存器





电气特性

极限参数\*

直流供电电压..... -0.3V to +7.0V  
 输入信号电压..... -0.3V to V<sub>DD</sub> + 0.3V  
 工作环境温度..... -40°C to +85°C  
 存储温度..... -55°C to +125°C

\*注释

如果器件的工作条件超过左列“极限参数”的范围，将造成器件永久性破坏。只有当器件工作在说明书所规定的范围内时功能才能得到保障。器件在极限参数列举的条件下工作将会影响到器件工作的可靠性。

直流电气特性 (V<sub>DD</sub> = 2.4 - 5.5V GND = 0V, T<sub>A</sub> = 25°C, 除非另有说明。)

参数	符号	最小值	典型值	最大值	单位	说明
工作电压	V <sub>DD</sub>	4.5	5.0	5.5	V	30kHz ≤ fosc ≤ 8MHz
		2.4	3.0	3.6	V	30kHz ≤ fosc ≤ 4MHz
低电压复位电压	V <sub>LVR</sub>	2.3	2.5	2.7	V	LVR (低) 有效
		3.6	3.9	4.2	V	LVR (高) 有效
工作电流	I <sub>OP</sub>	-	1.3	1.5	mA	fosc = 8MHz, V <sub>DD</sub> = 5.0V 所有输出引脚无负载, 执行NOP指令, WDT关闭。
		-	0.3	0.6	mA	fosc = 4MHz, V <sub>DD</sub> = 3.0V 所有输出引脚无负载, 执行NOP指令, WDT关闭。
待机电流	I <sub>SB</sub>	-	-	1	mA	fosc = 8MHz, V <sub>DD</sub> = 5.0V 所有输出引脚无负载, (包括所有数字输入引脚不浮动), CPU关闭 (执行HALT指令) WDT, LVR关闭。
		-	-	300	μA	fosc = 4MHz, V <sub>DD</sub> = 3.0V 所有输出引脚无负载, (包括所有数字输入引脚不浮动), CPU关闭 (执行HALT指令) WDT, LVR关闭。
		-	10	15	μA	fosc = 32.768kHz, V <sub>DD</sub> = 5.0V 所有输出引脚无负载, (包括所有数字输入引脚不浮动), CPU关闭 (执行HALT指令) WDT, LVR关闭。
		-	-	1	μA	V <sub>DD</sub> = 5.0V 所有输出引脚无负载, (包括所有数字输入引脚不浮动), CPU关闭 (执行STOP指令) WDT, LVR关闭
WDT电流	I <sub>WDT</sub>	-	-	20	μA	V <sub>DD</sub> = 5.0V
输入低电压	V <sub>IL</sub>	GND	-	0.3 X V <sub>DD</sub>	V	I/O端口
		GND	-	0.2 X V <sub>DD</sub>	V	RESET, T0, OSCI (施密特触发输入) PA0, PA3 (当使用外部输入时施密特触发输入)
输入高电压	V <sub>IH</sub>	0.7 X V <sub>DD</sub>	-	V <sub>DD</sub>	V	I/O端口
		0.8 X V <sub>DD</sub>	-	V <sub>DD</sub>	V	RESET, T0, OSCI (施密特触发输入) PA0, PA3 (当使用外部输入时施密特触发输入)
输入漏电流	I <sub>IL</sub>	-1	-	1	μA	I/O端口, Vin = GND或V <sub>DD</sub>
		-5	-	-	μA	V <sub>RESET</sub> = GND + 0.25V
		-	1	5	μA	V <sub>RESET</sub> = V <sub>DD</sub>
		-3	1	3	μA	T0, Vin = GND或V <sub>DD</sub>
上拉/下拉电阻	R <sub>P</sub>	-	150	-	kΩ	上拉/下拉电阻 (V <sub>DD</sub> = 5.0V)
输出高电压	V <sub>OH</sub>	V <sub>DD</sub> - 0.7	-	-	V	I/O端口, I <sub>OH</sub> = -10mA (V <sub>DD</sub> = 5.0V)
输出低电压	V <sub>OL</sub>	-	-	GND + 0.6	V	I/O端口, I <sub>OL</sub> = 20mA (V <sub>DD</sub> = 5.0V)

特殊定义的电流限制

注意:

流过V<sub>DD</sub>的最大电流值须小于100mA。  
 流过GND的最大电流值须小于150mA。  
 任意I/O端口低电平的最大输入电流值须小于50mA。  
 任意I/O端口高电平的最大输出电流值须小于40mA。

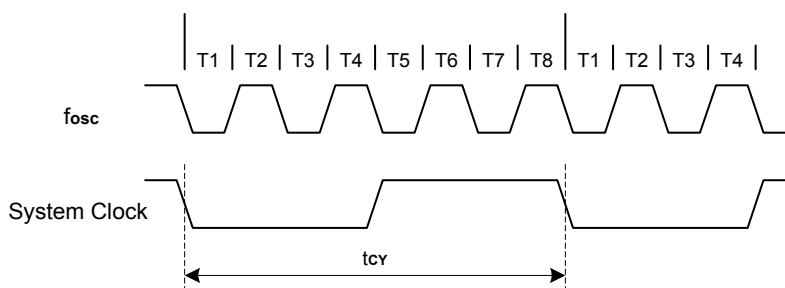


交流电气特性 ( $V_{DD} = 2.4V - 5.5V$ ,  $GND = 0V$ ,  $T_A = 25^\circ C$ , 除非另有说明。)

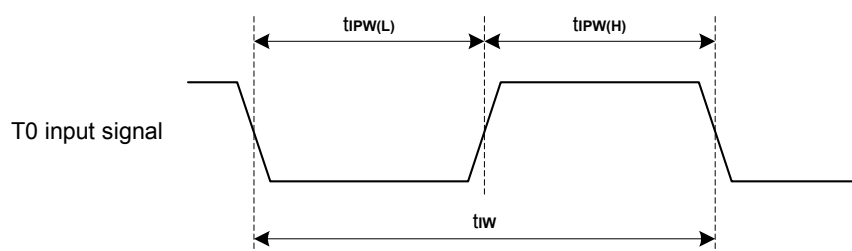
参数	符号	最小值	典型值	最大值	单位	说明
指令周期时间	$T_{CY}$	0.5	-	133	$\mu s$	$f_{osc} = 30kHz - 8MHz$
T0输入宽度	$t_{IW}$	$(T_{CY} + 40)/N$	-	-	ns	N = 预分频比
输入脉冲宽度	$t_{IPW}$	$t_{IW}/2$	-	-	ns	
复位脉冲宽度 (低电平)	$T_{RESET}$	10	-	-	$\mu s$	低电平有效
振荡器起振时间	$T_{OSC1}$	-	-	2	s	$f_{osc} = 32.768kHz$
WDT时间	$t_{WDT}$	1	-	-	ms	
频率稳定度 (外部RC)	$ \Delta f /f$	-	-	20	%	外部RC振荡器, 包括电压, 温度漂移和芯片间差异
频率漂移范围 (内建RC)	$ \Delta f /f$	-	-	50	%	包括电压, 温度漂移和芯片间差异

时序波形

(a) 系统时钟时序波形:



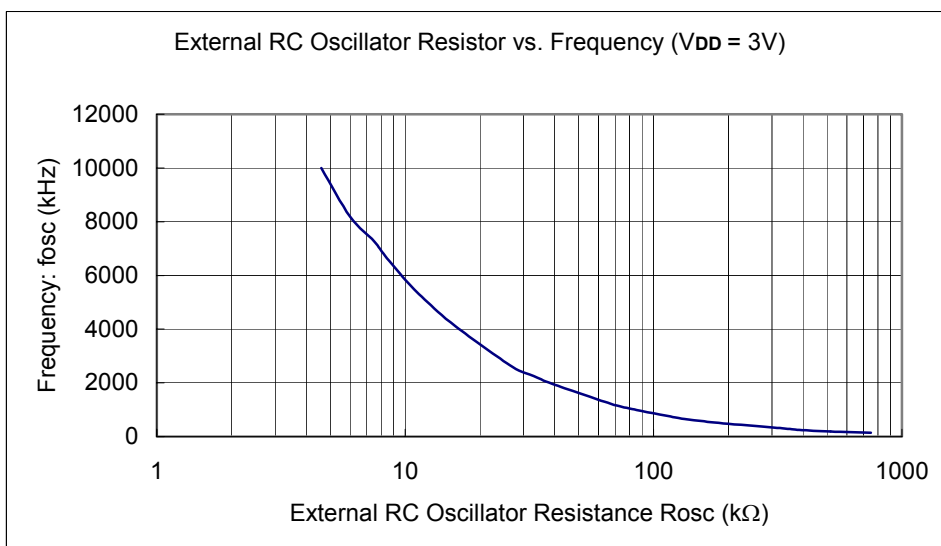
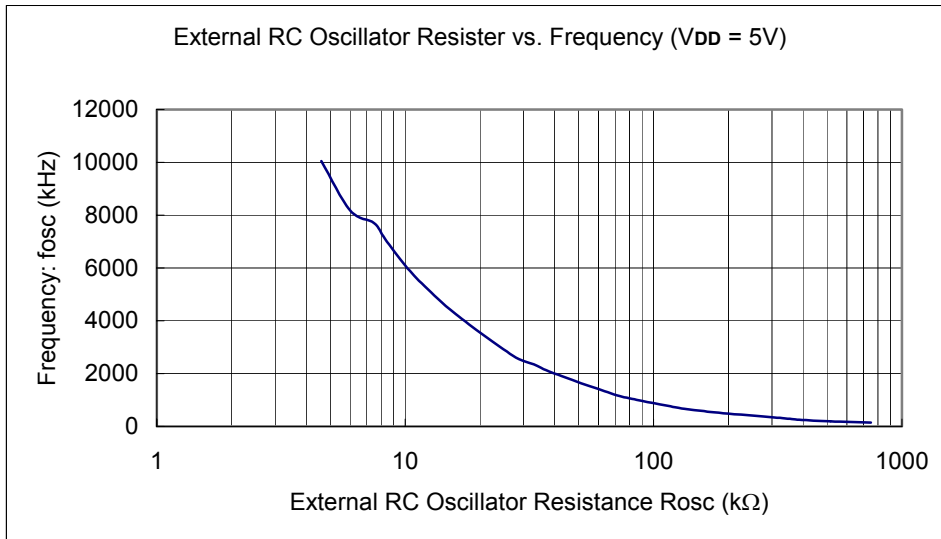
(b) T0输入波形:





RC振荡器特性图 (仅供参考)

(1) 外部RC振荡器电阻与频率比较 (仅供参考)



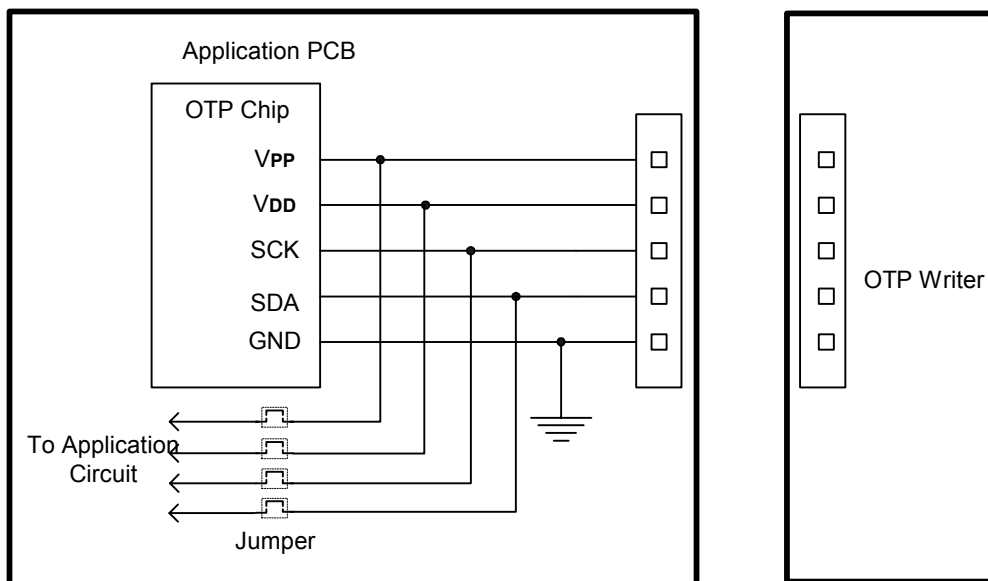


### OTP在系统烧写时注意事项

OTP在系统编程时注意事项只对OTP芯片有效。

对于用户采用COB(Chip on Board)组装方式时, OTP芯片可以使用在系统编程 (In System Programming)方式编程。使用在系统编程方式编程时, 用户必须在印制板 (PCB) 上预留出OTP芯片的编程接口, 以便连接OTP编程器进行编程。在此模式下, 用户可在OTP芯片编程前将包括OTP芯片在内的所有器件组装在PCB上后, 再对OTP芯片进行编程。当然也可以先将OTP芯片组装到PCB上, 对OTP芯片编程完成后再组装其它器件。

为了提高OTP编程的可靠性, 在编程操作时OTP编程信号线必须直接连接到OTP编程器上, 不允许有其它器件或外加电路与之并联。所以在PCB上必须预留4组跳线或分割焊盘, 将OTP编程接口 (VDD, VPP, SDA, SCK) 与应用电路分隔开, 如下图所示: (部分OTP芯片有多个VDD焊垫, 使用时必须连接这些VDD焊垫)



具体操作步骤如下:

- (1) 在OTP芯片编程前将4组跳线断开。
- (2) 将OTP芯片的编程接口连接到OTP编程器, 完成代码编程。
- (3) 将用户板与OTP烧写器编程器断开, 将4组跳线短接。

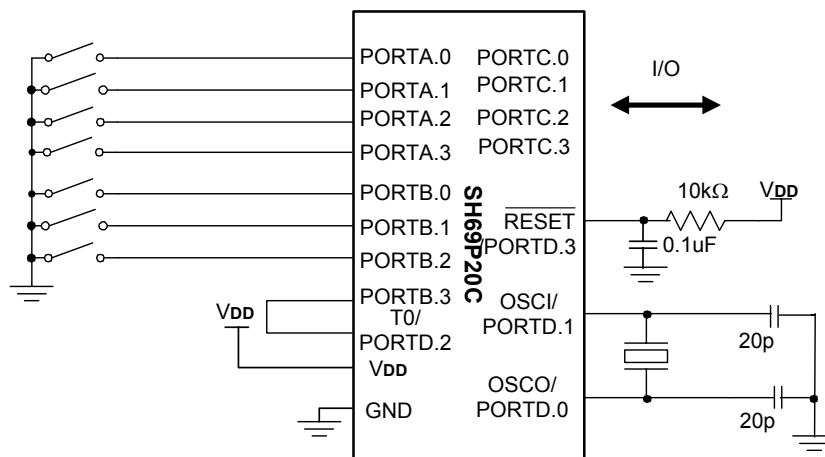
有关OTP编程的更多详细资料, 请参见OTP编程器的用户手册。



应用电路 (仅供参考)

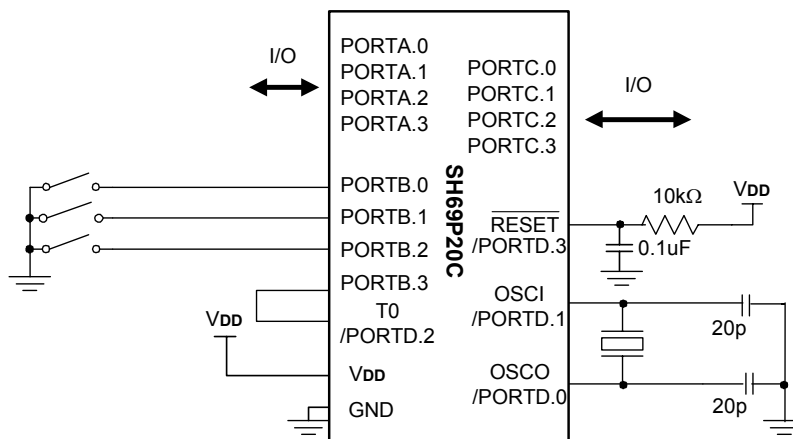
AP1:

- (1) 工作电压: 3.0V
- (2) 振荡器: 晶体32.768kHz
- (3) PORTA & PORTB: 输入
- (4) PORTC: 输入/输出



AP2:

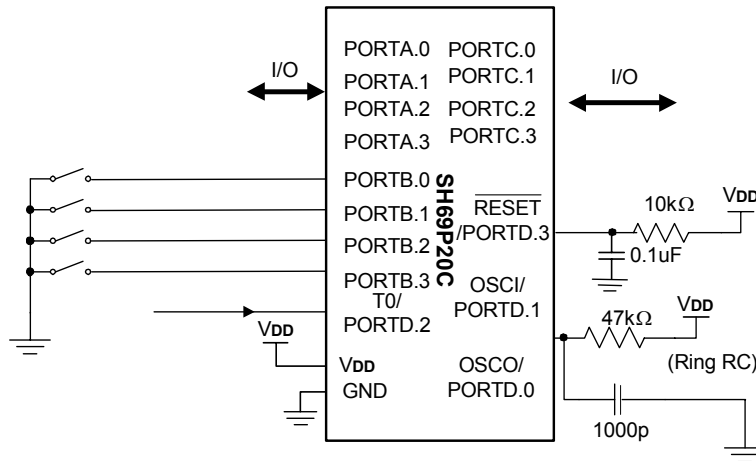
- (1) 工作电压: 5.0V
- (2) 振荡器: 晶体4MHz
- (3) PORTA & PORTC: 输入/输出
- (4) PORTB: 输入





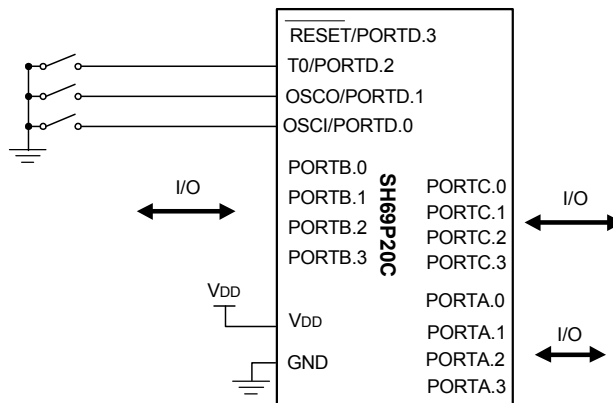
**AP3:**

- (1) 工作电压: 5.0V
- (2) 振荡器: RC 450kHz
- (3) PORTA & PORTC: 输入/输出
- (4) PORTB: 输入
- (5) Timer0输入: T0



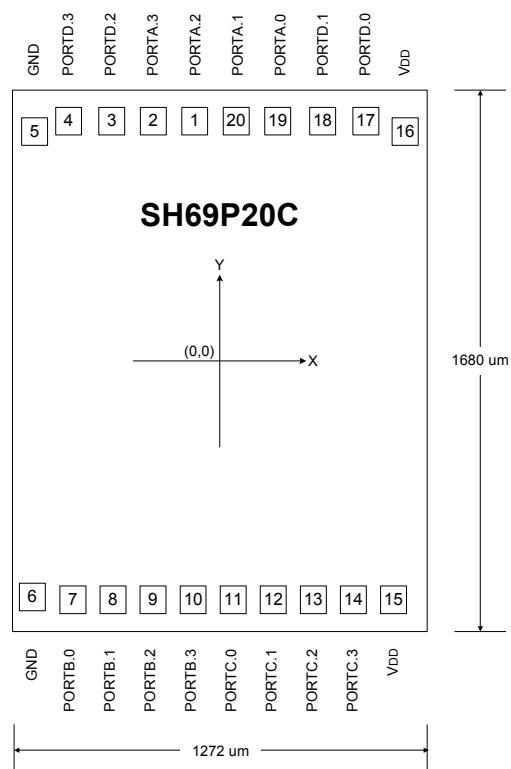
**AP4:**

- (1) 工作电压: 5.0V
- (2) 振荡器: 内部RC 4MHz
- (3) 内部复位电路
- (4) PORTA & PORTB & PORTC: 输入/输出
- (5) PORTD: 输入





邦定示意图



焊垫坐标

单位: μm

焊垫编号	名称	X	Y	焊垫编号	名称	X	Y
1	PORTA.2	-90.97	692.51	11	PORTC.0	19.28	-692.46
2	PORTA.3	-199.04	692.51	12	PORTC.1	131.46	-692.46
3	PORTD.2	-311.22	692.51	13	PORTC.2	239.53	-692.46
4	PORTD.3	-435.02	692.51	14	PORTC.3	351.7	-692.46
5	GND	-531.9	648.05	15	VDD	475.85	-692.46
6	GND	-532.24	-682.03	16	VDD	532.32	663.91
7	PORTB.0	-421.21	-692.46	17	PORTD.0	408.48	692.51
8	PORTB.1	-309.04	-692.46	18	PORTD.1	269.24	692.51
9	PORTB.2	-200.97	-692.46	19	PORTA.0	129.27	692.51
10	PORTB.3	-88.79	-692.46	20	PORTA.1	21.2	692.51



订购信息

产品编号	封装
SH69P20CH	裸片封装
SH69P20C	18L DIP
SH69P20CM	18L SOP

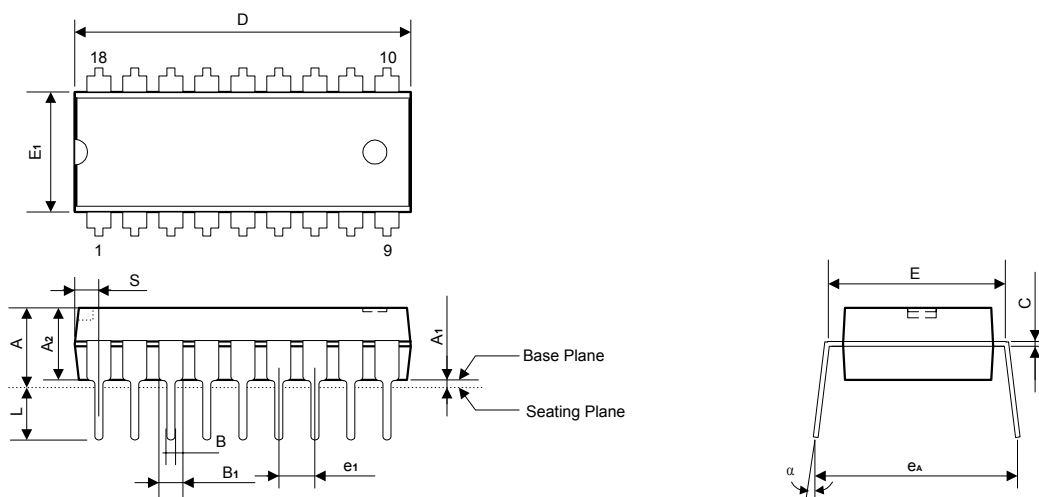




封装信息

P-DIP 18L外形尺寸

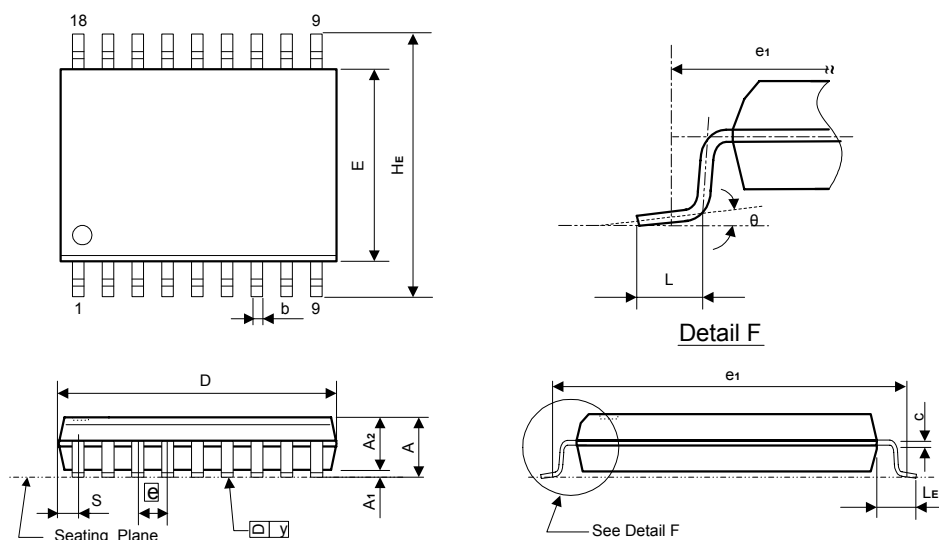
单位: 英寸/毫米



符号	英寸单位尺寸	毫米单位尺寸
A	最大值0.210	最大值5.33
A1	最小值0.010	最小值0.25
A2	0.130 ± 0.010	3.30 ± 0.25
B	0.018+0.004 -0.002	0.46+0.10 -0.05
B1	0.060+0.004 -0.002	1.52+0.10 -0.05
C	0.010+0.004 -0.002	0.25+0.10 -0.05
D	典型值0.900 (最大值0.920)	典型值22.86 (最大值23.37)
E	0.300 ± 0.010	7.62 ± 0.25
E1	典型值0.250 (最大值0.262)	典型值6.35 (最大值6.65)
e1	0.100 TYP	2.54 TYP
L	0.130 ± 0.010	3.30 ± 0.25
α	0° ~ 15°	0° ~ 15°
eA	0.345 ± 0.035	8.76 ± 0.89
S	最大值0.055	最大值1.40

注意:

1. 尺寸D的最大值包括末端毛边。
2. 尺寸E1不包括树脂凸缘。
3. 尺寸S包括末端毛边。



符号	英寸单位尺寸	毫米单位尺寸
A	最大值0.110	最大值2.79
A1	最小值0.004	最小值0.10
A2	$0.092 \pm 0.005$	$2.33 \pm 0.13$
b	$0.016+0.004$ $-0.002$	$0.41+0.10$ $-0.05$
C	$0.010+0.004$ $-0.002$	$0.25+0.10$ $-0.05$
D	$0.455 \pm 0.015$	$11.56 \pm 0.38$
E	$0.295 \pm 0.010$	$7.49 \pm 0.25$
$e_1$	0.050 TYP	1.27 TYP
$e_1$	正常值0.376	正常值9.50
$H_E$	$0.406 \pm 0.012$	$10.31 \pm 0.31$
L	$0.030 \pm 0.008$	$0.76 \pm 0.20$
$L_E$	$0.055 \pm 0.008$	$1.40 \pm 0.20$
S	最大值0.037	最大值0.94
y	最大值0.004	最大值0.10
$\theta$	$0^\circ \sim 10^\circ$	$0^\circ \sim 10^\circ$

注意:

1. 尺寸D的最大值包括边缘。
2. 尺寸E不包括树脂凸缘。
3. 尺寸 $e_1$ 对于PC主板表面突起焊垫间距设计仅供参考。
4. 尺寸S包括边缘。

**产品规格更改记录**

更改版本	记录	日期
2.4	添加邦定图和焊垫坐标	2009年10月
2.3	封装信息更新	2008年9月
2.2	移除邦定图和焊垫坐标	2008年7月
2.1	封装信息更新	2007年4月
2.0	交流电气特性更新	2007年3月
1.0	初始版本	2006年2月