

## SH69P26/K26

### 6K一次性编程/掩膜, I/O型4位单片机

#### 特性

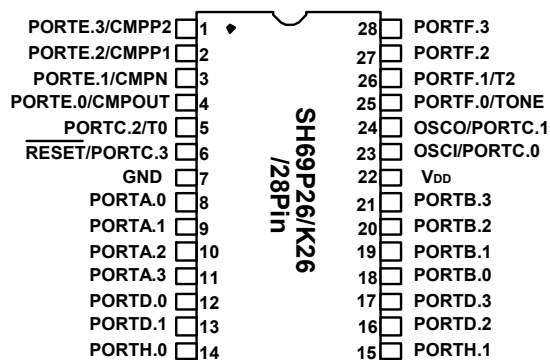
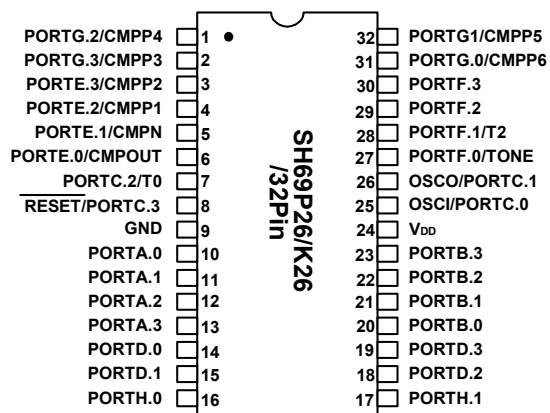
- 基于SH6610D的4位单片机
- OTP ROM: 6K X 16位 (SH69P26)
- MASK ROM: 6K X 16位 (SH69K26)
- RAM: 389 X 4位
  - 69个系统控制寄存器
  - 320个数据存储器
- 工作电压:
  - fosc = 30kHz - 4MHz, VDD = 2.4V - 5.5V
  - fosc = 4MHz - 8MHz, VDD = 4.5V - 5.5V
- 29个双向I/O端口
- 8层堆栈 (包括中断)
- 两个8位自动重载定时/计数器
- 预热计数器
- 内建I/O端口上拉电阻
- 中断源:
  - 定时器0中断
  - 定时器1中断
  - 定时器2中断
  - 外部中断: PORTF (下降沿), CMPOUT
- 振荡器 (代码选项)
  - 晶体谐振器: 32.768kHz, 400kHz - 8MHz
  - 陶瓷谐振器: 400kHz - 8MHz
  - 外建RC振荡器: 400kHz - 8MHz
  - 内建RC振荡器: 2MHz, 4MHz, 6MHz
  - 外部时钟: 30kHz - 8MHz
- 指令周期时间 (4/fosc)
- 两种低功耗工作模式: HALT和STOP
- 复位:
  - 内建看门狗定时器 (WDT) (代码选项)
  - 内建上电复位 (POR)
  - 内建低电压复位 (LVR)
- 内建低电压复位功能, 两种监测电平 (代码选项)
- 内建16位脉冲测量定时/计数器
- LED数码管驱动能力 (PORTA, PORTB, PORTD和PORTH.1-0)
- 内建比较器 (CMP)
- ROM数据读出列表 (RDT)
- 内建2通道音频发生器 (Tone)
- 内部可靠复位电路
- OTP类型和代码保护 (SH69P26)
- MASK类型 (SH69K26)
- 28引脚SKINNY/28引脚SOP/32引脚DIP封装

#### 概述

SH69P26/K26是一种先进的CMOS 4位单片机。该器件集成了SH6610D CPU内核, RAM, ROM, 两个8位定时/计数器和一个16位定时/计数器, 比较器, 2通道音频发生器, 振荡器时钟电路, 看门狗定时器, 低电压复位功能。SH69P26/K26适应于微波炉的应用。

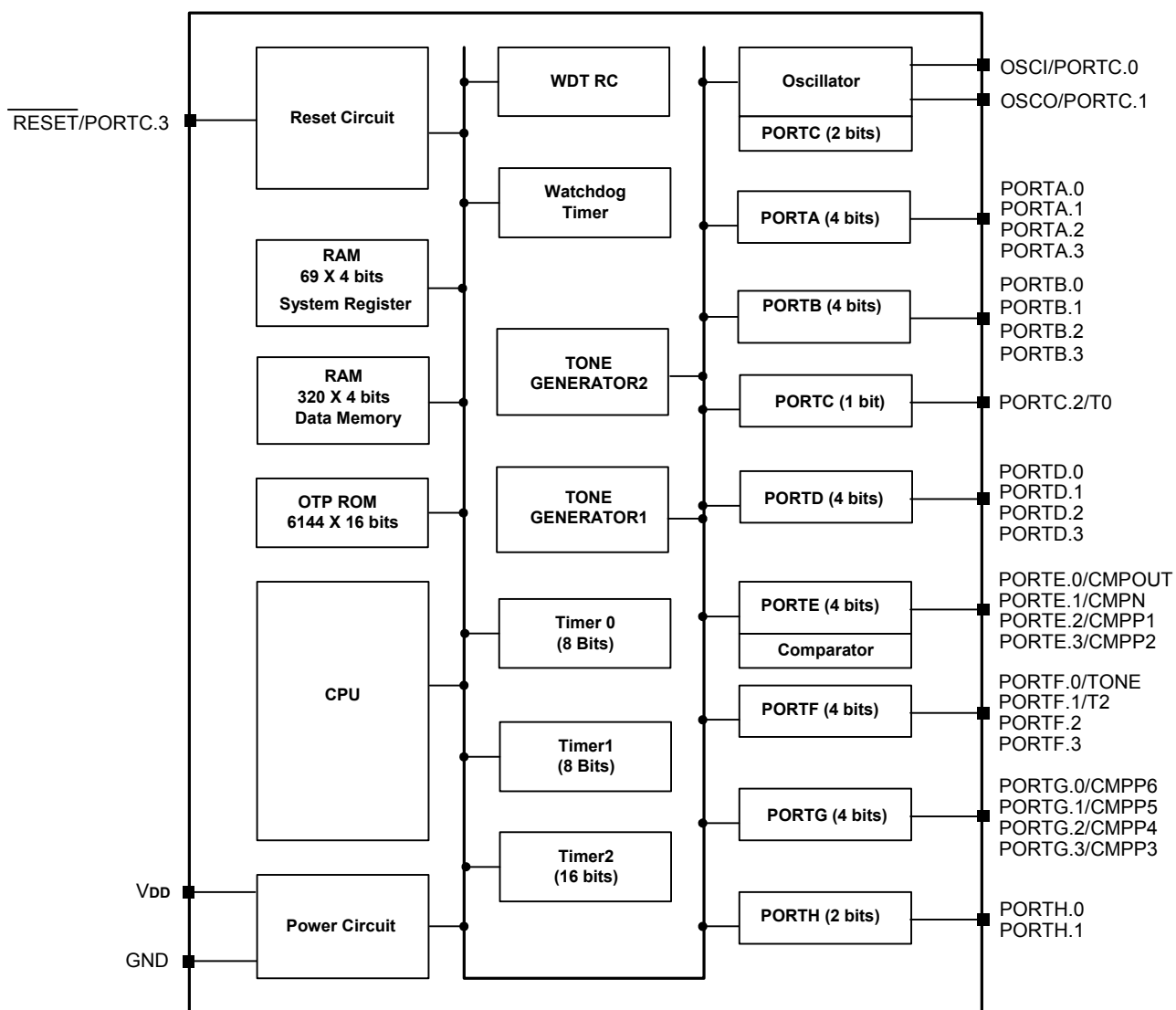


引脚配置





方框图





引脚描述

引脚编号		引脚命名	引脚性质	说明
32个引脚	28个引脚			
1	-	PORTG.2 /CMPP4	I/O I	可编程I/O 比较器正极输入通道4
2	-	PORTG.3 /CMPP3	I/O I	可编程I/O 比较器正极输入通道3
3	1	PORTE.3 /CMPP2	I/O I	可编程I/O 比较器正极输入通道2
4	2	PORTE.2 /CMPP1	I/O I	可编程I/O 比较器正极输入通道1
5	3	PORTE.1 /CMPN	I/O I	可编程I/O 比较器负极输入共用通道
6	4	PORTE.0 /CMPOUT	I/O O	可编程I/O 比较器输出通道
7	5	PORTC.2 /T0	I/O I	可编程I/O 定时器0外部时钟输入引脚
8	6	$\overline{\text{RESET}}$ /PORTC3	I I/O	复位引脚 (低电压有效, 施密特触发输入) 可编程I/O (开漏输出)
9	7	GND	P	接地引脚
10	8	PORTA.0	I/O	可编程I/O
11	9	PORTA.1	I/O	可编程I/O
12	10	PORTA.2	I/O	可编程I/O
13	11	PORTA.3	I/O	可编程I/O
14	12	PORTD.0	I/O	可编程I/O
15	13	PORTD.1	I/O	可编程I/O
16	14	PORTH.0	I/O	可编程I/O
17	15	PORTH.1	I/O	可编程I/O
18	16	PORTD.2	I/O	可编程I/O
19	17	PORTD.3	I/O	可编程I/O
20	18	PORTB.0	I/O	可编程I/O
21	19	PORTB.1	I/O	可编程I/O
22	20	PORTB.2	I/O	可编程I/O
23	21	PORTB.3	I/O	可编程I/O
24	22	VDD	P	电源引脚
25	23	OSCI /PORTC.0	I I/O	时钟输入引脚, 连接到晶振, 陶瓷谐振器, 外部电阻或外部输入时钟 可编程I/O



引脚描述 (续前表)

引脚编号		引脚命名	引脚性质	说明
32个引脚	28个引脚			
26	24	OSCO /PORTC.1	O I/O	时钟输出引脚, 连接到晶振, 陶瓷谐振器。使用RC振荡或外部输入时钟时, 无时钟信号输出 可编程I/O
27	25	PORTF.0 /TONE	I/O I O	可编程I/O 外部中断输入 (下降沿) 音频发生器输出通道
28	26	PORTF.1 /T2	I/O I I	可编程I/O 外部中断输入 (下降沿) 定时器2外部时钟输入通道
29	27	PORTF.2	I/O I	可编程I/O 外部中断输入 (下降沿)
30	28	PORTF.3	I/O I	可编程I/O 外部中断输入 (下降沿)
31	-	PORTG.0 /CMPP6	I/O I	可编程I/O 比较器正极输入通道6
32	-	PORTG.1 /CMPP5	I/O I	可编程I/O 比较器正极输入通道5

其中, I: 输入; O: 输出; P: 电源; Z: 高阻

OTP编程引脚说明\* (OTP编程模式)

引脚编号		引脚命名	引脚性质	共享	说明
32个引脚	28个引脚				
24	22	VDD	P	VDD	编程电源(+5.5V)
8	6	VPP	P	RESET	编程高压电源(+11.0V)
9	7	GND	P	GND	电源地
25	23	SCK	I	OSCI	编程时钟输入引脚
10	8	SDA	I/O	PORTA.0	编程数据引脚

其中, I: 输入; O: 输出; P: 电源; Z: 高阻

\*: OTP编程模式只对SH69P26有效, SH69K26没有OTP编程模式



## 功能说明

### 1. CPU

CPU包含以下功能模块: 程序计数器 (PC), 算术逻辑单元 (ALU), 进位标志 (CY), 累加器, 查表寄存器, 数据指针 (INX, DPH, DPM和DPL) 和堆栈。

#### 1.1. PC

程序计数器用于寻址程序ROM。该计数器有12位: 页寄存器 (PC11), 和循环递增计数器 (PC10, PC9, PC8, PC7, PC6, PC5, PC4, PC3, PC2, PC1, PC0)。

程序计数器装入与该条指令相关的数据。对于目标地址大于2K的ROM空间, 可通过无条件跳转指令 (JMP) 中设置页寄存器位的值实现跳转。

程序计数器只能寻址4K程序ROM空间 (参考ROM说明)。

#### 1.2. ALU和CY

ALU执行算术运算和逻辑操作。ALU具有下述功能:

二进制加法/减法 (ADC, ADCM, ADD, ADDM, SBC, SBCM, SUB, SUBM, ADI, ADIM, SBI, SBIM)

加法/减法的十进制调整 (DAA, DAS)

逻辑操作 (AND, ANDM, EOR, EORM, OR, ORM, ANDIM, EORIM, ORIM)

条件跳转 (BA0, BA1, BA2, BA3, BAZ, BNZ, BC, BNC)

逻辑移位 (SHR)

进位标志 (CY) 记录ALU算术运算操作中的进位/借位状态。在中断或子程序调用过程中, 进位标志被压入堆栈中并于执行RTNI指令时由堆栈中弹出。它不受RTNW指令的影响。

#### 1.3. 累加器 (AC)

累加器是一个4位寄存器, 用于保存算术逻辑单元的运算结果。它和ALU一起, 完成与系统寄存器数据存储器之间的数据传送。

### 2. RAM

内建RAM由通用数据存储器 and 系统寄存器组成。由于RAM的静态特性, 数据存储器能在CPU进入STOP或者HALT方式后保持其中的数据不变。

#### 2.1. RAM寻址

用一条指令能直接访问数据存储器 and 系统寄存器。下列为存储器空间分配:

系统寄存器: \$000 - \$02F, \$380 - \$394

数据存储器: \$030 - \$16F

RAM页切换如下所示:

Bank 0 B = 0	Bank 1 B = 1	Bank 2 B = 2	Bank 7 B = 7
\$030 - \$07F	\$080 - \$0FF	\$100 - \$17F	\$380 - \$3FF

其中, B在指令集中代表RAM页

#### 1.4. 查表寄存器 (TBR)

通过查表指令 (TJMP) 和常数返回指令 (RTNW) 可以实现读取保存在程序存储器中的表格数据。查表指令执行时, 查表寄存器TBR和AC中存放的是待读取ROM的低8位地址。TJMP指令指向的ROM地址为 ((PC11 - PC8) X (2<sup>8</sup>) + (TBR, AC))。由RTNW指令将查表所得值返回至 (TBR, AC) 中。表格数据的第7位至第4位存放在TBR中, 第3位至第0位存放在AC中。

#### 1.5. 数据指针

数据指针能直接寻址数据存储器。指针地址储存在寄存器DPH (3位), DPM (3位) 和DPL (4位)。最大寻址范围为3FFH。通过索引寄存器 (INX), 可以读写由DPH, DPM和DPL指定的数据存储器。

#### 1.6. 堆栈

堆栈是一组寄存器, 在每次子程序调用或中断时能顺序保存CY和PC (11-0) 中的值, 最高位保存CY值。其结构为13位 X 8层。当遇到返回指令 (RTNI/RTNW) 时, 堆栈中的内容将按顺序返回到PC中。堆栈中的数据按照先进后出的方式处理。

#### 注意:

堆栈嵌套包括子程序调用和中断请求子程序调用, 其最大值为8层。如果程序调用和中断请求的数量超过8层, 堆栈底部将溢出, 程序将无法正常运行。



2.2. 系统寄存器配置: 参照模板

地址	第3位	第2位	第1位	第0位	读/写	说明
\$00	IET0	IET1	IET2	IEP	读/写	中断允许标记寄存器
\$01	IRQT0	IRQT1	IRQT2	IRQP	读/写	中断请求标记寄存器
\$02	T0S	T0M.2	T0M.1	T0M.0	读/写	第2-0位: 器0模式寄存器 第3位: 信号源寄存器
\$03	T0E	T1M.2	T1M.1	T1M.0	读/写	第2-0位: 器1模式寄存器 第3位: 信号沿寄存器
\$04	T0L.3	T0L.2	T0L.1	T0L.0	读/写	定时器0载入/计数器低位寄存器
\$05	T0H.3	T0H.2	T0H.1	T0H.0	读/写	定时器0载入/计数器高位寄存器
\$06	T1L.3	T1L.2	T1L.1	T1L.0	读/写	定时器1载入/计数器低位寄存器
\$07	T1H.3	T1H.2	T1H.1	T1H.0	读/写	定时器1载入/计数器高位寄存器
\$08	PA.3	PA.2	PA.1	PA.0	读/写	PORTA数据寄存器
\$09	PB.3	PB.2	PB.1	PB.0	读/写	PORTB数据寄存器
\$0A	PC.3	PC.2	PC.1	PC.0	读/写	PORTC数据寄存器
\$0B	PD.3	PD.2	PD.1	PD.0	读/写	PORTD数据寄存器
\$0C	PE.3	PE.2	PE.1	PE.0	读/写	PORTE数据寄存器
\$0D	PF.3	PF.2	PF.1	PF.0	读/写	PORTF数据寄存器
\$0E	TBR.3	TBR.2	TBR.1	TBR.0	读/写	查表寄存器
\$0F	INX.3	INX.2	INX.1	INX.0	读/写	索引寄存器
\$10	DPL.3	DPL.2	DPL.1	DPL.0	读/写	索引地址低位寄存器 (4位)
\$11	-	DPM.2	DPM.1	DPM.0	读/写	索引地址中位寄存器 (3位)
\$12	-	DPH.2	DPH.1	DPH.0	读/写	索引地址高位寄存器 (3位)
\$13	CMPE	CMP50	CMP5N	CMPEN	读/写	比较器控制寄存器
\$14	CMPGO	CMP5P2	CMP5P1	CMP5P0	读/写	比较器状态寄存器
\$15	T2GO	DEC	TM2S1	TM2S0	读/写	第1-0位: 定时器2模式寄存器 第2位: 选择指示沿有效允许寄存器 第3位: 设置定时器功能启动寄存器
\$16	PACR.3	PACR.2	PACR.1	PACR.0	读/写	PORTA输入/输出控制寄存器
\$17	PBCR.3	PBCR.2	PBCR.1	PBCR.0	读/写	PORTB输入/输出控制寄存器
\$18	PCCR.3	PCCR.2	PCCR.1	PCCR.0	读/写	PORTC输入/输出控制寄存器
\$19	PDCR.3	PDCR.2	PDCR.1	PDCR.0	读/写	PORTD输入/输出控制寄存器
\$1A	PECR.3	PECR.2	PECR.1	PECR.0	读/写	PORTE输入/输出控制寄存器
\$1B	PFCR.3	PFCR.3	PFCR.1	PFCR.0	读/写	PORTF输入/输出控制寄存器
\$1C	LVR	T2E	T2SC	-	读/写	第1位: 定时器2信号源选择寄存器 第2位: 定时器2外部信号沿寄存器 第3位: 低电压复位标记寄存器 (只读和写0)
\$1D	-	-	-	-	-	保留
\$1E	- WDT	WDT.2 -	WDT.1 -	WDT.0 -	读/写 只读	第2-0位: 看门狗定时器控制寄存器 第3位: 看门狗定时器溢出标记寄存器
\$1F	-	-	-	BNK0	读/写	第0位: ROM页寄存器
\$20	PGCR.3	PGCR.2	PGCR.1	PGCR.0	读/写	PORTG输入/输出控制寄存器 在28引脚模式下, \$20的值被保留。在应用程序中始终把\$20的各位保持为“1”, 详细情况请参照I/O注意事项。
\$21	-	-	PHCR.1	PHCR.0	读/写	第1-0位: PORTH输入/输出控制寄存器



系统寄存器配置 (续)

地址	第3位	第2位	第1位	第0位	读/写	说明
\$22	PG.3	PG.2	PG.1	PG.0	读/写	PORTG数据寄存器 在28引脚模式下, \$20的值被保留。在应用程序中始终把\$22的各位保持为“0”, 详细情况请参照IO注意事项。
\$23	-	-	PH.1	PH.0	读/写	第1-0位: PORTH数据寄存器
\$24	PPACR.3	PPACR.2	PPACR.1	PPACR.0	读/写	PORTA上拉控制寄存器
\$25	PPBCR.3	PPBCR.2	PPBCR.1	PPBCR.0	读/写	PORTB上拉控制寄存器
\$26	-	PPCCR.2	PPCCR.1	PPCCR.0	读/写	第2-0位: PORTC上拉控制寄存器
\$27	PPDCR.3	PPDCR.2	PPDCR.1	PPDCR.0	读/写	PORTD上拉控制寄存器
\$28	PPECR.3	PPECR.2	PPECR.1	PPECR.0	读/写	PORTE上拉控制寄存器
\$29	PPFCR.3	PPFCR.2	PPFCR.1	PPFCR.0	读/写	PORTF上拉控制寄存器
\$2A	PPGCR.3	PPGCR.2	PPGCR.1	PPGCR.0	读/写	PORTG上拉控制寄存器
\$2B	-	-	PPHCR.1	PPHCR.0	读/写	PORTH上拉控制寄存器
\$2C	TV1.3	TV1.2	TV1.1	TV1.0	读/写	音频发生器1音量低位寄存器
\$2D	TG1EN	TV1.6	TV1.5	TV1.4	读/写	第2-0位: 音频发生器1音量高位寄存器 第3位: 音频发生器1允许寄存器
\$2E	TV2.3	TV2.2	TV2.1	TV2.0	读/写	音频发生器2音量低位寄存器
\$2F	TG2EN	TV2.6	TV2.5	TV2.4	读/写	第2-0位: 音频发生器2音量高位寄存器 第3位: 音频发生器2允许寄存器
\$380	RDT.3	RDT.2	RDT.1	RDT.0	读/写	ROM数据查表地址/数据寄存器
\$381	RDT.7	RDT.6	RDT.5	RDT.4	读/写	ROM数据查表地址/数据寄存器
\$382	RDT.11	RDT.10	RDT.9	RDT.8	读/写	ROM数据查表地址/数据寄存器
\$383	RDT.15	RDT.14	RDT.13	RDT.12	读/写	ROM数据查表地址/数据寄存器
\$384	T2D.3	T2D.2	T2D.1	T2D.0	读/写	定时器2载入/计数器第3-0位寄存器
\$385	T2D.7	T2D.6	T2D.5	T2D.4	读/写	定时器2载入/计数器第7-4位寄存器
\$386	T2D.11	T2D.10	T2D.9	T2D.8	读/写	定时器2载入/计数器第11-8位寄存器
\$387	T2D.15	T2D.14	T2D.13	T2D.12	读/写	定时器2载入/计数器第15-12位寄存器
\$388	TG1.3	TG1.2	TG1.1	TG1.0	读/写	音频发生器1音量低位寄存器
\$389	TG1.7	TG1.6	TG1.5	TG1.4	读/写	音频发生器1音量中位寄存器
\$38A	TG1.11	TG1.10	TG1.9	TG1.8	读/写	音频发生器1音量高位寄存器
\$38B	TG2.3	TG2.2	TG2.1	TG2.0	读/写	音频发生器2音量低位寄存器
\$38C	TG2.7	TG2.6	TG2.5	TG2.4	读/写	音频发生器2音量中位寄存器
\$38D	TG2.11	TG2.10	TG2.9	TG2.8	读/写	音频发生器2音量高位寄存器
\$38E	-	T2SC.2	T2SC.1	T2SC.0	读/写	第2-0位: 定时器2预分频寄存器
\$38F	- CNF2	- CNF1	- CNF0	CMPOD -	只读 读/写	第0位: 比较器输出数据寄存器 第3-1位: 选择比较输入通道寄存器
\$390	PFIEN.3	PFIEN.2	PFIEN.1	PFIEN.0	读/写	PORTF中断允许标记寄存器
\$391	-	-	-	-	读/写	保留
\$392	PFIF.3	PFIF.2	PFIF.1	PFIF.0	读/写	PORTF中断请求标记寄存器
\$393	-	-	-	-	读/写	保留
\$394	-	-	CMPIF	CMPIE	读/写	第0位: CMP输出中断允许标记寄存器 第1位: CMP输出中断请求标记寄存器





### 3. ROM

ROM能寻址6144 X 16位程序空间, 地址由\$000H到\$17FFH。

#### 3.1. 矢量地址区 (\$000到\$004)

程序顺序执行。从地址\$000到\$004的区域是为特殊中断服务程序保留的, 作为中断服务的入口地址。

地址	指令	说明
\$000	JMP*	跳转至RESET服务程序
\$001	JMP*	跳转至Timer0中断服务程序
\$002	JMP*	跳转至Timer1中断服务程序
\$003	JMP*	跳转至Timer2中断服务程序
\$004	JMP*	跳转至PORTF或CMP服务程序

\*JMP指令能由任意指令代替。

#### 3.2. ROM数据读出列表 (RDT)

系统寄存器

地址	第3位	第2位	第1位	第0位	读/写	说明
\$380	RDT.3	RDT.2	RDT.1	RDT.0	读/写	ROM数据查表地址/数据寄存器
\$381	RDT.7	RDT.6	RDT.5	RDT.4	读/写	ROM数据查表地址/数据寄存器
\$382	RDT.11	RDT.10	RDT.9	RDT.8	读/写	ROM数据查表地址/数据寄存器
\$383	RDT.15	RDT.14	RDT.13	RDT.12	读/写	ROM数据查表地址/数据寄存器

RDT寄存器由一个13位的只写地址寄存器 (RDT.12 - RDT.0) 和一个16位只读ROM表数据读出寄存器组成 (RDT.15 - RDT.0)。

为了读出ROM表数据, 用户应该写入ROM表地址到RDT寄存器 (先是高半字节后低半字节), 在一条指令后, 指定地址的数据将会自动存入RDT寄存器 (写地址的最位寄存器将会启动数据读出动作)。

#### 3.3. ROM页切换

程序计数器 (PC11 - PC0) 只能寻址 4K 的 ROM 空间。页切换技术用于扩展 CPU 寻址范围。CPU 地址空间的低 2K 映像为 ROM 空间的低 2K (BANK0)。CPU 地址空间的高 2K 映像为 2 个页。(BNK.0 = \$00 - \$01) 这 2 个页位于高位 4K ROM 中。

页切换映像如下所示:

CPU地址	ROM空间	
	BNK = \$00	BNK = \$01
低2K地址	\$0000 - \$07FF (BANK 0)	\$0000 - \$07FF (BANK 0)
高2K地址	\$0800 - \$0FFF (BANK 1)	\$1000 - \$17FF (BANK 2)



4. 初始状态

4.1. 系统寄存器初始状态

地址	第3位	第2位	第1位	第0位	上电复位/Reset引脚复位	WDT复位/低电压复位
\$00	IET0	IET1	IET2	IEP	0000	0000
\$01	IRQT0	IRQT1	IRQT2	IRQP	0000	0000
\$02	T0S	T0M.2	T0M.1	T0M.0	0000	uuuu
\$03	T0E	T1M.2	T1M.1	T1M.0	0000	uuuu
\$04	T0L.3	T0L.2	T0L.1	T0L.0	xxxx	xxxx
\$05	T0H.3	T0H.2	T0H.1	T0H.0	xxxx	xxxx
\$06	T1L.3	T1L.2	T1L.1	T1L.0	xxxx	xxxx
\$07	T1H.3	T1H.2	T1H.1	T1H.0	xxxx	xxxx
\$08	PA.3	PA.2	PA.1	PA.0	0000	0000
\$09	PB.3	PB.2	PB.1	PB.0	0000	0000
\$0A	-	PC.2	PC.1	PC.0	-000	-000
\$0B	PD.3	PD.2	PD.1	PD.0	0000	0000
\$0C	PE.3	PE.2	PE.1	PE.0	0000	0000
\$0D	PF.3	PF.2	PF.1	PF.0	0000	0000
\$0E	TBR.3	TBR.2	TBR.1	TBR.0	xxxx	uuuu
\$0F	INX.3	INX.2	INX.1	INX.0	xxxx	uuuu
\$10	DPL.3	DPL.2	DPL.1	DPL.0	xxxx	uuuu
\$11	-	DPM.2	DPM.1	DPM.0	-xxx	-uuu
\$12	-	DPH.2	DPH.1	DPH.0	-xxx	-uuu
\$13	CMPE	CMPSO	CMPSN	CMPEP	0000	uuuu
\$14	CMPGO	CMPSP2	CMPSP1	CMPSP0	0000	0uuu
\$15	T2GO	DEC	TM2S1	TM2S0	0000	0uuu
\$16	PACR.3	PACR.2	PACR.1	PACR.0	0000	0000
\$17	PBCR.3	PBCR.2	PBCR.1	PBCR.0	0000	0000
\$18	-	PCCR.2	PCCR.1	PCCR.0	-000	-000
\$19	PDCR.3	PDCR.2	PDCR.1	PDCR.0	0000	0000
\$1A	PECR.3	PECR.2	PECR.1	PECR.0	0000	0000
\$1B	PFCR.3	PFCR.2	PFCR.1	PFCR.0	0000	0000
\$1C	LVR	T2E	T2SC	-	000-	*uu-
\$1D	-	-	-	-	----	----
\$1E	WDT	WDT.2	WDT.1	WDT.0	0000	#000
\$1F	-	-	-	BNK0	---0	---0
\$20	PGCR.3	PGCR.2	PGCR.1	PGCR.0	0000	0000
\$21	-	-	PHCR.1	PHCR.0	--00	--00
\$22	PG.3	PG.2	PG.1	PG.0	0000	0000
\$23	-	-	PH.1	PH.0	--00	--00
\$24	PPACR.3	PPACR.2	PPACR.1	PPACR.0	0000	0000
\$25	PPBCR.3	PPBCR.2	PPBCR.1	PPBCR.0	0000	0000
\$26	-	PPCCR.2	PPCCR.1	PPCCR.0	-000	-000
\$27	PPDCR.3	PPDCR.2	PPDCR.1	PPDCR.0	0000	0000
\$28	PPECR.3	PPECR.2	PPECR.1	PPECR.0	0000	0000



系统寄存器初始状态 (续)

地址	第3位	第2位	第1位	第0位	上电复位/Reset引脚复位	WDT复位/低电压复位
\$29	PPFCR.3	PPFCR.2	PPFCR.1	PPFCR.0	0000	0000
\$2A	PPGCR.3	PPGCR.2	PPGCR.1	PPGCR.0	0000	0000
\$2B	-	-	PPHCR.1	PPHCR.0	--00	--00
\$2C	TV1.3	TV1.2	TV1.1	TV1.0	xxxx	uuuu
\$2D	TG1EN	TV1.6	TV1.5	TV1.4	xxxx	uuuu
\$2E	TV2.3	TV2.2	TV2.1	TV2.0	xxxx	uuuu
\$2F	TG2EN	TV2.6	TV2.5	TV2.4	xxxx	uuuu
\$380	RDT.3	RDT.2	RDT.1	RDT.0	xxxx	uuuu
\$381	RDT.7	RDT.6	RDT.5	RDT.4	xxxx	uuuu
\$382	RDT.11	RDT.10	RDT.9	RDT.8	xxxx	uuuu
\$383	RDT.15	RDT.14	RDT.13	RDT.12	xxxx	uuuu
\$384	T2D.3	T2D.2	T2D.1	T2D.0	xxxx	xxxx
\$385	T2D.7	T2D.6	T2D.5	T2D.4	xxxx	xxxx
\$386	T2D.11	T2D.10	T2D.9	T2D.8	xxxx	xxxx
\$387	T2D.15	T2D.14	T2D.13	T2D.12	xxxx	xxxx
\$388	TG1.3	TG1.2	TG1.1	TG1.0	xxxx	uuuu
\$389	TG1.7	TG1.6	TG1.5	TG1.4	xxxx	uuuu
\$38A	TG1.11	TG1.10	TG1.9	TG1.8	xxxx	uuuu
\$38B	TG2.3	TG2.2	TG2.1	TG2.0	xxxx	uuuu
\$38C	TG2.7	TG2.6	TG2.5	TG2.4	xxxx	uuuu
\$38D	TG2.11	TG2.10	TG2.9	TG2.8	xxxx	uuuu
\$38E	-	T2SC.2	T2SC.1	T2SC.0	-000	-uuu
\$38F	- CNF2	- CNF1	- CNF0	CMPOD -	0000	uuu0
\$390	PFIEN.3	PFIEN.2	PFIEN.1	PFIEN.0	0000	0000
\$391	-	-	-	-	----	----
\$392	PFIF.3	PFIF.2	PFIF.1	PFIF.0	0000	0000
\$393	-	-	-	-	----	----
\$394	-	-	CMPIF	CMPIE	--00	--00

说明: x = 不定; u = 未更改; - = 未使用, 读出值为'0'。

\*, #: 细节信息请参考下表:

符号	WDT复位	LVR复位	WDT复位 & LVR复位	上电复位/Reset引脚复位
*	0	1	1	0
#	1	0	1	0

4.2. 其它初始状态

其它	复位后
程序计数器 (PC)	\$000
CY	不定
累加器 (AC)	不定
数据存储器	不定



## 5. 系统时钟和振荡器

振荡器振荡产生的脉冲为CPU和片上电路提供系统时钟。

系统时钟  $f_{sys} = f_{osc}/4$ 。

### 5.1. 指令周期时间

(1) 对于32.768kHz的振荡器, 为4/32.768kHz ( $\approx 122.1\mu s$ )

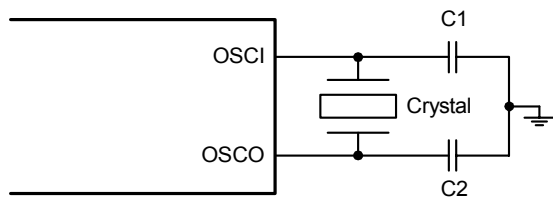
(2) 对于455kHz的振荡器, 为4/455kHz ( $\approx 8.79\mu s$ )

(3) 对于4MHz的振荡器, 为4/4MHz ( $= 1\mu s$ )

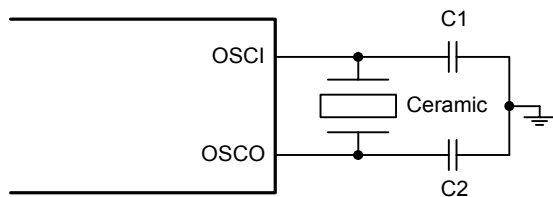
(4) 对于8MHz的振荡器, 为4/8MHz ( $= 0.5\mu s$ )

### 5.2. 振荡器类型

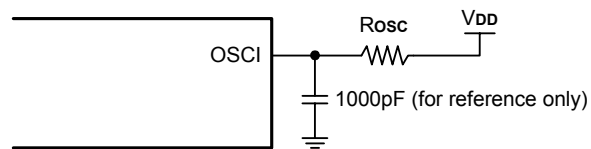
(1) 晶体谐振器: 32.768kHz或400kHz - 8MHz



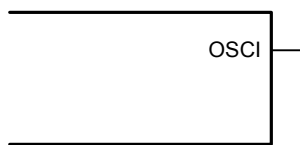
(2) 陶瓷谐振器: 400kHz - 8MHz



(3) RC振荡器: 400kHz - 8MHz

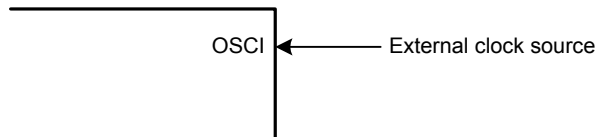


外部RC



内部RC ( $f_{osc} = 2\text{MHz}$ 或 $4\text{MHz}$ 或 $6\text{MHz}$ )

(4) 外部输入时钟: 30kHz - 8MHz



### 注意:

- 如果选择RC振荡器或外部输入时钟, OSCO引脚作为I/O端口 (PORTC.1)。
- 如果选择内部RC振荡器, OSCO引脚作为I/O端口 (PORTC.1), 除此之外OSCI引脚作为PORTC.0。



## 5.3. 谐振器负载电容选择

陶瓷谐振器			推荐型号	生产厂
频率	C1	C2		
455kHz	47 - 100pF	47 - 100pF	ZTB 455KHz	威克创通讯器材有限公司
			ZT 455E	深圳东光晶博电子有限公司
3.58MHz	-	-	ZTT 3.580M	威克创通讯器材有限公司
			ZT 3.58M*	深圳东光晶博电子有限公司
4MHz	-	-	ZTT 4.000M	威克创通讯器材有限公司
			ZT 4M*	深圳东光晶博电子有限公司

\*- 已经内建有负载电容

晶体谐振器			推荐型号	生产厂
频率	C1	C2		
32.768kHz	5 - 12.5pF	5 - 12.5pF	DT 38 ( $\varnothing 3 \times 8$ )	KDS
			$\varnothing 3 \times 8 - 32.768\text{KHz}$	威克创通讯器材有限公司
4MHz	8 - 15pF	8 - 15pF	HC-49U/S 4.000MHz	威克创通讯器材有限公司
			49S-4.000M-F16E	深圳东光晶博电子有限公司
8MHz	8 - 15pF	8 - 15pF	HC-49U/S 8.000MHz	威克创通讯器材有限公司
			49S-8.000M-F16E	深圳东光晶博电子有限公司

## 注意事项:

1. 表中负载电容为设计参考数据!
2. 以上电容值可通过谐振器基本的起振和运行测试, 并非最优值。
3. 请注意印制板上的杂散电容, 用户应在超过应用电压和温度的条件下测试谐振器的性能。

在应用陶瓷谐振器/晶体谐振器之前, 用户需向谐振器生产厂要求相关应用参数以获得最佳性能。  
 请登陆<http://www.sinowalth.com>以取得更多的推荐谐振器生产厂。



## 6. I/O端口

SH69P26/K26提供29个双向I/O端口。端口数据为寄存器\$08 - \$0D, \$22 - \$23。端口控制寄存器 (\$16 - \$21) 控制端口为输入或者输出。每个I/O端口包含内部上拉电阻, 通过各自端口上拉电阻控制寄存器 (\$24 - \$2B) 相位的值来控制。

- 当端口被选择作为输入端口, 写“1”到各自相对的端口上拉控制寄存器 (\$24 - \$2B) 可以打开上拉电阻, 写“0”可以关闭上拉电阻。
- 不论各自端口上拉控制寄存器 (\$24 - \$2B) 相对应位的值是多少, 当端口作为输出端口时, 上拉电阻将会自动关闭。
- 当PORTF和PORTG被选择作为数字输入端口, 它们可以通过下降沿触发端口中断 (若端口中断已经允许)。

系统寄存器\$08 - \$0D, \$22 - \$23: 端口数据寄存器

地址	第3位	第2位	第1位	第0位	读/写	说明
\$08	PA.3	PA.2	PA.1	PA.0	读/写	PORTA数据寄存器
\$09	PB.3	PB.2	PB.1	PB.0	读/写	PORTB数据寄存器
\$0A	PC.3	PC.2	PC.1	PC.0	读/写	PORTC数据寄存器
\$0B	PD.3	PD.2	PD.1	PD.0	读/写	PORTD数据寄存器
\$0C	PE.3	PE.2	PE.1	PE.0	读/写	PORTE数据寄存器
\$0D	PF.3	PF.2	PF.1	PF.0	读/写	PORTF数据寄存器
\$22	PG.3	PG.2	PG.1	PG.0	读/写	PORTG数据寄存器
\$23	-	-	PH.1	PH.0	读/写	第1-0位: PORTH数据寄存器

系统寄存器端口\$16 - \$1B, \$20 - \$21: 端口控制寄存器

地址	第3位	第2位	第1位	第0位	读/写	说明
\$16	PACR.3	PACR.2	PACR.1	PACR.0	读/写	PORTA输入/输出控制寄存器
\$17	PBCR.3	PBCR.2	PBCR.1	PBCR.0	读/写	PORTB输入/输出控制寄存器
\$18	PCCR.3	PCCR.2	PCCR.1	PCCR.0	读/写	PORTC输入/输出控制寄存器
\$19	PDCR.3	PDCR.2	PDCR.1	PDCR.0	读/写	PORTD输入/输出控制寄存器
\$1A	PECR.3	PECR.2	PECR.1	PECR.0	读/写	PORTE输入/输出控制寄存器
\$1B	PFCR.3	PFCR.2	PFCR.1	PFCR.0	读/写	PORTF输入/输出控制寄存器
\$20	PGCR.3	PGCR.2	PGCR.1	PGCR.0	读/写	PORTG输入/输出控制寄存器
\$21	-	-	PHCR.1	PHCR.0	读/写	第1-0位: PORTH输入/输出控制寄存器

PA (/B/C/D/E/F/G/H) CR.n, (n = 0, 1, 2, 3)

0: 设置为输入口。(初始值)

1: 设置为输出口。

系统寄存器\$24 - \$2B: 端口上拉控制寄存器

地址	第3位	第2位	第1位	第0位	读/写	说明
\$24	PPACR.3	PPACR.2	PPACR.1	PPACR.0	读/写	PORTA上拉控制寄存器
\$25	PPBCR.3	PPBCR.2	PPBCR.1	PPBCR.0	读/写	PORTB上拉控制寄存器
\$26	-	PPCCR.2	PPCCR.1	PPCCR.0	读/写	第2-0位: PORTC上拉控制寄存器
\$27	PPDCR.3	PPDCR.2	PPDCR.1	PPDCR.0	读/写	PORTD上拉控制寄存器
\$28	PPECR.3	PPECR.2	PPECR.1	PPECR.0	读/写	PORTE上拉控制寄存器
\$29	PPFCR.3	PPFCR.2	PPFCR.1	PPFCR.0	读/写	PORTF上拉控制寄存器
\$2A	PPGCR.3	PPGCR.2	PPGCR.1	PPGCR.0	读/写	PORTG上拉控制寄存器
\$2B	-	-	PPHCR.1	PPHCR.0	读/写	第1-0位: PORTH上拉控制寄存器

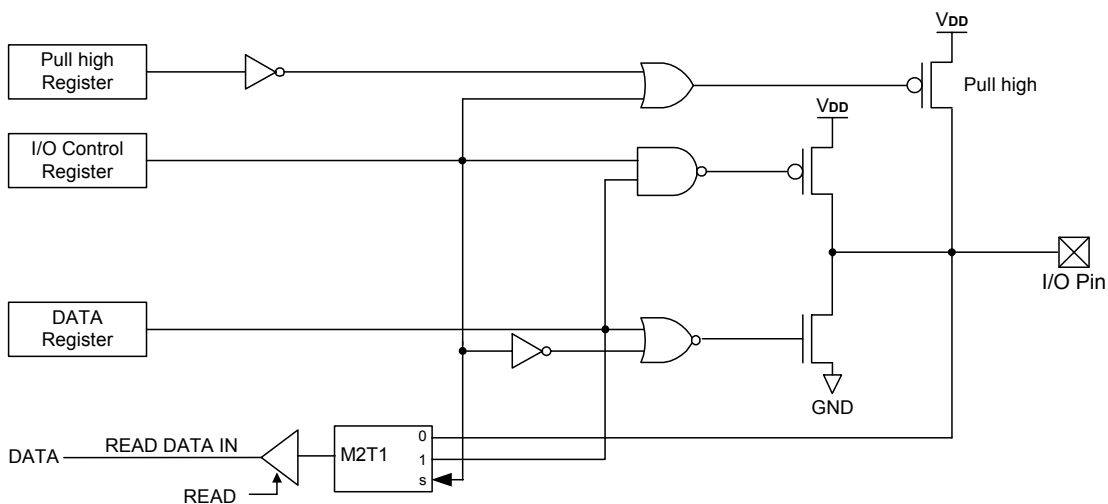
PPA (/B/C/D/E/F/G/H) CR.n, (n = 0, 1, 2, 3)

0: 禁止内部上拉电阻。(初始值)

1: 允许内部上拉电阻。



I/O引脚的等效电路



在SH69P26/K26, 每个输出端口包含一个锁存器, 用来保存输出数据。在输出模式下写端口数据寄存器 (PDR) 可以直接传输数据到相应的焊垫。

所有输入端口不包含锁存器, 所以外部输入电平要一直保持到端口读取动作完成。

当某个端口被设置为输出口时, 对该端口位的读操作会读取锁存器内的数据, 而非端口外部电平。

当选择一个数字I/O端口作为输出口时, 在相应的焊垫上结合端口位的读出表示状态, 焊垫上无电压。

当选择一个数字I/O端口作为输入时, 在相应的焊垫上结合端口位的读出表示状态。

不论端口控制寄存器 (PCR) 的状态, 输出数据锁存器时钟可以写入。因此, 当使用在输入和输出混合模式下的端口时, 端口的输出锁存器的内容通过执行合乎逻辑的指令改写。所以强烈建议在改变端口控制寄存器 (PCR) 内相应位之前在端口数据寄存器 (PDR) 内写入适当的数据, 在相应的焊垫上从输入模式到输出模式避免误操作。

PORTA, PORTB, PORTD和PORTH可以直接驱动LED。PORTB, PORTD.3 - 2, PORTH至少有25mA的驱动电流能力。PORTA, PORTD.1- -0至少有200mA的灌入电流能力。

- PORTC.2共用为T0输入通道
- PORTE.0共用为比较器输出通道
- PORTE.1共用为比较器负极输入通道
- PORTE.2共用为比较器正极输入通道1
- PORTE.3共用为比较器正极输入通道2
- PORTF.0共用为TONE输出通道
- PORTF.1共用为T2输入通道
- PORTG.0共用为比较器正极输入通道6
- PORTG.1共用为比较器正极输入通道5
- PORTG.2共用为比较器正极输入通道4
- PORTG.3共用为比较器正极输入通道3
- PORTC.0共用为OSCI引脚 (如果使用内部时钟, 代码选项)
- PORTC.1共用为OSCO引脚 (如果使用外部时钟或RC振荡器, 代码选项)
- Reset引脚共用为PORTC.3 (开漏)

注意事项:

1. PORTA, PORTD.1 - 0有200mA的灌入电流能力, 但是不能有两个或两个以上口同时灌入200mA左右的大电流。
2. 如果外部Reset引脚有效 (PORTC.3共用为Reset引脚), SH69P26/K26将会提供更好的EMC (电磁兼容) 性能。



端口 & 比较器中断

位控制端口中断

PORTF用作端口中断源。由于PORTF是位可编程的I/O, 因此只有PORTF用作数字输入端口时, 数字信号引脚上V<sub>DD</sub>到GND的跳变才能产生端口中断。而当PORTF用作模拟输入时, 无法产生中断请求。CMP输出上的上升或下降沿也可以产生外部中断。

中断控制标志映像为系统寄存器的\$390, \$392和\$394。通过软件可以读写这两个寄存器。芯片复位后所有标志被清0。

端口中断 (包括CMP中断源) 可以用来将CPU从HALT或者STOP模式唤醒。

系统寄存器\$390: 端口中断允许标记寄存器

地址	第3位	第2位	第1位	第0位	读/写	说明
\$390	PFIEN.3	PFIEN.2	PFIEN.1	PFIEN.0	读/写	PORTF中断允许标记寄存器

PFIEN.n, (n = 0, 1, 2, 3)

0: 禁止端口中断 (初始值)

1: 允许端口中断

系统寄存器\$392: 端口中断请求标记寄存器

地址	第3位	第2位	第1位	第0位	读/写	说明
\$392	PFIF.3	PFIF.2	PFIF.1	PFIF.0	读/写	PORTF中断请求标记寄存器

PFIF.n, (n = 0, 1, 2, 3)

0: 端口中断不存在 (初始值)

1: 端口中断存在

只写入0到这些位是有效的。

系统寄存器\$394: CMP中断寄存器

地址	第3位	第2位	第1位	第0位	读/写	说明
\$394	-	-	CMPIF	CMPIE	读/写	第0位: CMP输出中断允许标记寄存器 第1位: CMP输出中断请求标记寄存器
			X	0	读/写	CMP输出中断禁止
			X	1	读/写	CMP输出中断允许
			0	X	读/写	CMP输出中断不存在
			1	X	读/写	CMP输出中断存在

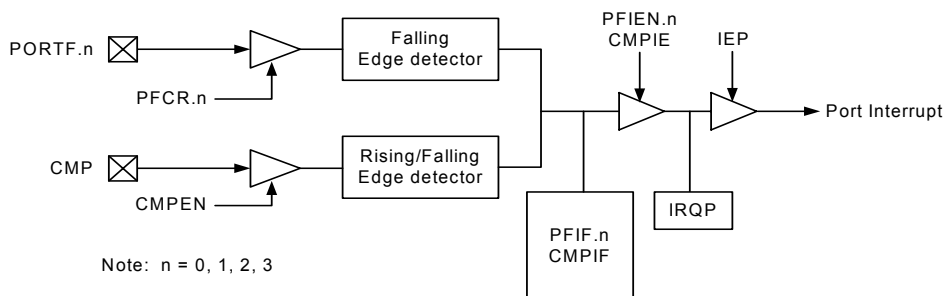
CMPIE

0: CMP输出中断禁止 (初始值)      1: CMP输出中断允许

CMPIF (只能写0)

0: CMP输出中断不存在 (初始值)      1: CMP输出中断存在

以下为端口中断功能模块图



注意:

PORT下降沿触发有效时, PORTF端口的任何输入从V<sub>DD</sub>到GND的下降沿将会设置PFIF.x为“1”。如果PFIEN.x = 1, 将会产生一个中断请求 (IRQP = 1)。

端口中断可以用来将CPU从HALT或者STOP模式唤醒。





## 7. 定时器

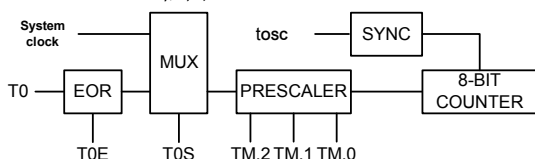
### 7.1. Timer0和Timer1

该器件有三个Timer: 2个8位Timer (Timer0, Timer1) 和一个16位Timer (Timer2)。

Timer0/Timer1有下述特性:

- 8位递增计数
- 自动重载
- 8级预分频
- 计数值由\$FF到\$00时, 产生溢出中断请求

Timer0/Timer1框图:



Timer功能:

- 可编程定时功能
- 计数值可读

#### 7.1.1. Timer0和Timer1结构和操作

Timer0和Timer1都由一个8位只写载入寄存器 (TLOL, TLOH和TL1L, TL1H) 和一个8位只读计数器 (TC0L, TCOH和TC1L, TC1H) 构成。每个计数器由低四位和高四位组成。将数据写入载入寄存器 (TLOL, TLOH和TL1L, TL1H) 就可以初始化Timer。

#### 7.1.2. Timer0和Timer1模式寄存器

通过设置Timer0/Timer1模式寄存器 (T0M, T1M) 可以使Timer工作在不同的模式。8位计数器预分频器溢出输出脉冲。Timer模式寄存器 (T0M, T1M) 为3位寄存器用作定时器控制如表1和表2所示。此类模式寄存器选择输入脉冲源作为定时器。

表1. Timer0模式寄存器 (\$02)

T0M.2	T0M.1	T0M.0	预分频器分频比	时钟源
0	0	0	$/2^{11}$	系统时钟/T0
0	0	1	$/2^9$	系统时钟/T0
0	1	0	$/2^7$	系统时钟/T0
0	1	1	$/2^5$	系统时钟/T0
1	0	0	$/2^3$	系统时钟/T0
1	0	1	$/2^2$	系统时钟/T0
1	1	0	$/2^1$	系统时钟/T0
1	1	1	$/2^0$	系统时钟/T0

当高4位载入寄存器被写入或Timer计数值由\$FF到\$00溢出时, Timer将自动载入预设值。

由于寄存器的高4位控制Timer的读写操作, 使用中请根据以下步骤操作:

写操作:

- 先写低四位
- 再写高四位以更新计数器

读操作:

- 先读高四位
- 再读低四位

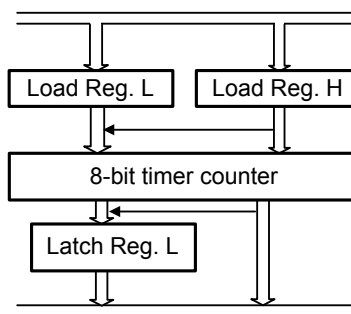


表2. Timer1模式寄存器 (\$03)

T1M.2	T1M.1	T1M.0	预分频器分频比	时钟源
0	0	0	$/2^{11}$	系统时钟
0	0	1	$/2^9$	系统时钟
0	1	0	$/2^7$	系统时钟
0	1	1	$/2^5$	系统时钟
1	0	0	$/2^3$	系统时钟
1	0	1	$/2^2$	系统时钟
1	1	0	$/2^1$	系统时钟
1	1	1	$/2^0$	系统时钟



**7.1.3. 外部时钟/事件T0作为Timer0的时钟源**

当外部时钟/事件T0输入作为Timer0的时钟源时, 它由CPU 的系统时钟进行同步 (系统时钟/4)。这个外部信号源必须符合以下条件。Timer在一个指令周期中通过系统时钟进行采样, 因此对外部时钟高电平 (至少2 tosc) 和低电平 (至少2 tosc), 当预分频比选择为/2<sup>0</sup>, 与系统时钟输入一致。

要求如下:

$$\begin{aligned} T0H \text{ (T0高电平时间)} &\geq 2 * tosc + \Delta T \\ T0L \text{ (T0低电平时间)} &\geq 2 * tosc + \Delta T \quad ; \Delta T = 20ns \end{aligned}$$

当选择其它的分频比时, T0M通过异步脉冲计数器来分频, 且预分频器的输出信号是对称的。

那么:

$$T0 \text{ high time} = T0 \text{ low time} = \frac{N * T0}{2}$$

其中:

$$\begin{aligned} T0 &= \text{Timer0输入周期} \\ N &= \text{预分频值 (2}^0, 2^1, 2^2, 2^3, 2^5, 2^7, 2^9, 2^{11}) \end{aligned}$$

因此, 需要满足的条件是:

$$\frac{N * T0}{2} \geq 2 * tosc + \Delta T \quad \text{或} \quad T0 \geq \frac{4 * tosc + 2 * \Delta T}{N}$$

上述条件仅限于T0用作Timer输入时钟源, 对T0脉宽没有限制。概括如下:

$$T0 = \text{Timer0 period} \geq \frac{4 * tosc + 2 * \Delta T}{N}$$

**Timer0模式寄存器: \$02**

地址	第3位	第2位	第1位	第0位	读/写	说明
\$02	T0S	T0M.2	T0M.1	T0M.0	读/写	第2-0位: 定时器0模式寄存器 第3位: T0信号源寄存器
	0	X	X	X	读/写	与PORTC.2共用端口, Timer0源为系统时钟
	1	X	X	X	读/写	与T0输入共用端口, Timer0源为T0输入时钟

**Timer0模式寄存器: \$03**

地址	第3位	第2位	第1位	第0位	读/写	说明
\$03	T0E	T1M.2	T1M.1	T1M.0	读/写	第2-0位: 定时器1模式寄存器 第3位: T0信号沿寄存器
	0	X	X	X	读/写	下降沿有效
	1	X	X	X	读/写	上升沿有效

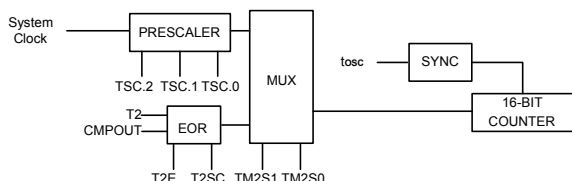


## 7.2. Timer2

Timer2是一个16位定时器, 有下述特性:

- 16位递增计数
- 自动重载
- 8级预分频
- 计数值由\$FFFF到\$0000时, 产生溢出中断请求

Timer2框图:



Timer2功能:

- 可编程定时功能
- 计数值可读

### 7.2.1. Timer2结构和操作

Time2由一个16位只写载入寄存器 (T2DL, T2DML, T2DMH, T2DH) 和一个16位只读计数器构成。每个计数器由低四位和高四位组成。将数据写入选入寄存器 (T2DL, T2DML, T2DMH, T2DH) 就可以初始化Timer。

当高4位载入寄存器被写入或Timer计数值由\$FFFF到\$0000溢出时, Timer将自动载入预设值。

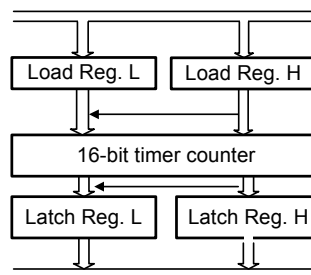
由于寄存器的高4位控制Timer的读写操作, 使用中请根据以下步骤操作:

写操作:

- 先写低四位
- 再写高四位以更新计数器

读操作:

- 先读高四位
- 再读低四位



### 7.2.2. Timer2控制寄存器

Timer2可编程几种不同模式: 定时器, 外部事件计数器, 外部触发器定时器和脉冲宽度测量。

Timer2控制寄存器: \$15

地址	第3位	第2位	第1位	第0位	读/写	说明
\$15	T2GO	DEC	TM2S1	TM2S0	读/写	第1-0位: 定时器2模式寄存器 第2位: 选择指示沿有效允许寄存器 第3位: 设置定时器功能启动寄存器
	X	X	0	0	读/写	Timer带内部系统时钟
	X	X	0	1	读/写	事件计数器带外部信号源
	X	X	1	0	读/写	Timer带外部触发器
	X	X	1	1	读/写	脉冲宽度测量
	0	X	X	X	读/写	定时计数器停止 (读: 状态; 写: 命令)
	1	X	X	X	读/写	定时计数器开始 (读: 状态; 写: 命令)

### 7.2.3. Timer2外部信号源 (ESS) 选择寄存器

选择T2引脚输入和比较器输出(CMPOUT)作为Timer2的外部信号源 (ESS)。如果选择T2引脚输入作为Timer2的外部信号源, PORTF.1共用为T2引脚, 否则PORTF.1共用为I/O。当PORTE.0共用为CMPOUT时, 可选择CMPOUT作为Timer2的外部信号源。

Timer2外部信号源选择寄存器: \$1C

地址	第3位	第2位	第1位	第0位	读/写	说明
\$1C	LVR	T2E	T2SC	-	读/写	第1位: 定时器2信号源选择寄存器 第2位: 定时器2外部信号沿寄存器 第3位: 低电压复位标记寄存器 (只读和写0)
	X	X	0	X	读/写	选择T2作为外部信号源 (ESS) 如果T2SC = 0, POERTF.1共用为T2
	X	X	1	X	读/写	选择CMPOUT作为外部信号源 (ESS) 如果T2SC = 1, POERTF.1共用为I/O
	X	0	X	X	读/写	如果Timer2选择外部信号源, 下降沿有效
	X	1	X	X	读/写	如果Timer2选择外部信号源, 上升沿有效



#### 7.2.4. Timer模式

在此模式下, Timer2选择内部时钟工作。当计数器寄存器最高位 (\$387) 写操作完成, Timer2计数器寄存器 (\$384 - \$387) 的内容载入递增计数器。如果Timer2控制寄存器 (\$15) 内T2GO (第3位) 设置为1, 递增计数器开始计数。如果中断允许寄存器 (\$00) 第1位设置为1, 递增计数器从\$FFFF到\$0000溢出时, Timer2中断产生。

在Timer2控制寄存器 (\$15) 内T2GO (第3位) 设置为1之后, Timer2计数器寄存器 (\$384 - \$387) 不再影响递增计数器的工作。只有当Timer2控制寄存器 (\$15) 内T2GO (第3位) 设置为0且最高位 (\$387) 写入时, Timer2计数器寄存器 (\$384 - \$387) 才会重新载入递增计数器。

##### Timer2预分频器寄存器: \$38E

地址	第3位	第2位	第1位	第0位	读/写	说明
\$38E	-	T2SC.2	T2SC.1	T2SC.0	读/写	第2-0位: Timer2预分频器寄存器
	X	0	0	0	读/写	定时器时钟: 系统时钟/2 <sup>11</sup>
	X	0	0	1	读/写	定时器时钟: 系统时钟/2 <sup>9</sup>
	X	0	1	0	读/写	定时器时钟: 系统时钟/2 <sup>7</sup>
	X	0	1	1	读/写	定时器时钟: 系统时钟/2 <sup>5</sup>
	X	1	0	0	读/写	定时器时钟: 系统时钟/2 <sup>3</sup>
	X	1	0	1	读/写	定时器时钟: 系统时钟/2 <sup>2</sup>
	X	1	1	0	读/写	定时器时钟: 系统时钟/2 <sup>1</sup>
	X	1	1	1	读/写	定时器时钟: 系统时钟/2 <sup>0</sup>

#### 7.2.5. 外部事件计数器模式

在此模式下, Timer2作为外部信号源工作 (ESS), 由在Timer2外部信号源选择寄存器 (\$1C) 内的T2S和T2SC选择。外部事件在ESS边沿计数。可通过在Timer2信号源选择寄存器 (\$1C) 内的T2E (第2位) 的状态选择任何带外部触发器控制的上升或下降沿。当计数器寄存器最高位 (\$387) 写操作完成, Timer2计数器寄存器 (\$384 - \$387) 的内容载入递增计数器。如果Timer2控制寄存器 (\$15) 内T2GO (第3位) 设置为1, 递增计数器开始计数。如果中断允许寄存器 (\$00) 第1位设置为1, 递增计数器从\$FFFF到\$0000溢出时, Timer2中断产生。

在Timer2控制寄存器 (\$15) 内T2GO (第3位) 设置为1之后, Timer2计数器寄存器 (\$384 - \$387) 不再影响递增计数器的工作。只有当Timer2控制寄存器 (\$15) 内T2GO (第3位) 设置为0且最高位 (\$387) 写入时, Timer2计数器寄存器 (\$384 - \$387) 才会载入递增计数器。

外部时钟源必须符合以下条件。Timer在一个指令周期中通过系统时钟进行采样, 因此对外部时钟的高电平和低电平至少2  $t_{osc}$ 。在此模式下预分频器电路不影响外部时钟输入。意味着输入时钟绕过预分频器电路, 不论编程写入的实际值为如何。外部时钟周期 (TE) 的应用限制描述如下:

$$T_E (\text{周期时间}) \geq 4 * t_{osc} + 2 * \Delta T \quad ; \Delta T = 20\text{ns}$$



### 7.2.6. 定时器外部触发模式

在此模式里, 由一个外部信号触发开始计数。触发方式是ESS的边沿输入。通过Timer2信号源选择寄存器 (\$1C) 第2位 (T2E) 的状态可选择上升沿或者是下降沿作为触发信号。递增计数器的时钟源是一个内部系统时钟。当最高位 (\$387) 写操作完成, Timer2计数器寄存器 (\$384 - \$387) 的内容载入递增计数器, 只有把Timer2控制寄存器 (\$15) T2GO (第三位) 置1, ESS输入一个适当的有效边沿信号才开始计数。如果中断允许寄存器 (\$00) 第1位 (IET2) 置1, 递增计数器从\$FFFF到\$0000溢出时Timer2产生中断, 当Timer2中断产生时, 递增计数器暂停, 这时, ESS只有被输入的下一个有效边沿信号触发, 递增计数器才会重起开始计数。

当Timer2控制计数器 (\$15) 第2位 (DEC) 置1时, 允许反相边沿输入触发定时器重载, 输入边沿到反相边沿的触发会暂停当前正在执行的计数并重新载入timer2计数器寄存器 (\$384 - \$387) 的内容。输入一个适当的宽度脉冲能产生中断。当Timer2控制寄存器的第2位 (DEC) 置0忽略反相边沿的输入触发, Timer2计数器寄存器不会重载, 在递增计数器溢出之前, ESS输入的另一个同相边沿也是被忽视的Timer2计数器寄存器不会重载。

在Timer2控制寄存器 (\$15) 第3位 (T2GO) 置1之后, 写Timer2计数寄存器不再影响递增计数器的工作, 只有在Timer2控制寄存器 (\$15) 第3位 (T2GO) 清零后, 当最高位 (\$387) 写入时, Timer2计数器寄存器的修订内容才会载入递增计数器。

ESS输入信号必须符合下列条件。Timer2在一个指令周期通过系统时钟进行采样, 因此ESS输入信号的高电平和低点平至少1/2Timer Clock, 在此模式里, Timer时钟的真实值是由Timer2预分频寄存器的状态选择的, 所以, 外部时钟周期 (Te) 的应用限制描述如下:

$$T_e (\text{周期时间}) \geq 1 * \text{Timer时钟} + 2 * \Delta T \quad ; \Delta T = 20\text{ns}$$

$$T_e (\text{周期时间}) \geq (M * \text{tosc}) + 2 * \Delta T$$

此时M = 2<sup>3</sup>, 2<sup>4</sup>, 2<sup>5</sup>, 2<sup>6</sup>, 2<sup>8</sup>, 2<sup>10</sup>, 2<sup>12</sup>或2<sup>14</sup>

#### Timer2控制寄存器: \$15 (在外部触发器定时器模式下)

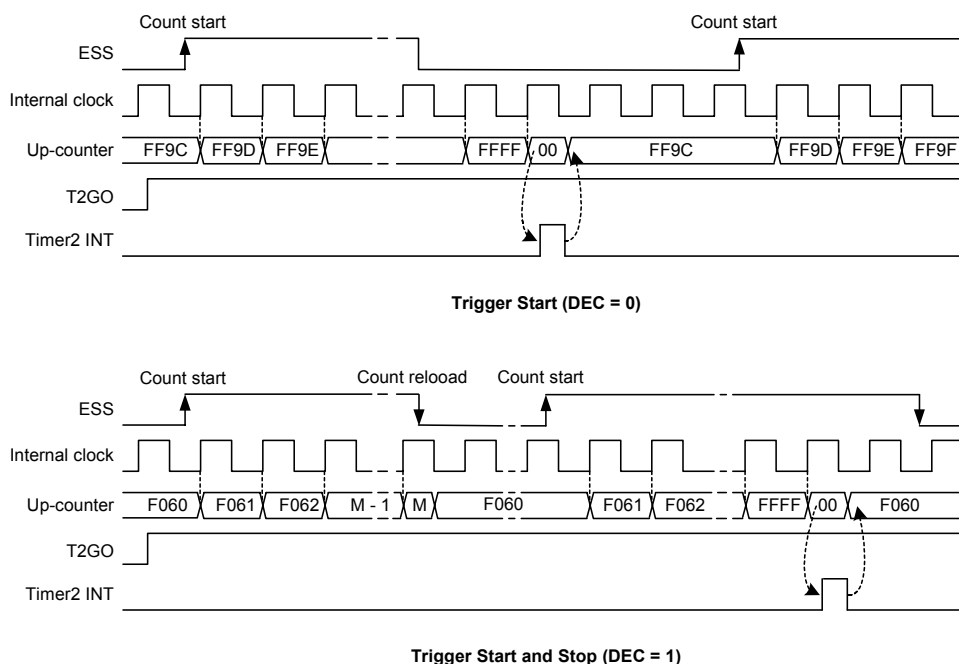
地址	第3位	第2位	第1位	第0位	读/写	说明
\$15	T2GO	DEC	TM2S1	TM2S0	读/写	第1-0位: 定时器2模式寄存器 第2位: 选择指示沿有效允许寄存器 第3位: 设置定时器功能启动寄存器
	X	0	X	X	读/写	忽略反相边沿输入触发, 计数器不重载
	X	1	X	X	读/写	允许反相边沿输入触发, 计数器重载

#### Timer2预分频器寄存器: \$38E (在外部触发器定时器模式和脉冲宽度测量模式下)

地址	第3位	第2位	第1位	第0位	读/写	说明
\$38E	-	T2SC.2	T2SC.1	T2SC.0	读/写	第2-0位: Timer2预分频器寄存器
	X	0	0	0	读/写	定时器时钟: 系统时钟/2 <sup>12</sup>
	X	0	0	1	读/写	定时器时钟: 系统时钟/2 <sup>10</sup>
	X	0	1	0	读/写	定时器时钟: 系统时钟/2 <sup>8</sup>
	X	0	1	1	读/写	定时器时钟: 系统时钟/2 <sup>6</sup>
	X	1	0	0	读/写	定时器时钟: 系统时钟/2 <sup>4</sup>
	X	1	0	1	读/写	定时器时钟: 系统时钟/2 <sup>3</sup>
	X	1	1	0	读/写	定时器时钟: 系统时钟/2 <sup>2</sup>
	X	1	1	1	读/写	定时器时钟: 系统时钟/2 <sup>1</sup>

#### Timer2计数器寄存器: \$384 - \$387

地址	第3位	第2位	第1位	第0位	读/写	说明
\$384	T2D.3	T2D.2	T2D.1	T2D.0	读/写	定时器2载入/计数器第3-0位寄存器
\$385	T2D.7	T2D.6	T2D.5	T2D.4	读/写	定时器2载入/计数器第7-4位寄存器
\$386	T2D.11	T2D.10	T2D.9	T2D.8	读/写	定时器2载入/计数器第11-8位寄存器
\$387	T2D.15	T2D.14	T2D.13	T2D.12	读/写	定时器2载入/计数器第15-12位寄存器



### 7.2.7. 脉冲宽度测量模式

在此模式下, Timer2作为在定时器模式下的一个特殊功能工作,它在脉冲波形的边沿上开始计数,从ESS输入。通过读取在脉冲转换状态下的递增计数器的值,测量脉冲宽度的宽度是可能的。通过设置在Timer2外部信号源选择寄存器 (\$1C) 内的T2E (第2位) 选择脉冲的上升或下降沿。但是递增计数器的时钟源由适当的设置在Timer2预分频器寄存器 (\$38E) 内的T2SC (第2-0位) 选择一个内部时钟。当在Timer2控制寄存器 (\$15) 内的T2GO (第3位) 设置为1时,递增计数器的内容自动设置为“0000H”。然后脉冲触发器递增计数器的一个上升(下降)沿开始计数。在下一个下降(上升)沿,计数器的值单独载入Timer2计数器寄存器 (\$384 - \$387)。同时如果中断允许寄存器 (\$00) 第1位 (IET2) 设置为1, Timer2中断产生。

当在Timer2控制寄存器 (\$15) 内的DEC (第2位) 设置为0时, Timer2为单沿捕捉操作。如果选择上升沿作为计数器触发器信号,在下一个下降沿, Timer2产生中断请求。同时,递增计数器的内容必须先载入Timer2计数器寄存器 (\$384 - \$387), 然后再清除和计数器中断。当应用下一个上升沿时,另一个测量周期的递增计数器开始计数。

当在Timer2控制寄存器 (\$15) 内的DEC (第2位) 设置为1时, Timer2为双沿捕捉操作。如果选择上升沿作为计数器触发器信号,在下一个下降沿, Timer2产生中断请求。同时,递增计数器的内容必须先载入Timer2计数器寄存器 (\$384 - \$387), 然后计数器继续计数。当应用下一个上升沿时, Timer2也产生中断请求。同时,递增计数器的内容必须再次载入Timer2计数器寄存器 (\$384 - \$387), 然后再清除,下一个测量周期的递增计数器开始计数。

在此模式下, 写入Timer2计数器寄存器 (\$384 - \$387) 在任何时候不再影响递增计数器的工作。

在此模式下, 脉冲信号必须符合以下条件如同在外部触发器定时器模式下。外部时钟周期 (TE) 的应用限制描述如下:

$$TE \text{ (周期时间)} \geq 1 * t_{\text{Timer clock}} + 2 * \Delta T \quad ; \Delta T = 20\text{ns}$$

$$TE \text{ (周期时间)} \geq (M * t_{\text{osc}}) + 2 * \Delta T$$

此时M (Timer2内部时钟的预分频器值) =  $2^3, 2^4, 2^5, 2^6, 2^8, 2^{10}, 2^{12}$ 或 $2^{14}$

但是, 为了直接获取程序中的脉冲测量值, 相应的Timer2中断子程序需足够的等待周期。

所以, 如果在Timer2控制寄存器 (\$15) 内的DEC (第2位) 设置为0时, Timer2为单沿捕捉操作。外部时钟周期 (TE) 的应用限制描述如下:

$$TE \text{ (周期时间)} \geq 14 * t_{\text{System clock}}$$

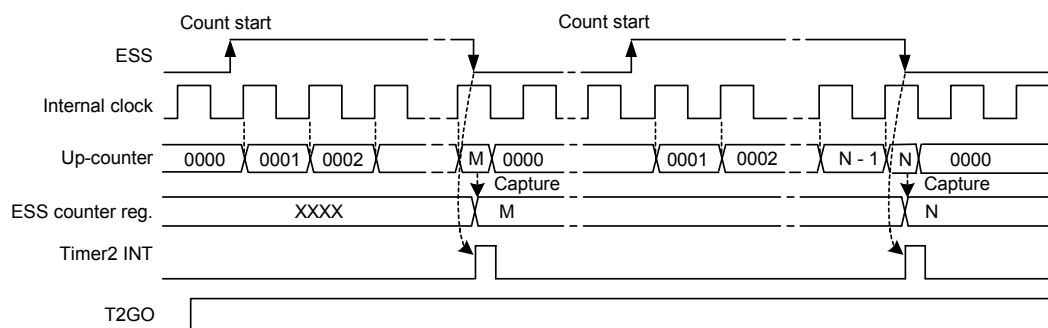
$$TE \text{ (周期时间)} \geq 14 * 4 * t_{\text{osc}}$$

上述两个方程式中的最大值在适当应用时有效。

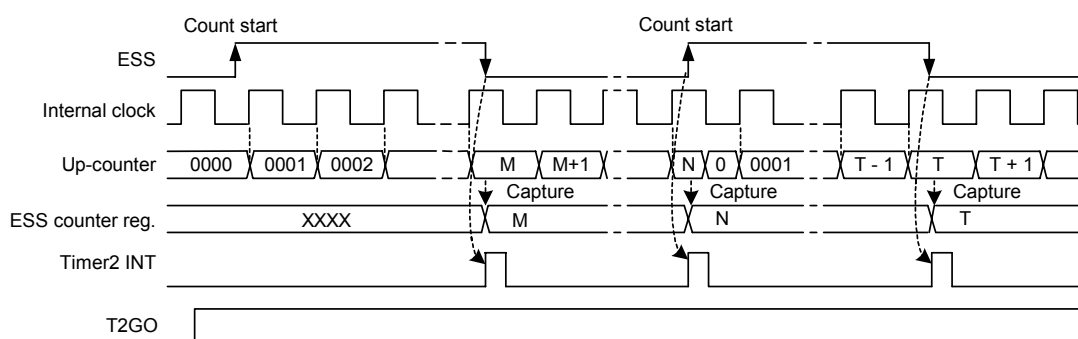
如果在Timer2控制寄存器 (\$15) 内的DEC (第2位) 设置为1时, Timer2为双沿捕捉操作。ESS输入信号高或低电平周期的应用限制如下:

$$TE \text{ (高或低电平周期时间)} \geq 14 * t_{\text{System clock}}$$

$$TE \text{ (高或低电平周期时间)} \geq 14 * 4 * t_{\text{osc}}$$



One edge capture (DEC = 0)



Double edge capture (DEC = 1)

Timer2控制寄存器: \$15 (在脉冲宽度测量模式下)

地址	第3位	第2位	第1位	第0位	读/写	说明
\$15	T2GO	DEC	TM2S1	TM2S0	读/写	第1-0位: 定时器2模式寄存器 第2位: 选择指示沿有效允许寄存器 第3位: 设置定时器功能启动寄存器
	X	0	X	X	读/写	单沿捕捉
	X	1	X	X	读/写	双沿捕捉





### 8. 中断

SH69P26/K26有四个中断源:

- Timer0中断
- Timer1中断
- Timer2中断
- 外部中断 (包括PORTF中断, 比较器中断)

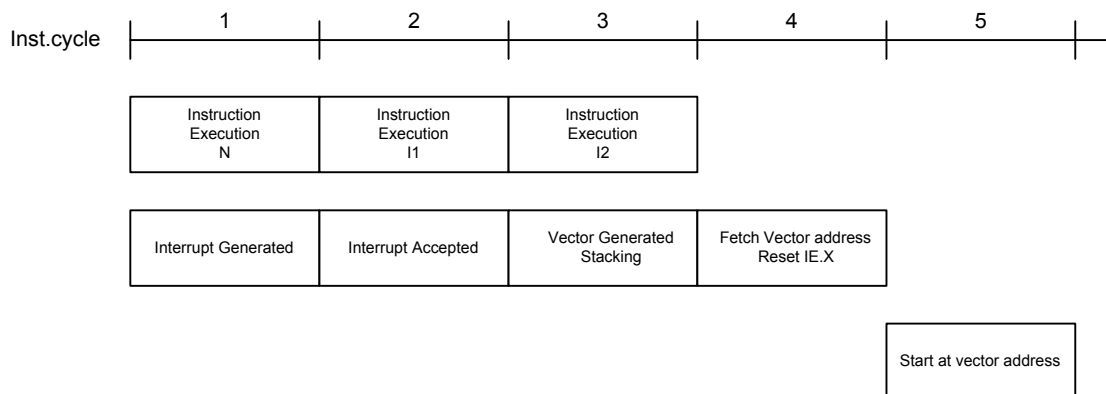
#### 中断控制位和中断服务

中断控制标志位为系统寄存器的\$00和\$01。这两个寄存器能够由软件访问和设置。芯片上电复位后, 这些标志位被清0。

系统寄存器:

地址	第3位	第2位	第1位	第0位	读/写	说明
\$00	IET0	IET1	IET2	IEP	读/写	中断允许标记寄存器
\$01	IRQT0	IRQT1	IRQT2	IRQP	读/写	中断请求标记寄存器

当IE<sub>x</sub>设置为1且有中断请求时 (IRQ<sub>x</sub>为1), 中断被激活并且根据中断优先级产生相应的中断矢量地址。当发生中断时, PC和CY标志将被保存在堆栈存储器中, 同时程序跳转至中断服务矢量地址处执行。在中断发生后, 所有中断允许标志 (IE<sub>x</sub>) 自动复位为0, 因此在IRQ<sub>x</sub> = 1时IE<sub>x</sub>标志再次设置为1时, 将可能再次产生中断。



中断服务流程图

#### 中断嵌套

在CPU中断服务期间, 用户可以在中断返回前设置任何中断允许标志。中断服务流程图中标示下个中断和将要发生的下一个中断嵌套。如果中断请求已经产生且执行允许允许的指令N, 那么在两个指令周期后将执行中断程序。但是, 如果指令I1或指令I2清除中断请求或允许标志, 那么中断服务将被取消。

#### 定时器 (定时器0, 定时器1, 定时器2) 中断

定时器0, 定时器1和定时器2的计数时钟是以系统时钟外部时钟/事件T0为基准的而ESS输入以定时器2为基准的。定时器计数值由\$FF到\$00 (定时器2为从\$FFFF到\$0000) 溢出时将产生一个内部中断请求 (IRQT0, IRQT1 = 1或者IRQT2 = 1), 如果中断允许标志被允许 (IET0, IET1 = 1或者IET2 = 1) 则进入定时器中断服务程序。定时器中断同样也能用于从HALT模式唤醒CPU。

#### 端口下降沿中断

只有数字输入端口可以产生端口中断。模拟输入不能产生中断请求。PORTF端口的任何输入从V<sub>DD</sub>到GND的下降沿将产生中断请求 (IRQP = 1)。

上升或下降沿在比较器输出上也能产生外部中断。

端口中断 (包括比较器输出中断) 可以用来将CPU从HALT或者STOP模式唤醒。





9. 模拟比较器 (CMP)

比较器包括1个负极输入, 6个正极输入和1个输出。每个都能通过比较器控制寄存器 (CCR) 单独选择。当设置CMPEN为1时, 比较器允许。选择PORTE1输入或内部参考电压 ( $V_{DD}/2$ ) 作为比较器负极输入。必须选择一个或更多的正极输入。如果必要, PORTE0能与比较器输出共用端口。上升沿或下降沿 (由CMPE选择) 将产生一个CMP中断。

系统寄存器\$13: 模拟比较器控制寄存器 (CMPC)

地址	第3位	第2位	第1位	第0位	读/写	说明
\$13	CMPE	CMP50	CMP5N	CMPEN	读/写	比较器控制寄存器
	X	X	X	1	读/写	允许CMP功能
	X	X	X	0	读/写	禁止CMP功能
	X	X	1	X	读/写	选择PORTE.1输入作为比较器负极输入
	X	X	0	X	读/写	选择内部参考电压 ( $V_{DD}/2$ ) 作为比较器负极输入
	X	1	X	X	读/写	PORTE.0与CMPOUT共用端口
	X	0	X	X	读/写	PORTE.0共用为I/O
	1	X	X	X	读/写	比较器输出上升沿产生中断
	0	X	X	X	读/写	比较器输出下降沿产生中断

比较器数据寄存器: 在任何时候, 如果比较器工作, CMPOD相当于比较器输出。

比较器数据寄存器: (\$38F)

地址	第3位	第2位	第1位	第0位	读/写	说明
\$38F	-	-	-	CMPOD	只读	第0位: CMPOD: 比较器输出数据寄存器
	CNF2	CNF1	CNF0	-	读/写	第3-1位: CNF2-0: 选择比较输入通道寄存器

比较器数据寄存器: (\$38F)

CNF2	CNF1	CNF0	5	4	3	2	1	0
0	0	0	PORTG.0	PORTG.1	PORTG.2	PORTG.3	PORTE.3	PORTE.2
0	0	1	PORTG.0	PORTG.1	PORTG.2	PORTG.3	PORTE.3	CMPP1
0	1	0	PORTG.0	PORTG.1	PORTG.2	PORTG.3	CMPP2	CMPP1
0	1	1	PORTG.0	PORTG.1	PORTG.2	CMPP3	CMPP2	CMPP1
1	0	0	PORTG.0	PORTG.1	CMPP4	CMPP3	CMPP2	CMPP1
1	0	1	PORTG.0	CMPP5	CMPP4	CMPP3	CMPP2	CMPP1
1	1	0	CMPP6	CMPP5	CMPP4	CMPP3	CMPP2	CMPP1
1	1	1	CMPP6	CMPP5	CMPP4	CMPP3	CMPP2	CMPP1

比较器状态寄存器 (\$14)

地址	第3位	第2位	第1位	第0位	读/写	说明
\$14	CMPGO	CMPSP2	CMPSP1	CMPSP0	读/写	比较器状态寄存器
	X	0	0	0	读/写	比较器正极从CMPP1输入通道
	X	0	0	1	读/写	比较器正极从CMPP2输入通道
	X	0	1	0	读/写	比较器正极从CMPP3输入通道
	X	0	1	1	读/写	比较器正极从CMPP4输入通道
	X	1	0	0	读/写	比较器正极从CMPP5输入通道
	X	1	0	1	读/写	比较器正极从CMPP6输入通道
	X	1	1	0	读/写	比较器正极从CMPP6输入通道
	X	1	1	1	读/写	比较器正极从CMPP6输入通道
	1	X	X	X	读/写	比较器输出有效
	0	X	X	X	读/写	比较器输出无效, 输出始终为0

注意事项:

1. 在允许比较器之前, 这些寄存器必须明确设置。禁止将模拟信号连接到任何数字I/O。
2. 当设置CMPEN为1时, 系统需3 $\mu$ s设置比较器, 包括内部 $V_{DD}/2$ 。所以在设置CMPGO为1前需等待5 $\mu$ s。
3. 当设置CMPGO为1时, 正极输入或负极输入通道不能改变。如果必须改变正极输入或负极通道, 清除CMPGO位。当替换完成后, 重新设置CMPGO为1。



## 10. 双音频

### 音频发生器控制寄存器

SH69P26/K26有两个12位音频发生器。音频发生器产生带方波形音频的特殊频率。

地址	第3位	第2位	第1位	第0位	读/写	说明
\$388	TG1.3	TG1.2	TG1.1	TG1.0	读/写	音频发生器1音量低位寄存器
\$389	TG1.7	TG1.6	TG1.5	TG1.4	读/写	音频发生器1音量中位寄存器
\$38A	TG1.11	TG1.10	TG1.9	TG1.8	读/写	音频发生器1音量高位寄存器
\$38B	TG2.3	TG2.2	TG2.1	TG2.0	读/写	音频发生器2音量低位寄存器
\$38C	TG2.7	TG2.6	TG2.5	TG2.4	读/写	音频发生器2音量中位寄存器
\$38D	TG2.11	TG2.10	TG2.9	TG2.8	读/写	音频发生器2音量高位寄存器

### 音频发生器音量控制寄存器

地址	第3位	第2位	第1位	第0位	读/写	说明
\$2C	TV1.3	TV1.2	TV1.1	TV1.0	读/写	音频发生器1音量低位寄存器
\$2D	TG1EN	TV1.6	TV1.5	TV1.4	读/写	第2-0位: 音频发生器1音量高位寄存器 第3位: TG1EN: 音频发生器1允许寄存器
\$2E	TV2.3	TV2.2	TV2.1	TV2.0	读/写	音频发生器2音量低位寄存器
\$2F	TG2EN	TV2.6	TV2.5	TV2.4	读/写	第2-0位: 音频发生器2音量高位寄存器 第3位: TG2EN: 音频发生器2允许寄存器

音量控制寄存器是一个7位寄存器用来控制音频发生器的输出电平。

TGxEN: 音频发生器X允许

0: 音频发生器X禁止 (初始值)

1: 音频发生器X允许

注意: X = 1或2

### 编程注意事项

当音频发生器播放时,禁止执行“HALT”或“STOP”指令。



音乐表格1.

下表是在 OSC = 4MH 时, 音频发生器通道 1 (或通道 2) 的音乐数值参考表。

注意	理想频率	N	TGCR (TGx.11 - TGx.0) (x = 1 or 2)	实际频率	差错%	注意	理想频率	N	TGCR (TGx.11 - TGx.0) (x = 1 or 2)	实际频率	差错%
<b>B2</b>	123.47	4050	02E	123.46	-0.01	<b>#F5</b>	739.99	676	D5C	739.64	-0.05
<b>C3</b>	130.81	3822	112	130.82	0.01	<b>G5</b>	783.99	638	D82	783.70	-0.04
<b>#C3</b>	138.59	3608	1E8	138.58	-0.01	<b>#G5</b>	830.61	602	DA6	830.56	-0.01
<b>D3</b>	146.83	3405	2B3	146.84	0.01	<b>A5</b>	880.00	568	DC8	880.28	0.03
<b>#D3</b>	155.56	3214	372	155.57	0.00	<b>#A5</b>	932.33	536	DE8	932.84	0.06
<b>E3</b>	164.81	3034	426	164.80	-0.01	<b>B5</b>	987.77	506	E06	988.14	0.04
<b>F3</b>	174.61	2863	4D1	174.64	0.02	<b>C6</b>	1046.5	478	E22	1046.0	-0.05
<b>#F3</b>	185.00	2703	571	184.98	-0.01	<b>#C6</b>	1108.7	451	E3D	1108.7	-0.01
<b>G3</b>	196.00	2551	609	196.00	0.00	<b>D6</b>	1174.7	426	E56	1173.7	-0.08
<b>#G3</b>	207.65	2408	698	207.64	-0.01	<b>#D6</b>	1244.5	402	E6E	1243.8	-0.06
<b>A3</b>	220.00	2273	71F	219.97	-0.01	<b>E6</b>	1318.5	379	E85	1319.3	0.06
<b>#A3</b>	233.08	2145	79F	233.10	0.01	<b>F6</b>	1396.9	358	E9A	1396.7	-0.02
<b>B3</b>	246.94	2025	817	246.91	-0.01	<b>#F6</b>	1480.0	338	EAE	1479.3	-0.05
<b>C4</b>	261.63	1911	889	261.64	0.01	<b>G6</b>	1568.0	319	EC1	1567.4	-0.04
<b>#C4</b>	277.18	1804	8F4	277.16	-0.01	<b>#G6</b>	1661.2	301	ED3	1661.1	-0.01
<b>D4</b>	293.66	1703	959	293.60	-0.02	<b>A6</b>	1760.0	284	EE4	1760.6	0.03
<b>#D4</b>	311.13	1607	9B9	311.14	0.00	<b>#A6</b>	1864.7	268	EF4	1865.7	0.05
<b>E4</b>	329.63	1517	A13	329.60	-0.01	<b>B6</b>	1975.5	253	F03	1976.3	0.04
<b>F4</b>	349.23	1432	A68	349.16	-0.02	<b>C7</b>	2093.0	239	F11	2092.1	-0.05
<b>#F4</b>	369.99	1351	AB9	370.10	0.03	<b>#C7</b>	2217.5	225	F1F	2222.2	0.22
<b>G4</b>	392.00	1276	B04	391.85	-0.04	<b>D7</b>	2349.3	213	F2B	2347.4	-0.08
<b>#G4</b>	415.30	1204	B4C	415.28	-0.01	<b>#D7</b>	2489.0	201	F37	2487.6	-0.06
<b>A4</b>	440.00	1136	B90	440.14	0.03	<b>E7</b>	2637.0	190	F42	2631.6	-0.21
<b>#A4</b>	466.16	1073	BCF	465.98	-0.04	<b>F7</b>	2793.8	179	F4D	2793.3	-0.02
<b>B4</b>	493.88	1012	C0C	494.07	0.04	<b>#F7</b>	2960.0	169	F57	2958.6	-0.05
<b>C5</b>	523.25	956	C44	523.01	-0.05	<b>G7</b>	3136.0	159	F61	3144.7	0.28
<b>#C5</b>	554.37	902	C7A	554.32	-0.01	<b>#G7</b>	3322.4	150	F6A	3333.3	0.33
<b>D5</b>	587.33	851	CAD	587.54	0.04	<b>A7</b>	3520.0	142	F72	3521.1	0.03
<b>#D5</b>	622.25	804	CDC	621.89	-0.06	<b>#A7</b>	3729.3	134	F7A	3731.3	0.05
<b>E5</b>	659.26	758	D0A	659.63	0.06	<b>B7</b>	3951.1	127	F81	3937.0	-0.36
<b>F5</b>	698.46	716	D34	698.32	-0.02	<b>C8</b>	4186.0	119	F89	4201.7	0.37



音乐表格 2.

下表是在 OSC = 2MH 时, 音频发生器通道 1 (或通道 2) 的音乐数值参考表。

注意	理想频率	N	TGCR (TGx.11 - TGx.0) (x = 1 or 2)	实际频率	差错%	注意	理想频率	N	TGCR (TGx.11 - TGx.0) (x = 1 or 2)	实际频率	差错%
B1	61.73	4050	2E	61.73	0.00	C5	523.25	478	E22	523.01	-0.05
C2	65.10	3840	100	65.10	0.00	#C5	554.37	451	E3D	554.32	-0.01
#C2	69.29	3608	1E8	69.29	0.00	D5	587.33	426	E56	586.85	-0.08
D2	73.42	3405	2B3	73.42	0.00	#D5	622.25	402	E6E	621.89	-0.06
#D2	77.78	3214	372	77.78	0.00	E5	659.26	379	E85	659.63	0.06
E2	82.41	3034	426	82.40	-0.01	F5	698.46	358	E9A	698.32	-0.02
F2	87.31	2863	4D1	87.32	0.01	#F5	739.99	338	EAE	739.64	-0.05
#F2	92.50	2703	571	92.49	-0.01	G5	783.99	319	EC1	783.70	-0.04
G2	98.00	2551	609	98.00	0.00	#G5	830.61	301	ED3	830.56	-0.01
#G2	103.82	2408	698	103.82	0.00	A5	880.00	284	EE4	880.28	0.03
A2	110.00	2273	71F	109.99	-0.01	#A5	932.33	268	EF4	932.84	0.06
#A2	116.54	2145	79F	116.55	0.01	B5	987.77	253	F03	988.14	0.04
B2	123.47	2025	817	123.46	-0.01	C6	1046.5	239	F11	1046.0	-0.05
C3	130.81	1911	889	130.82	0.01	#C6	1108.7	225	F1F	1111.1	0.22
#C3	138.59	1804	8F4	138.58	-0.01	D6	1174.7	213	F2B	1173.7	-0.08
D3	146.83	1703	959	146.80	-0.02	#D6	1244.5	201	F37	1243.8	-0.06
#D3	155.56	1607	9B9	155.57	0.00	E6	1318.5	190	F42	1315.8	-0.21
E3	164.81	1517	A13	164.80	-0.01	F6	1396.9	179	F4D	1396.7	-0.02
F3	174.61	1432	A68	174.58	-0.02	#F6	1480.0	169	F57	1479.3	-0.05
#F3	185.00	1351	AB9	185.05	0.03	G6	1568.0	159	F61	1572.3	0.28
G3	196.00	1276	B04	195.92	-0.04	#G6	1661.2	150	F6A	1666.7	0.33
#G3	207.65	1204	B4C	207.64	-0.01	A6	1760.0	142	F72	1760.6	0.03
A3	220.00	1136	B90	220.07	0.03	#A6	1864.7	134	F7A	1865.7	0.05
#A3	233.08	1073	BCF	232.99	-0.04	B6	1975.5	127	F81	1968.5	-0.36
B3	246.94	1012	C0C	247.04	0.04	C7	2093.0	119	F89	2100.8	0.37
C4	261.63	956	C44	261.51	-0.04	#C7	2217.5	113	F8F	2212.4	-0.23
#C4	277.18	902	C7A	277.16	-0.01	D7	2349.3	106	F96	2358.5	0.39
D4	293.66	851	CAD	293.77	0.04	#D7	2489.0	100	F9C	2500.0	0.44
#D4	311.13	804	CDC	310.95	-0.06	E7	2637.0	95	FA1	2631.6	-0.21
E4	329.63	758	D0A	329.82	0.06	F7	2793.8	89	FA7	2809.0	0.54
F4	349.23	716	D34	349.16	-0.02	#F7	2960.0	84	FAC	2976.2	0.55
#F4	369.99	676	D5C	369.82	-0.05	G7	3136.0	80	FB0	3125.0	-0.35
G4	392.00	638	D82	391.85	-0.04	#G7	3322.4	75	FB5	3333.3	0.33
#G4	415.30	602	DA6	415.28	-0.01	A7	3520.0	71	FB9	3521.1	0.03
A4	440.00	568	DC8	440.14	0.03	#A7	3729.3	67	FBD	3731.3	0.05
#A4	466.16	536	DE8	466.42	0.06	B7	3951.1	63	FC1	3968.3	0.44
B4	493.88	506	E06	494.07	0.04	C8	4186.0	60	FC4	4166.7	-0.46



## 11. 低电压复位 (LVR)

LVR用于监控电源电压并产生芯片内部复位。它一般用于交流供电电路或有较大负载的电路, 这些电路工作时负载的启动会引起器件工作电压暂时低于电路的最低允许工作电压。

LVR功能可以通过代码选项永久开启或禁止。

当LVR功能开启时其功能如下:

- 当 $V_{DD} \leq V_{LVR}$ 时产生系统复位。
- 当 $V_{DD} > V_{LVR}$ 时释放系统复位。

这里,  $V_{DD}$ : 电源电压,  $V_{LVR}$ : LVR检测电压, 有两档选择 (代码选项)。

## 12. 看门狗定时器 (WDT)

看门狗定时器是一个递减计数器, 拥有独立内建RC振荡器作为时钟源, 因此在STOP模式下仍会持续运行。当定时器溢出时, WDT将复位CPU。通过代码选项可以允许或禁止该功能。

WDT控制位 (\$1E第2-0位) 用来选择不同的溢出时间。定时器溢出后, WDT溢出标记 (\$1E第3位) 将由硬件自动设置为“1”。通过读或者写系统寄存器\$1E, WDT会在溢出前重新开始计数。

**系统寄存器\$1E:** 看门狗定时器 (WDT)

地址	第3位	第2位	第1位	第0位	读/写	说明
\$1E	- WDT	WDT.2 -	WDT.1 -	WDT.0 -	读/写 只读	第2-0位: 看门狗定时器控制 第3位: 看门狗定时器溢出标记
	X	0	0	0	读/写	看门狗定时器溢出周期 = 4096ms
	X	0	0	1	读/写	看门狗定时器溢出周期 = 1024ms
	X	0	1	0	读/写	看门狗定时器溢出周期 = 256ms
	X	0	1	1	读/写	看门狗定时器溢出周期 = 128ms
	X	1	0	0	读/写	看门狗定时器溢出周期 = 64ms
	X	1	0	1	读/写	看门狗定时器溢出周期 = 16ms
	X	1	1	0	读/写	看门狗定时器溢出周期 = 4ms
	X	1	1	1	读/写	看门狗定时器溢出周期 = 1ms
	0	X	X	X	只读	未发生看门狗定时器溢出复位
	1	X	X	X	只读	看门狗定时器溢出, 发生WDT复位

**注意:** 看门狗定时器溢出周期是当 $V_{DD} = 5V$ 时的参考值。

## 13. HALT和STOP模式

在执行HALT指令后, CPU将进入待机模式1 (HALT)。在HALT模式下, CPU将停止工作。但是其周边电路 (定时器0, 定时器1, 定时器2, CMP和看门狗定时器) 将继续工作。

在执行STOP指令后, CPU将进入待机模式2 (STOP)。在STOP模式下, 除了看门狗定时器电路外, 整个芯片 (包括振荡器) 将停止工作。

在HALT模式下, 发生任何中断CPU将被唤醒。

在STOP模式下, 发生任何端口中断CPU将被唤醒 (包括其他外部源, 诸如CMP输出中断或者看门狗定时器溢出, WDT允许)。



#### 14. 预热计数器

本芯片内建振荡器预热计数器, 它能消除振荡器在下列情况下起振时的不稳定状态:

##### 上电复位及Reset引脚复位:

- (1) 在RC振荡器模式下,  $f_{osc} = 32.768\text{kHz} - 6\text{MHz}$ , 预热计数器预分频比为 $1/2^{12}$  (4096)。
- (2) 在晶体谐振器或陶瓷谐振器模式下,  $f_{osc} = 32.768\text{kHz} - 8\text{MHz}$ , 预热计数器预分频比为 $1/2^{14}$  (16384)。

##### 由STOP模式唤醒, WDT复位, LVR复位:

- (1) 在RC振荡器模式下,  $f_{osc} = 32.768\text{kHz} - 6\text{MHz}$ , 预热计数器预分频比为 $1/2^7$  (128)。
- (2) 在晶体谐振器或陶瓷谐振器模式下,  $f_{osc} = 32.768\text{kHz} - 8\text{MHz}$ , 预热计数器预分频比为 $1/2^{12}$  (4096)。

#### 15. 代码选项

振荡器类型:

- 000: 外部时钟 (初始值)
- 001: 内部RC振荡器 (2MHz)
- 010: 内部RC振荡器 (4MHz)
- 011: 内部RC振荡器 (6MHz)
- 100: 外部RC振荡器 (400kHz - 8MHz)
- 101: 陶瓷谐振器 (400kHz - 8MHz)
- 110: 晶体谐振器 (400kHz - 8MHz)
- 111: 32.768kHz晶体振荡器

振荡器类型:

- 0: 2MHz - 8MHz (初始值)
- 1: 400kHz - 2MHz

看门狗定时器 (WDT):

- 0: 允许 (初始值)
- 1: 禁止

低电压复位:

- 0: 禁止 (初始值)
- 1: 允许

LVR电压范围:

- 0: 4V (初始值)
- 1: 2.5V

Reset引脚有效\*:

- 0 = 允许 (初始值)
- 1 = 禁止

##### \* 注意:

1. 引脚可以共用为IO。
2. 如果Reset引脚有效, 芯片EMC性能更佳。



### OTP在系统烧写时注意事项

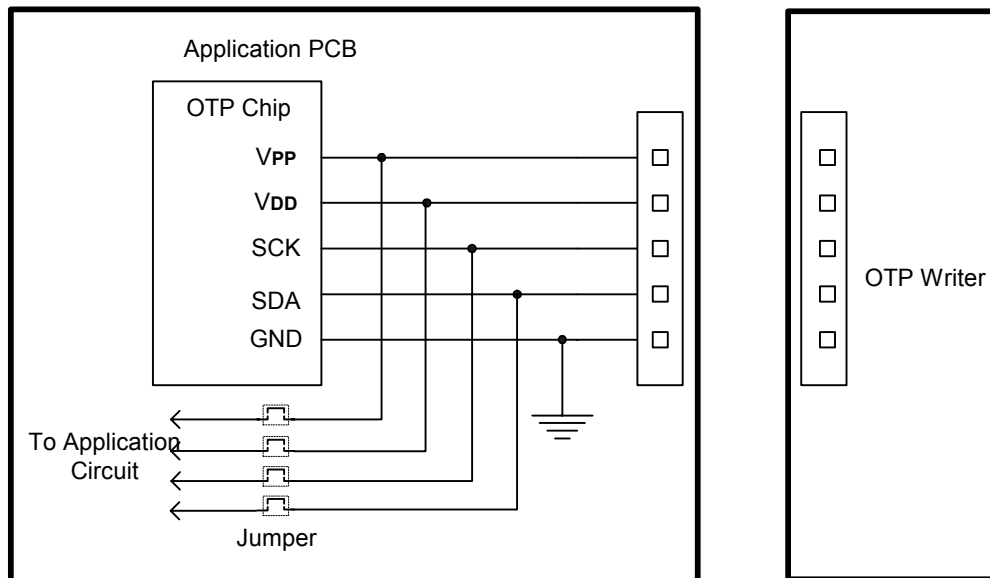
OTP在系统编程时注意事项只对OTP芯片有效。

对于用户采用COB (Chip on Board) 组装方式时, OTP芯片可以使用在系统编程 (In System Programming)方式编程。

使用在系统编程方式编程时, 用户必须在印制板 (PCB) 上预留出OTP芯片的编程接口, 以便连接OTP编程器进行编程。

在此模式下, 用户可在OTP芯片编程前将包括OTP芯片在内的所有器件组装在PCB上后, 再对OTP芯片进行编程。当然也可以先将OTP芯片组装到PCB上, 对OTP芯片编程完成后再组装其它器件。

为了提高OTP编程的可靠性, 在编程操作时OTP编程信号线必须直接连接到OTP编程器上, 不允许有其它器件或外加电路与之并联, 所以在PCB上必须预留4组跳线或分割焊盘, 将OTP编程接口 (VDD, VPP, SDA, SCK) 与应用电路分隔开, 如下图所示:



具体操作步骤如下:

- (1) 在OTP芯片编程前将4组跳线断开。
- (2) 将OTP芯片的编程接口连接到OTP编程器, 完成代码编程。
- (3) 将用户板与OTP烧写器编程器断开, 将4组跳线短接。

有关OTP编程的更多详细资料, 请参见OTP编程器的用户手册。



## 指令集

所有的指令都是单周期和单字节的指令。具有面向存储器的操作特性。

## 1. 以下为算术和逻辑指令

## 1.1. 累加器类型

助记符	指令代码	功能	标记位改变
ADC X (, B)	00000 0bbb xxx xxxx	$AC \leftarrow Mx + AC + CY$	CY
ADCM X (, B)	00000 1bbb xxx xxxx	$AC, Mx \leftarrow Mx + AC + CY$	CY
ADD X (, B)	00001 0bbb xxx xxxx	$AC \leftarrow Mx + AC$	CY
ADDM X (, B)	00001 1bbb xxx xxxx	$AC, Mx \leftarrow Mx + AC$	CY
SBC X (, B)	00010 0bbb xxx xxxx	$AC \leftarrow Mx + -AC + CY$	CY
SBCM X (, B)	00010 1bbb xxx xxxx	$AC, Mx \leftarrow Mx + -AC + CY$	CY
SUB X (, B)	00011 0bbb xxx xxxx	$AC \leftarrow Mx + -AC + 1$	CY
SUBM X (, B)	00011 1bbb xxx xxxx	$AC, Mx \leftarrow Mx + -AC + 1$	CY
EOR X (, B)	00100 0bbb xxx xxxx	$AC \leftarrow Mx \oplus AC$	
EORM X (, B)	00100 1bbb xxx xxxx	$AC, Mx \leftarrow Mx \oplus AC$	
OR X (, B)	00101 0bbb xxx xxxx	$AC \leftarrow Mx   AC$	
ORM X (, B)	00101 1bbb xxx xxxx	$AC, Mx \leftarrow Mx   AC$	
AND X (, B)	00110 0bbb xxx xxxx	$AC \leftarrow Mx \& AC$	
ANDM X (, B)	00110 1bbb xxx xxxx	$AC, Mx \leftarrow Mx \& AC$	
SHR	11110 0000 000 0000	$0 \rightarrow AC[3], AC[0] \rightarrow CY;$ AC右移1位	CY

## 1.2. 立即数类型

助记符	指令代码	功能	标记位改变
ADI X, I	01000 iii xxx xxxx	$AC \leftarrow Mx + I$	CY
ADIM X, I	01001 iii xxx xxxx	$AC, Mx \leftarrow Mx + I$	CY
SBI X, I	01010 iii xxx xxxx	$AC \leftarrow Mx + -I + 1$	CY
SBIM X, I	01011 iii xxx xxxx	$AC, Mx \leftarrow Mx + -I + 1$	CY
EORIM X, I	01100 iii xxx xxxx	$AC, Mx \leftarrow Mx \oplus I$	
ORIM X, I	01101 iii xxx xxxx	$AC, Mx \leftarrow Mx   I$	
ANDIM X, I	01110 iii xxx xxxx	$AC, Mx \leftarrow Mx \& I$	

## 1.3. 十进制调整

助记符	指令代码	功能	标记位改变
DAA X	11001 0110 xxx xxxx	AC, Mx <- 加法的十进制调整	CY
DAS X	11001 1010 xxx xxxx	AC, Mx <- 减法的十进制调整	CY





2. 传输指令

助记符	指令代码	功能	标记位改变
LDA X (, B)	00111 0bbb xxx xxxx	AC ← Mx	
STA X (, B)	00111 1bbb xxx xxxx	Mx ← AC	
LDI X, I	01111 iii xxx xxxx	AC, Mx ← I	

3. 控制指令

助记符	指令代码	功能	标记位改变
BAZ X	10010 xxxx xxx xxxx	PC ← X, 如果AC = 0	
BNZ X	10000 xxxx xxx xxxx	PC ← X, 如果AC ≠ 0	
BC X	10011 xxxx xxx xxxx	PC ← X, 如果CY = 1	
BNC X	10001 xxxx xxx xxxx	PC ← X, 如果CY ≠ 1	
BA0 X	10100 xxxx xxx xxxx	PC ← X, 如果AC (0) = 1	
BA1 X	10101 xxxx xxx xxxx	PC ← X, 如果AC (1) = 1	
BA2 X	10110 xxxx xxx xxxx	PC ← X, 如果AC (2) = 1	
BA3 X	10111 xxxx xxx xxxx	PC ← X, 如果AC (3) = 1	
CALL X	11000 xxxx xxx xxxx	ST ← CY, PC +1 PC ← X (不包括p)	
RTNW H, L	11010 000h hhh III	PC ← ST; TBR ← hhhh, AC ← III	
RTNI	11010 1000 000 0000	CY, PC ← ST	CY
HALT	11011 0000 000 0000		
STOP	11011 1000 000 0000		
JMP X	1110p xxxx xxx xxxx	PC ← X (包括p)	
TJMP	11110 1111 111 1111	PC ← (PC11-PC8) (TBR) (AC)	
NOP	11111 1111 111 1111	空操作	

其中,

PC	程序计数器	I	立即数
AC	累加器	⊕	逻辑异或
-AC	累加器的反码		逻辑或
CY	进位标记位	&	逻辑与
Mx	数据存储器	bbb	RAM页
p	ROM页	B	RAM页
ST	堆栈	TBR	查表寄存器



电气特性

极限参数\*

直流供电电压..... -0.3V to +7.0V  
 输入/输出电压..... -0.3V to VDD + 0.3V  
 工作环境温度..... -40°C to +85°C  
 存储温度..... -55°C to +125°C

\*注释

如果器件的工作条件超过左列“极限参数”的范围, 将造成器件永久性破坏。只有当器件工作在说明书所规定的范围内时功能才能得到保障。器件在极限参数列举的条件下工作将会影响到器件工作的可靠性。

直流电气特性 (GND = 0V, TA = 25°C, 除非另有说明)

参数	符号	最小值	典型值	最大值	单位	条件
工作电压	VDD	4.5	5.0	5.5	V	fosc = 8MHz
		2.4	5.0	5.5	V	fosc = 4MHz
低电压复位电压	VLVR	2.3	-	2.7	V	LVR (低) 有效
		3.8	-	4.2	V	LVR (高) 有效
工作电路	IOP	-	1.5	2	mA	所有输出引脚无负载, WDT关闭, CMP禁止, LVR关闭 (执行NOP指令) fosc = 8MHz, VDD = 5.0V
		-	1.0	1.5	mA	所有输出引脚无负载, WDT关闭, CMP禁止, LVR关闭 (执行NOP指令) fosc = 4MHz, VDD = 5.0V
待机电流	ISB	-	-	1	mA	所有输出引脚无负载, WDT关闭, CMP禁止, LVR关闭 (HALT模式) fosc = 8MHz, VDD = 5.0V
		-	-	0.8	mA	所有输出引脚无负载, WDT关闭, CMP禁止, LVR关闭 (HALT模式) fosc = 4MHz, VDD = 5.0V
		-	-	1	μA	所有输出引脚无负载, WDT关闭, CMP禁止, LVR关闭, VDD = 5.0V
WDT电流	IWDT	-	-	20	μA	STOP, WDT打开, CMP禁止, LVR关闭, VDD = 5.0V
输入低电压	VIL	GND	-	VDD X 0.2	V	I/O端口, 引脚三态, VDD = 5.0V
		GND	-	VDD X 0.2	V	I/O端口, 引脚三态, VDD = 5.0V (fosc = 8MHz)
		GND	-	VDD X 0.15	V	RESET, T0, T2, OSCI (施密特触发器输入), VDD = 5.0V
输入高电压	VIH	VDD X 0.8	-	VDD	V	I/O端口, 引脚三态, VDD = 5.0V
		VDD X 0.8	-	VDD	V	I/O端口, 引脚三态, VDD = 5.0V (fosc = 8MHz)
		VDD X 0.85	-	VDD	V	RESET, T0, T2, OSCI (施密特触发器输入), VDD = 5.0V
输入漏电流	IIL	-1	-	1	μA	输入焊垫, GND < VIN < VDD
上拉电阻	RPH	-	30	-	kΩ	上拉/下拉电阻, VDD = 5.0V
输出高电压	VOH	VDD - 1.0	-	-	V	I/O端口, IOH = -25mA (PORTB, PORTH, PORTD.3 - 2) VDD = 5.0V
		VDD - 0.7	-	-	V	I/O端口, IOH = -10mA (PORTA, PORTC, PORTD.1 - 0, PORTE, PORTF, PORTG), VDD = 5.0V
输出低电压	VOL	-	-	GND + 1.5	V	I/O端口, IOL = 200mA (PORTA, PORTD.1 - 0), VDD = 5.0V
		-	-	GND + 0.6	V	I/O端口, IOL = 20mA (PORTB, PORTH, PORTD.3 - 2, PORTC, PORTE, PORTF, PORTG), VDD = 5.0V



交流电气特性 (VDD = 2.4V - 5.5V, GND = 0V, TA = 25°C, fosc = 30kHz - 8MHz, 除非另有说明)

参数	符号	最小值	典型值	最大值	单位	条件
指令周期时间	tCY	0.5	-	133.4	μs	fosc = 30kHz - 8MHz
T0/T2输入宽度	tIW	(tCY + 40)/N	-	-	ns	N = 预分频器分频比, VDD = 5.0V
输入脉冲宽度	tIPW	tIW/2	-	-	ns	VDD = 5.0V
RESET脉冲宽度(低电平)	tRESET	10	-	-	μs	VDD = 5.0V
WDT周期	tWDT	1	-	-	ms	VDD = 5.0V
频率偏差	Δf /f	-	-	15	%	外部ROSC振荡器, 包括芯片间差异, VDD = 5.0V
		-	-	50	%	外部ROSC振荡器, fosc = 2MHz, 4MHz, 6MHz. 包括芯片间差异, VDD = 5.0V
LVR电压脉冲宽度	tLVR	500	-	-	μs	VDD ≤ VLVR

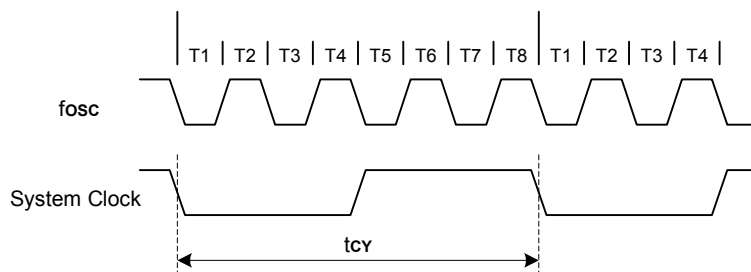
模拟比较器电气特性 (VDD = 4.5V - 5.5V, GND = 0V, TA = -40°C to +85°C, fosc = 30kHz - 10MHz, 选择 PORTE1 输入作为比较器的负极输入。除非另有说明)

参数	符号	最小值	典型值	最大值	单位	条件
分电压比较器输入	VIO	-	-	10	mV	VDD = 5.0V
常规模式范围比较器输入	VCM	GND	-	VDD - 1.0	V	VDD = 5.0V
响应时间	tRES	-	250	500	ns	VDD = 5.0V
比较器允许到输出有效	toV	-	-	10	μs	VDD = 5.0V
输入漏电流	IIL	-	-	10	μA	0 < VIN < VDD

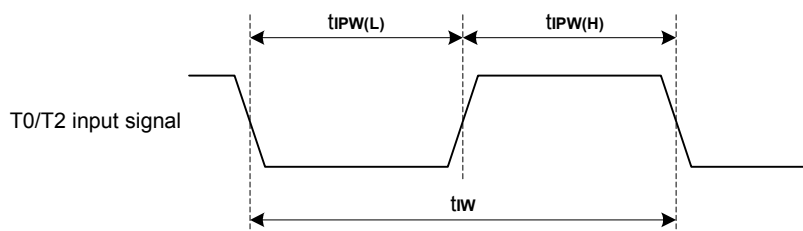


### 时序波形

(a) 系统时钟时序波形

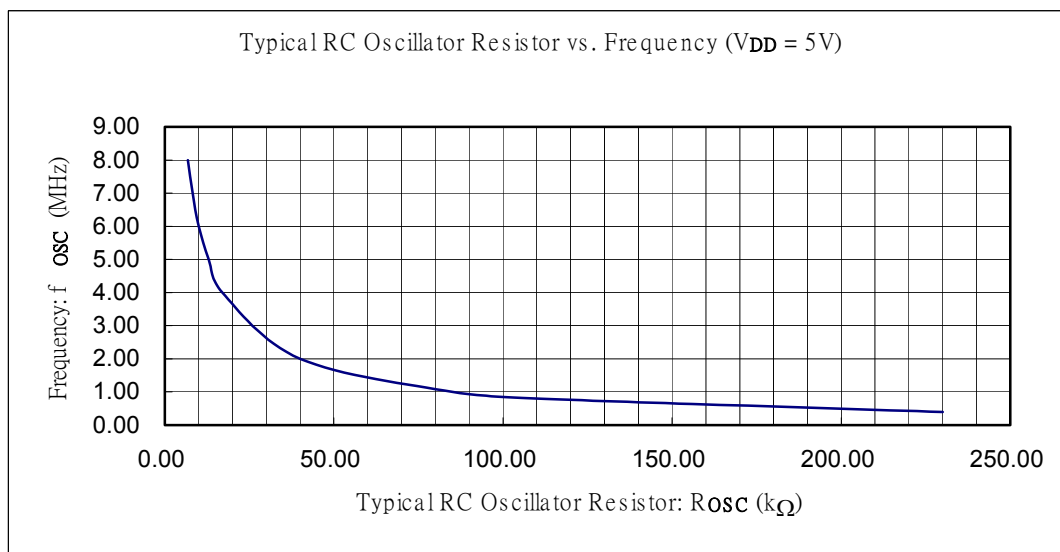


(b) T0/T2输入波形



### RC 振荡器特性图 (仅供参考)

典型RC振荡器电阻与频率比较 (VDD = 4.5 - 5.5V)



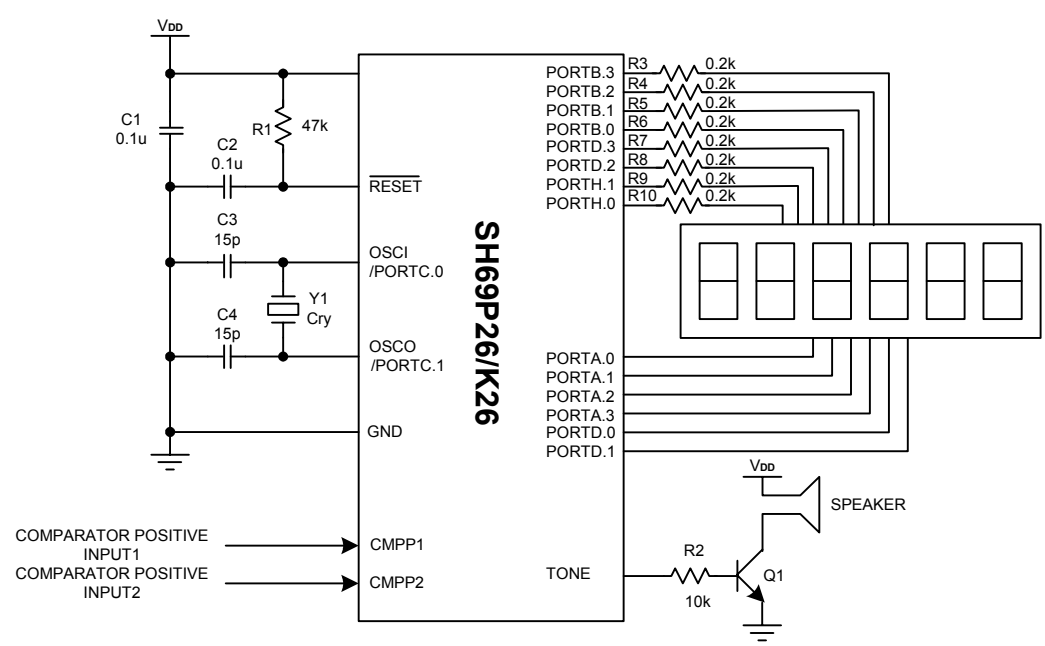


应用电路 (仅供参考)

AP:

SH69P26/K26部分IO可以直接驱动LED数码管。

- (1) 工作电压: 5.0V
- (2) 振荡器: 晶体谐振器4MHz
- (3) PORTA, B, D, H: 输出





订购信息

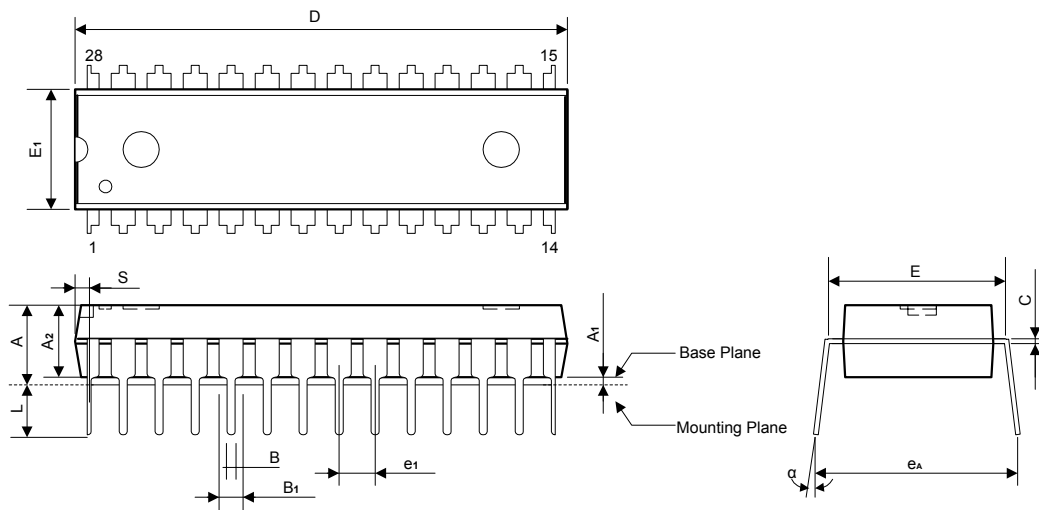
产品编号	封装
SH69P26K	28L SKINNY
SH69K26K	28L SKINNY
SH69P26M	28L SOP
SH69K26M	28L SOP
SH69P26	32L DIP
SH69K26	32L DIP



封装信息

SKINNY 28引脚外形尺寸

单位: 英寸/毫米



符号	英寸单位尺寸	毫米单位尺寸
A	最大值0.175	最大值4.45
A1	最小值0.010	最小值0.25
A2	0.130 ± 0.005	3.30 ± 0.13
B	0.018 + 0.004 - 0.002	0.46 + 0.10 - 0.05
B1	0.060 + 0.004 - 0.002	1.52 + 0.10 - 0.05
C	0.010 + 0.004 - 0.002	0.25 + 0.10 - 0.05
D	典型值1.388 (最大值1.400)	典型值35.26 (最大值35.56)
E	0.310 ± 0.010	7.87 ± 0.25
E1	0.288 ± 0.005	7.32 ± 0.13
e1	0.100 ± 0.010	2.54 ± 0.25
L	0.130 ± 0.010	3.30 ± 0.25
α	0° - 15°	0° - 15°
eA	0.350 ± 0.020	8.89 ± 0.51
S	最大值0.055	最大值1.40

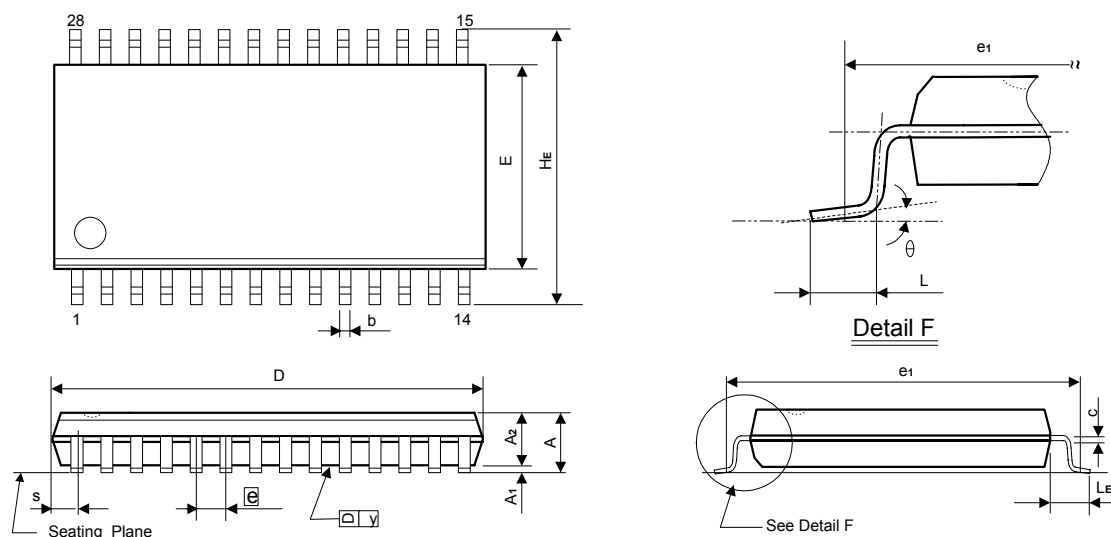
注意:

1. 尺寸D的最大值包括边缘。
2. 尺寸E1不包括树脂凸缘。
3. 尺寸S包括边缘。



SOP (N.B.) 28引脚外形尺寸

单位: 英寸/毫米

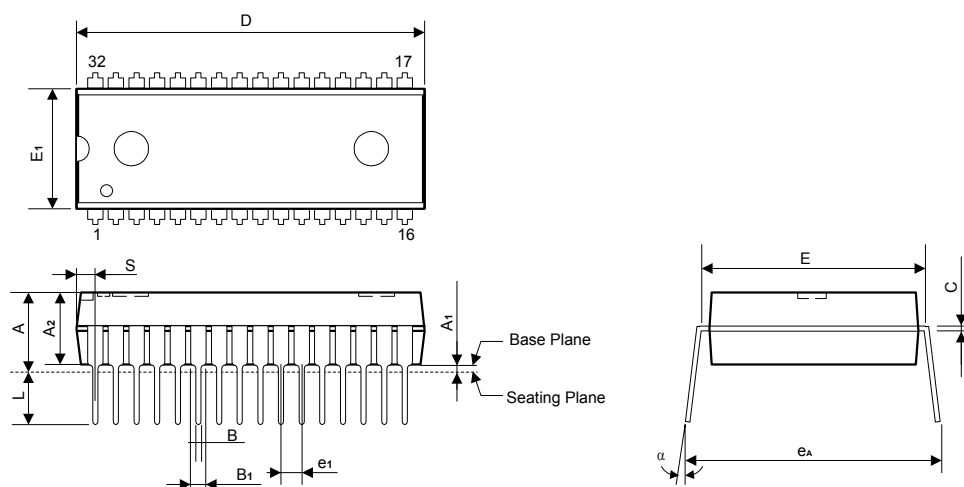


符号	英寸单位尺寸	毫米单位尺寸
A	最大值0.110	最大值2.79
A1	最小值0.004	最小值0.10
A2	0.093 ± 0.005	2.36 ± 0.13
b	0.016+0.004 -0.002	0.41+0.10 -0.05
c	0.010+0.004 -0.002	0.25+0.10 -0.05
D	0.705 ± 0.020	17.91 ± 0.51
E	0.291 - 0.299	7.39 - 7.59
$\bar{e}$	0.050 ± 0.006	1.27 ± 0.15
e <sub>1</sub>	正常值0.376	正常值9.40
HE	0.394 - 0.417	10.01 - 10.60
L	0.036 ± 0.008	0.91 ± 0.20
LE	0.055 ± 0.008	1.40 ± 0.20
S	最大值0.043	最大值1.09
y	最大值0.004	最大值0.10
θ	0° - 10°	0° - 10°

注意:

1. 尺寸D的最大值包括边缘。
2. 尺寸E不包括树脂凸缘。
3. 尺寸e<sub>1</sub>对于PC主板表面突起焊垫间距设计仅供参考。
4. 尺寸S包括边缘。





符号	英寸单位尺寸	毫米单位尺寸
A	最大值0.210	最大值5.33
A1	最小值0.010	最小值0.25
A2	0.155 ± 0.010	3.94 ± 0.25
B	0.018 + 0.004 - 0.002	0.46 + 0.10 - 0.05
B1	0.050 + 0.004 - 0.002	1.27 + 0.10 - 0.05
C	0.010 + 0.004 - 0.002	0.25 + 0.11 - 0.05
D	典型值1.650 (最大值1.670)	典型值41.91 (最大值42.42)
E	0.600 ± 0.010	15.24 ± 0.25
E1	典型值0.550 (最大值0.562)	典型值13.97 (最大值14.27)
e1	0.100 ± 0.010	2.54 ± 0.25
L	0.130 ± 0.010	3.30 ± 0.25
α	0° - 15°	0° - 15°
eA	0.655 ± 0.035	16.64 ± 0.89
S	最大值0.090	最大值2.29

注意:

1. 尺寸D的最大值包括边缘。
2. 尺寸E1不包括树脂凸缘。
3. 尺寸S包括边缘。



产品规格更改记录

更改版本	记录	日期
2.2	初始版本	2008年9月