



6K一次性编程/掩膜, 液晶驱动及10位ADC型4位单片机

特性

- 基于SH6610D, 液晶驱动及10位ADC型4位单片机
- OTP ROM: 6K X 16位
- RAM: 606 X 4位
 - 130个系统控制寄存器
 - 456个数据存储寄存器
 - 20个LCD数据存储寄存器
- 工作电压: 2.4V - 5.5V
 - $f_{OSC} = 30\text{kHz} - 4\text{MHz}$, $V_{DD} = 2.4\text{V} - 5.5\text{V}$
 - $f_{OSC} = 30\text{kHz} - 10\text{MHz}$, $V_{DD} = 4.5\text{V} - 5.5\text{V}$
- 36个双向I/O端口 (44脚封装)
30个双向I/O端口 (32脚封装)
- I/O端口内建上拉电阻
- 8层堆栈 (包括中断)
- 2个8位自动重载定时/计数器
- LCD驱动器:
 - 8 SEG X 8 COM (1/8占空比, 1/4偏置)
 - 12 SEG X 4 COM (1/4占空比, 1/3偏置)
- LED驱动器:
 - 8 SEG X 8 COM (1/8占空比)
 - 8 SEG X 6 COM (1/6占空比)
 - 8 SEG X 5 COM (1/5占空比)
 - 8 SEG X 4 COM (1/4占空比)
 - 亮度可调 (占空比8档调节)
- 中断源:
 - 定时器0中断
 - 定时器1中断
 - 键盘扫描中断 (键盘扫描中断, 触摸按键中断)
 - 外部中断 (PORTB & PORTG.3-1, PORTJ.0下降沿中断, 模/数中断, TWI中断, 看门狗中断)
- 振荡器 (代码选项)
 - 晶体振荡器: 32.768kHz, 400kHz - 10MHz
 - 陶瓷振荡器: 400kHz - 10MHz
 - 内建RC振荡器: 32.768kHz $\pm 5\%$
 - 内建RC振荡器: 10MHz $\pm 2\%$
- 指令周期时间 ($4/f_{OSC}$), 系统时钟 $f_{SYS} = f_{OSC}/4$
- 8通道10位模/数转换器 (ADC)
- 内建2通道可编程音频发生器
- 内建自动键盘扫描器
- 内建触摸按键功能
- 内建两线串行接口TWI (主机/从机模式)
- ROM查表功能
- 128 X 16位指令编程烧写功能
- 1个通道8+2位PWM输出
- 复位
 - 内建看门狗定时器 (WDT) (代码选项)
 - 内建上电复位 (POR)
 - 内建低电压复位 (LVR) (代码选项)
- 两种低功耗工作模式: HALT和STOP
- 内建低电压复位功能, 两种监测电平 (代码选项)
- 预热计数器
- OTP类型/代码保护
- 封装:
 - 44引脚QFP封装
 - 32引脚LQFP封装
 - 44引脚LQFP封装

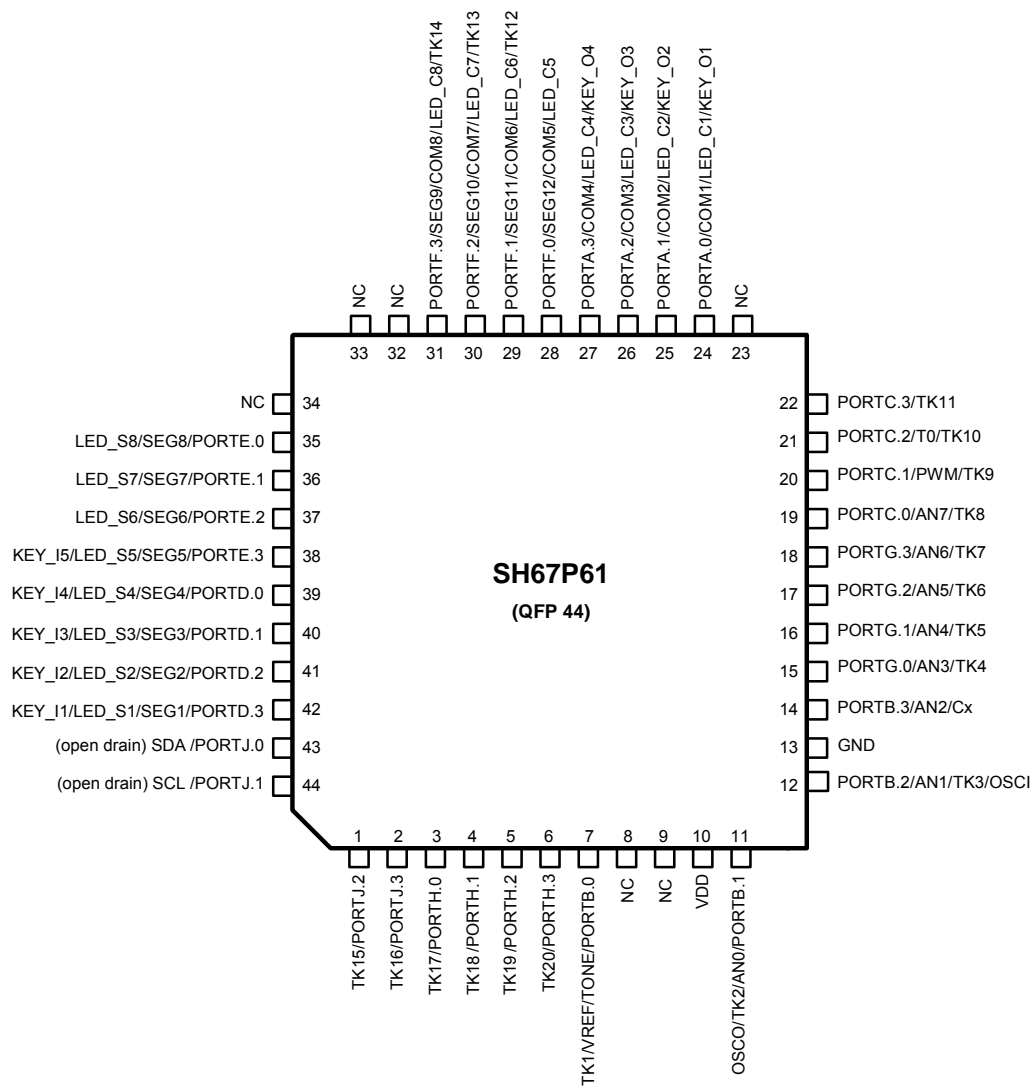
概述

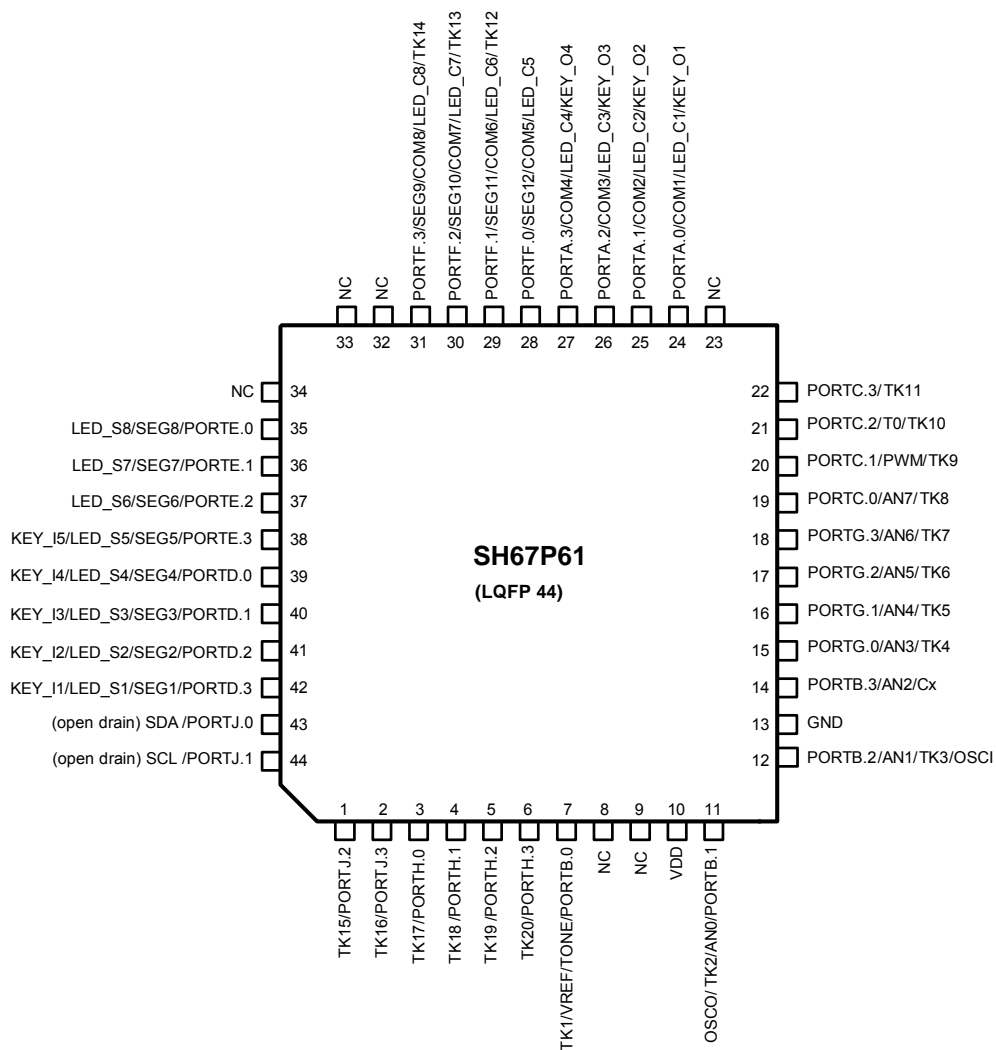
SH67P61是一种先进的CMOS 4位单片机。该器件集成了SH6610D CPU内核, RAM, ROM, 定时器, LCD/LED驱动器, I/O端口, 看门狗定时器, 8通道10位ADC, 双线串行接口 (TWI), 双通道可编程音频发生器, 低电压复位, 自动键盘扫描器及触摸按键功能。SH67P61适应于家用电器等的应用。



引脚配置

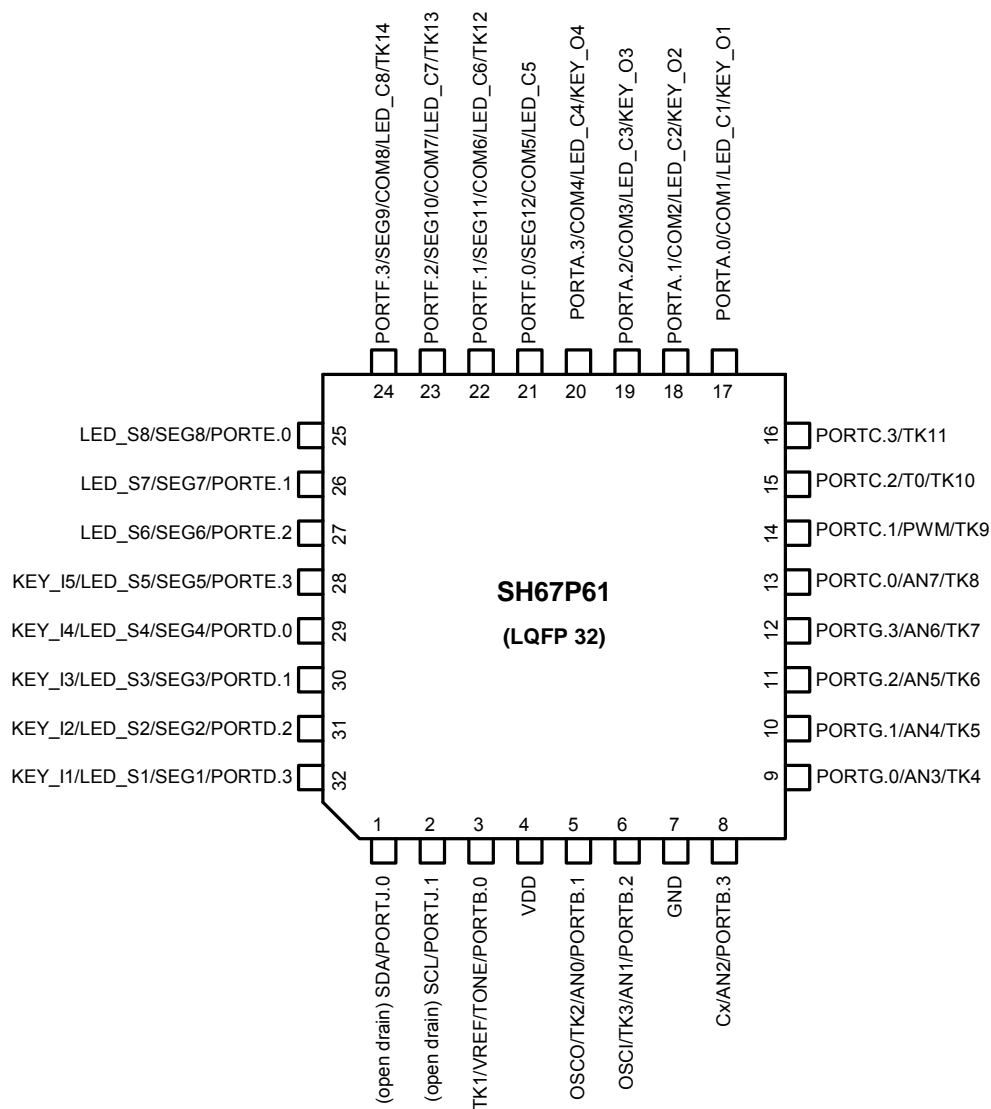
44引脚





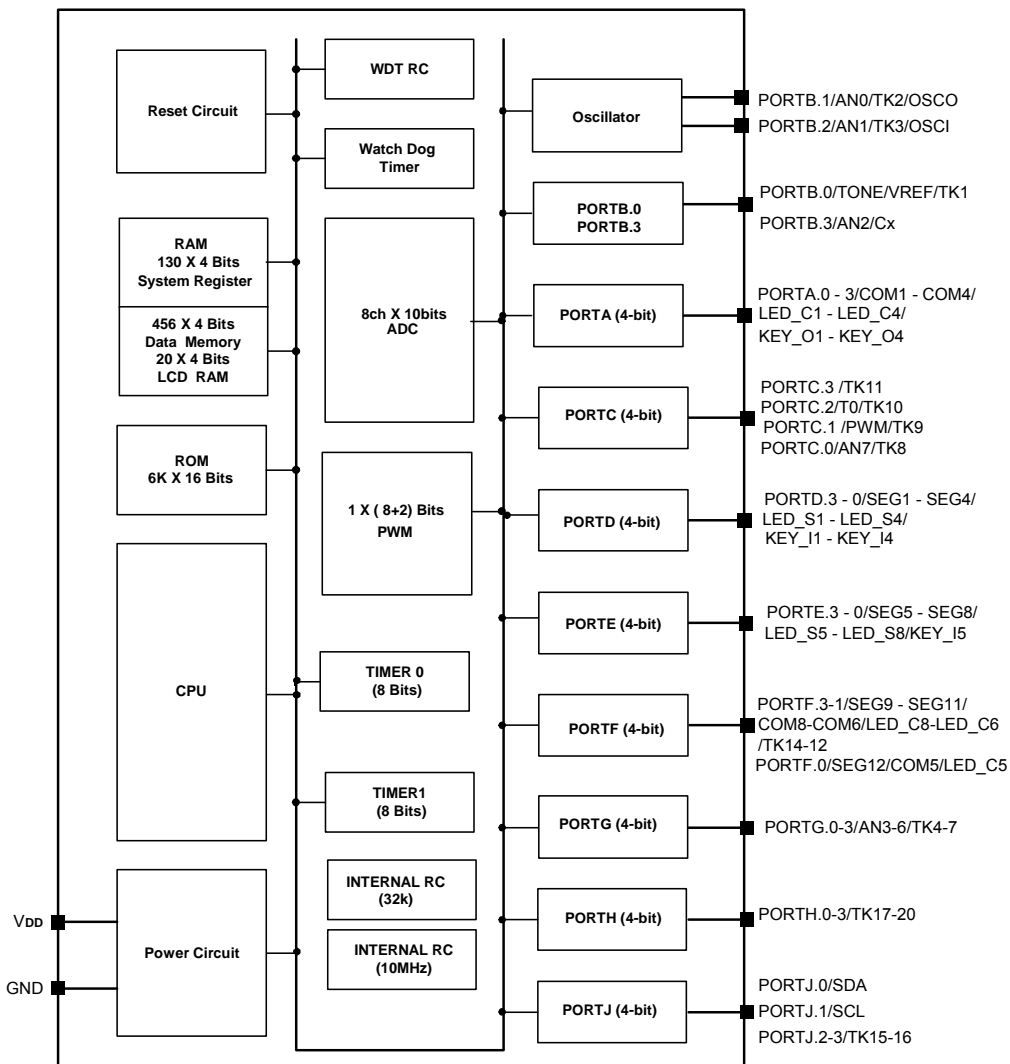


32引脚





方框图





引脚描述

引脚编号		引脚命名	引脚性质	说明
44引脚	32引脚			
1	-	PORTJ.2 TK15	I/O I	可编程I/O 触摸按键 (Touch Key) 通道15
2	-	PORTJ.3 TK16	I/O I	可编程I/O 触摸按键 (Touch Key) 通道16
3 - 6	-	PORTH.0-3 TK17-TK20	I/O I	可编程I/O 触摸按键 (Touch Key) 通道17-20
7	3	PORTB.0 TONE V _{REF} TK1	I/O I I I	可编程I/O 双通道可编程音频输出 ADC外部参考电压输入 触摸按键 (Touch Key) 通道1
8 - 9	-	NC	-	保留
10	4	V _{DD}	P	电源引脚
11	5	PORTB.1 AN0 TK2 OSCO	I/O I I O	可编程I/O ADC输入通道0 触摸按键 (Touch Key) 通道2 时钟输出引脚, 连接到晶振, 陶瓷振荡器
12	6	PORTB.2 AN1 TK3 OSCI	I/O I I I	可编程I/O ADC输入通道1 触摸按键 (Touch Key) 通道3 时钟输入引脚, 连接到晶振, 陶瓷振荡器, 外部RC
13	7	GND	P	接地引脚
14	8	PORTB.3 AN2 Cx	I/O I I	可编程I/O ADC输入通道2 触摸按键 (Touch Key) 外接电容引脚
15 - 18	9 - 12	PORTG.0-3 AN3-6 TK4-7	I/O I I	可编程I/O ADC输入通道3-6 触摸按键 (Touch Key) 通道4-7
19	13	PORTC.0 AN7 TK8	I/O I I	可编程I/O ADC输入通道7 触摸按键 (Touch Key) 通道8
20	14	PORTC.1 PWM TK9	I/O O I	可编程I/O PWM输出 触摸按键 (Touch Key) 通道9
21	15	PORTC.2 T0 TK10	I/O I I	可编程I/O Timer0定时器/计数器外部信号输入引脚 (施密特触发输入) 触摸按键 (Touch Key) 通道10
22	16	PORTC.3 TK11	I/O I	可编程I/O 触摸按键 (Touch Key) 通道11
23	-	NC	-	保留



(续前表)

引脚编号		引脚命名	引脚性质	说明
44引脚	32引脚			
24 - 27	17 - 20	PORTA.0-3 COM1-COM4 LED_C1-LED_C4 KEY_O1-KEY_O4	I/O O O O	可编程I/O LCD显示的COM1-COM4信号输出 LED显示的COM1-COM4信号输出 自动键盘扫描输出
28	21	PORTF.0 SEG12 COM5 LED_C5	I/O O O O	可编程I/O LCD显示的SEG12信号输出 LCD显示的COM5信号输出 LED显示的COM5信号输出
29 - 31	22 - 24	PORTF.1-3 SEG11-SEG9 COM6-COM8 LED_C6-LED_C8 TK12-14	I/O O O O I	可编程I/O LCD显示的SEG11-SEG9信号输出 LCD显示的COM6-COM8信号输出 LED显示的COM6-COM8信号输出 触摸按键 (Touch Key) 通道12-14
32 - 34	-	NC	-	保留
35 - 37	25 - 27	PORTE.0-2 SEG8-SEG6 LED_S8-LED_S6	I/O O O	可编程I/O LCD显示的SEG8-SEG6信号输出 LED显示的SEG8-SEG6信号输出
38	28	PORTE.3 SEG5 LED_S5 KEY_I5	I/O O O I	可编程I/O LCD显示的SEG5信号输出 LED显示的SEG5信号输出 自动键盘扫描输入
39 - 42	29 - 32	PORTD.0-3 SEG4-SEG1 LED_S4-LED_S1 KEY_I4-KEY-I1	I/O O O I	可编程I/O LCD显示的SEG4-SEG1信号输出 LED显示的SEG4-SEG1信号输出 自动键盘扫描输入
43	1	PORTJ.0 SDA	I/O I/O	可编程I/O (N沟道开漏I/O) TWI串行数据线
44	2	PORTJ.1 SCL	I/O I/O	可编程I/O (N沟道开漏I/O) TWI串行时钟线

其中, I: 输入; O: 输出; P: 电源

OTP编程引脚说明 (OTP编程模式)

引脚编号		引脚命名	引脚性质	共享引脚	说明
44引脚	32引脚				
10	4	V _{DD}	P	V _{DD}	编程电源 (+5.5V)
44	2	V _{PP}	P	PORTJ.1	编程高压电源 (+11.0V)
13	7	GND	P	GND	电源地
12	6	SCK	I	OSCI	编程时钟输入引脚
24	17	SDA	I/O	PORTA.0	编程数据引脚



功能说明

1. CPU

CPU包含以下功能模块：程序计数器 (PC)，算术逻辑单元 (ALU)，进位标志 (CY)，累加器，查表寄存器，数据指针 (INX, DPH, DPM, 和DPL) 和堆栈。

1.1. PC

程序计数器用于寻址程序 ROM。该计数器有 12 位：页寄存器 (PC11)，和循环递增计数器 (PC10, PC9, PC8, PC7, PC6, PC5, PC4, PC3, PC2, PC1, PC0)。

程序计数器装入与该条指令相关的数据。对于目标地址大于 2K 的 ROM 空间，可通过无条件跳转指令 (JMP) 中设置页寄存器位的值实现跳转。

程序计数器只能寻址4K程序ROM空间 (参考ROM说明)。

1.2. ALU和CY

ALU执行算术运算和逻辑操作。ALU具有下述功能：

二进制加法/减法 (ADC, ADCM, ADD, ADDM, SBC, SBCM, SUB, SUBM, ADI, ADIM, SBI, SBIM)

加法/减法的十进制调整 (DAA, DAS)

逻辑操作 (AND, ANDM, EOR, EORM, OR, ORM, ANDIM, EORIM, ORIM)

条件跳转 (BA0, BA1, BA2, BA3, BAZ, BNZ, BC, BNC)

逻辑移位 (SHR)

进位标志 (CY) 记录ALU算术运算操作中的进位/借位状态。在中断或子程序调用过程中，进位标志被压入堆栈中并于执行 RTNI指令时由堆栈中弹出。它不受RTNW指令的影响。

1.3. 累加器 (AC)

累加器是一个 4 位寄存器，用于保存算术逻辑单元的运算结果。它和 ALU 一起，完成与系统寄存器数据存储器之间的数据传送。

2. RAM

内建RAM由通用数据存储器 and 系统寄存器组成。由于RAM的静态特性，数据存储器能在CPU进入STOP或者HALT方式后保持其中的数据不变。

2.1. RAM寻址

用一条指令能直接访问数据存储器 and 系统寄存器。下列为存储器空间分配：

系统寄存器：\$000 - \$02F, \$380 - \$3B6, \$3C6 - \$3CE, \$3E0 - \$3F1

数据存储器：\$030 - \$1F7

LCD RAM空间：\$300 - \$30B, \$310 - \$317

RAM页切换如下所示：

Bank 0 B = 0	Bank 1 B = 1	Bank 2 B = 2	Bank 3 B = 3	Bank 4 B = 4	Bank 5 B = 5	Bank 6 B = 6	Bank 7 B = 7
\$000 - \$07F	\$080 - \$0FF	\$100 - \$17F	\$180 - \$1FF	\$200 - \$27F	\$280 - \$2FF	\$300 - \$37F	\$380 - \$3F1

其中，B 在指令集中代表 RAM 页

1.4. 查表寄存器 (TBR)

通过查表指令 (TJMP) 和常数返回指令 (RTNW) 可以实现读取保存在程序存储器中的表格数据。查表指令执行时，查表寄存器 TBR 和 AC 中存放的是待读取 ROM 的低 8 位地址。TJMP 指令指向的 ROM 地址为 $((PC11 - PC8) \times 2^8) + (TBR, AC)$ 。由 RTNW 指令将查表所得值返回至 (TBR, AC) 中。表格数据的第 7 位至第 4 位存放在 TBR 中，第 3 位至第 0 位存放在 AC 中。

1.5. 数据指针

数据指针能直接寻址数据存储器。指针地址储存在寄存器 DPH (3 位)，DPM (3 位) 和 DPL (4 位)。最大寻址范围为 3FFH。通过索引寄存器 (INX)，可以读写由 DPH, DPM 和 DPL 指定的数据存储器。

1.6. 堆栈

堆栈是一组寄存器，在每次子程序调用或中断时能顺序保存 CY 和 PC (11-0) 中的值，最高位保存 CY 值。其结构为 13 位 X 8 层。当遇到返回指令 (RTNI/RTNW) 时，堆栈中的内容将按顺序返回到 PC 中。堆栈中的数据按照先进后出的方式处理。

注意：

堆栈嵌套包括子程序调用和中断请求子程序调用，其最大值为 8 层。如果程序调用和中断请求的数量超过 8 层，堆栈底部将溢出，程序将无法正常运行。



2.2. 系统寄存器的结构

地址	第3位	第2位	第1位	第0位	读/写	说明
\$00	IET0	IET1	IEKEY	IEEX	读/写	中断允许标志寄存器
\$01	IRQT0	IRQT1	IRQKEY	IRQEX	读/写	中断请求标志寄存器
\$02	T0S	T0M.2	T0M.1	T0M.0	读/写	第2-0位: Timer0模式寄存器 第3位: T0信号源选择寄存器
\$03	T1S	T1M.2	T1M.1	T1M.0	读/写	第2-0位: Timer0模式寄存器 第3位: T1 信号源选择寄存器
\$04	T0L.3	T0L.2	T0L.1	T0L.0	读/写	Timer0载入/计数器低位寄存器
\$05	T0H.3	T0H.2	T0H.1	T0H.0	读/写	Timer0载入/计数器高位寄存器
\$06	T1L.3	T1L.2	T1L.1	T1L.0	读/写	Timer1载入/计数器低位寄存器
\$07	T1H.3	T1H.2	T1H.1	T1H.0	读/写	Timer1载入/计数器高位寄存器
\$08	PA.3	PA.2	PA.1	PA.0	读/写	PORTA数据寄存器
\$09	PB.3	PB.2	PB.1	PB.0	读/写	PORTB数据寄存器
\$0A	PC.3	PC.2	PC.1	PC.0	读/写	PORTC数据寄存器
\$0B	PD.3	PD.2	PD.1	PD.0	读/写	PORTD数据寄存器
\$0C	PE.3	PE.2	PE.1	PE.0	读/写	PORTE数据寄存器
\$0D	PF.3	PF.2	PF.1	PF.0	读/写	PORTF数据寄存器
\$0E	TBR.3	TBR.2	TBR.1	TBR.0	读/写	查表寄存器
\$0F	INX.3	INX.2	INX.1	INX.0	读/写	索引寄存器
\$10	DPL.3	DPL.2	DPL.1	DPL.0	读/写	索引地址低位寄存器 (4位)
\$11	-	DPM.2	DPM.1	DPM.0	读/写	索引地址中位寄存器 (3位)
\$12	-	DPH.2	DPH.1	DPH.0	读/写	索引地址高位寄存器 (3位)
\$13	ADCON	VREFS	-	-	读/写	第2位: 内部/外部参考电压选择寄存器 第3位: 设置ADC转换允许选择寄存器
\$14	-	CH2	CH1	CH0	读/写	第2-0位: ADC转换通道选择寄存器
\$15	GO/ DONE	TADC1	TADC0	ADCS	读/写	第0位: ADC转换时间控制寄存器 第2-1位: ADC时钟周期选择寄存器 第3位: ADC状态标志寄存器
\$16	-	-	AKEYIE	ADIE	读/写	第1位: 自动键盘扫描中断允许标志寄存器 第0位: ADC中断允许标志寄存器
\$17	WDTIF	-	AKEYIF	ADIF	读/写	第3位: WDT STOP唤醒中断请求标志位 第1位: 自动键盘扫描中断请求标志寄存器 第0位: ADC中断请求标志寄存器
\$18	PACR.3	PACR.2	PACR.1	PACR.0	读/写	PORTA输入/输出控制寄存器
\$19	PBCR.3	PBCR.2	PBCR.1	PBCR.0	读/写	PORTB输入/输出控制寄存器
\$1A	PCCR.3	PCCR.2	PCCR.1	PCCR.0	读/写	PORTC输入/输出控制寄存器
\$1B	PDCR.3	PDCR.2	PDCR.1	PDCR.0	读/写	PORTD输入/输出控制寄存器
\$1C	PECR.3	PECR.2	PECR.1	PECR.0	读/写	PORTE输入/输出控制寄存器
\$1D	PFCR.3	PFCR.2	PFCR.1	PFCR.0	读/写	PORTF输入/输出控制寄存器



(续前表)

地址	第3位	第2位	第1位	第0位	读/写	说明
\$1E	WDT	WDT.2	WDT.1	WDT.0	读/写 读	第2-0位: 看门狗定时器控制寄存器 第3位: 看门狗定时器溢出标志寄存器 (只读)
\$1F	LVR	-	-	BNK0	读/写	第3位: 低电压复位标志寄存器 (只读和写0) 第0位: ROM页寄存器
\$20	PWMS	TCK1	TCK0	PWM_EN	读/写	第0位: PWM输出允许设置寄存器 第2-1位: PWM时钟选择寄存器 第3位: PWM占空比的输出模式设置寄存器
\$21	PP.3	PP.2	PP.1	PP.0	读/写	PWM周期低位寄存器 (4位)
\$22	PP.7	PP.6	PP.5	PP.4	读/写	PWM周期高位寄存器 (4位)
\$23	SPDUP	FSTP	-	-	读/写	第3位: 32.768kHz振荡器加速模式控制位 第2位: 在STOP模式下32.768kHz振荡器设置寄存器
\$24	-	-	PDF.1	PDF.0	读/写	PWM占空比微调寄存器 (2位)
\$25	PD.3	PD.2	PD.1	PD.0	读/写	PWM占空比低位寄存器 (4位)
\$26	PD.7	PD.6	PD.5	PD.4	读/写	PWM占空比高位寄存器 (4位)
\$27	RCDIV.1	RCDIV.0	OXS	OXON	读/写	第0位: 打开内部RC控制位 第1位: 时钟源频率选择寄存器 第3-2位: 内部高频RC分频选择寄存器
\$28	KEYNUM1	KEYNUM0	KEYEND	KEYEN	读/写 只读	第0位: 键盘扫描器允许控制寄存器 第1位: 键扫描中止/工作寄存器(只读) 第3-2位: 键盘扫描结果寄存器(只读)
\$29	TKCON	-	TKIE	TKGO /DONE	读/写	第3位: 触摸按键模块功能控制位 第1位: 中断允许控制位 第0位: 启动控制位或状态位
\$2A	TKIF	IFERR	IFGO	IFAVE	读/写	第3位: 模块中断标志位 第2位: 运算结果溢出中断标志位 第1位: 启动信号错误中断标志位 第0位: 运算结束中断标志位
\$2B	SUSLO.7	SUSLO.6	SUSLO.5	SUSLO.4	读/写	指令烧写模式允许控制寄存器高4位
\$2C	SUSLO.3	SUSLO.2	SUSLO.1	SUSLO.0	读/写	指令烧写模式允许控制寄存器低4位
\$2D	KEYC3	KEYC2	KEYC1	KEYC0	只读	第3-0位: KEY_O4 - O1键盘扫描结果寄存器
\$2E	KEYL3	KEYL2	KEYL1	KEYL0	只读	第3-0位: KEY_I5 - 1键盘扫描结果寄存器
\$2F	T0E	-	-	T1SP	读/写	第0位: STOP下Timer1工作允许控制位 第3位: T0信号沿选择寄存器
\$380	RDT.3	RDT.2	RDT.1	RDT.0	读/写	ROM数据列表地址/数据寄存器
\$381	RDT.7	RDT.6	RDT.5	RDT.4	读/写	ROM数据列表地址/数据寄存器
\$382	RDT.11	RDT.10	RDT.9	RDT.8	读/写	ROM数据列表地址/数据寄存器
\$383	RDT.15	RDT.14	RDT.13	RDT.12	读/写	ROM数据列表地址/数据寄存器
\$384	TG1.3	TG1.2	TG1.1	TG1.0	读/写	音频发生器1寄存器1
\$385	TG1.7	TG1.6	TG1.5	TG1.4	读/写	音频发生器1寄存器2
\$386	TG1.11	TG1.10	TG1.9	TG1.8	读/写	音频发生器1寄存器3
\$387	-	-	TG1.13	TG1.12	读/写	音频发生器1寄存器4



(续前表)

地址	第3位	第2位	第1位	第0位	读/写	说明
\$388	TG2.3	TG2.2	TG2.1	TG2.0	读/写	音频发生器2寄存器1
\$389	TG2.7	TG2.6	TG2.5	TG2.4	读/写	音频发生器2寄存器2
\$38A	TG2.11	TG2.10	TG2.9	TG2.8	读/写	音频发生器2寄存器3
\$38B	-	-	TG2.13	TG2.12	读/写	音频发生器2寄存器4
\$38C	TV1.3	TV1.2	TV1.1	TV1.0	读/写	音频发生器1音量低位寄存器
\$38D	TG1EN	TV1.6	TV1.5	TV1.4	读/写	第2-0位: 音频发生器1音量高位寄存器 第3位: 音频发生器1允许寄存器
\$38E	TV2.3	TV2.2	TV2.1	TV2.0	读/写	音频发生器2音量低位寄存器
\$38F	TG2EN	TV2.6	TV2.5	TV2.4	读/写	第2-0位: 音频发生器2音量高位寄存器 第3位: 音频发生器2允许寄存器
\$390	PBIEN.3	PBIEN.2	PBIEN.1	PBIEN.0	读/写	PORTB中断允许标志寄存器
\$391	PBIF.3	PBIF.2	PBIF.1	PBIF.0	读/写	PORTB中断请求标志寄存器
\$392	PGIEN.3	PGIEN.2	PGIEN.1	PJIEN.0	读/写	PORTG.3-1, PORTJ.0中断允许标志寄存器
\$393	PGIF.3	PGIF.2	PGIF.1	PJIF.0	读/写	PORTG.3-1, PORTJ.0中断请求标志寄存器
\$394	DISON	DUTY	LEDEN	LCDEN	读/写	第0位: LCD模式选择寄存器 第1位: LED模式选择寄存器 第2位: LCD占空比和COM设置寄存器 第3位: LCD/LED打开设置寄存器
\$395	LPS3	LPS2	LPS1	LPS0	读/写	LCD帧频控制寄存器
\$396	-	PS2	PS1	PS0	读/写	第2-0位: SEG配置寄存器
\$397	RLCD	RLCD1	EDUTY1	EDUTY0	读/写	第3位: LCD偏置电阻设置寄存器 第2位: 键扫描偏置电阻设置寄存器 第1-0位: LED占空比和COM设置寄存器 (仅在LEDEN = 1时有效*)
\$398	-	D2	D1	D0	读/写	第2-0位: LED亮度调节寄存器 (仅在LEDEN = 1时有效*)
\$399	ACR7	ACR6	ACR5	ACR4	读/写	模/数转换端口配置控制寄存器
\$39A	ACR3	ACR2	ACR1	ACR0	读/写	模/数转换端口配置控制寄存器
\$39B	-	-	A1	A0	只读	ADC数据低位寄存器
\$39C	A5	A4	A3	A2	只读	ADC数据中位寄存器
\$39D	A9	A8	A7	A6	只读	ADC数据高位寄存器
\$39E	IPADR.3	IPADR.2	IPADR.1	IPADR.0	读/写	指令烧写地址低位寄存器
\$39F	-	IPADR.6	IPADR.5	IPADR.4	读/写	指令烧写地址高位寄存器
\$3A0	IPENF	IPOVF	-	RDT5	读/写	第0位: 地址共享控制寄存器 第2位: 指令烧写状态寄存器 第3位: 指令烧写允许标志寄存器
\$3A1	IPLOCK.3	IPLOCK.2	IPLOCK.1	IPLOCK.0	读/写	指令烧写锁定寄存器
\$3A2	PPACR.3	PPACR.2	PPACR.1	PPACR.0	读/写	PORTA上拉控制寄存器
\$3A3	PPBCR.3	PPBCR.2	PPBCR.1	PPBCR.0	读/写	PORTB上拉控制寄存器
\$3A4	PPCCR.3	PPCCR.2	PPCCR.1	PPCCR.0	读/写	PORTC上拉控制寄存器
\$3A5	PPDCR.3	PPDCR.2	PPDCR.1	PPDCR.0	读/写	PORTD上拉控制寄存器



(续前表)

地址	第3位	第2位	第1位	第0位	读/写	说明
\$3A6	PPECR.3	PPECR.2	PPECR.1	PPECR.0	读/写	PORTE上拉控制寄存器
\$3A7	PPFCR.3	PPFCR.2	PPFCR.1	PPFCR.0	读/写	PORTF上拉控制寄存器
\$3A8	PPGCR.3	PPGCR.2	PPGCR.1	PPGCR.0	读/写	PORTG上拉控制寄存器
\$3A9	PPHCR.3	PPHCR.2	PPHCR.1	PPHCR.0	读/写	PORTH上拉控制寄存器
\$3AA	PPJCR.3	PPJCR.2	-	-	读/写	PORTJ上拉控制寄存器
\$3AB	PGCR.3	PGCR.2	PGCR.1	PGCR.0	读/写	PORTG输入/输出控制寄存器
\$3AC	PHCR.3	PHCR.2	PHCR.1	PHCR.0	读/写	PORTH输入/输出控制寄存器
\$3AD	PJCR.3	PJCR.2	PJCR.1	PJCR.0	读/写	PORTJ输入/输出控制寄存器
\$3AE	PG.3	PG.2	PG.1	PG.0	读/写	PORTG数据寄存器
\$3AF	PH.3	PH.2	PH.1	PH.0	读/写	PORTH数据寄存器
\$3B0	PJ.3	PJ.2	PJ.1	PJ.0	读/写	PORTJ数据寄存器
\$3B1	-	PBOS.2	PBOS.1	PBOS.0	读/写	PORTB功能选择寄存器
\$3B2	PCOS.3	PCOS.2	PCOS.1	PCOS.0	读/写	PORTC功能选择寄存器
\$3B3	PFOS.3	PFOS.2	PFOS.1	-	读/写	PORTF功能选择寄存器
\$3B4	PGOS.3	PGOS.2	PGOS.1	PGOS.0	读/写	PORTG功能选择寄存器
\$3B5	PHOS.3	PHOS.2	PHOS.1	PHOS.0	读/写	PORTH功能选择寄存器
\$3B6	PJOS.3	PJOS.2	-	-	读/写	PORTJ功能选择寄存器
\$3B7-\$3C5	-	-	-	-	-	保留
\$3C6	TWIEN	ETWI	BR1	BR0	读/写	第0,1位: 波特率选择位 第2位: TWI中断允许控制位 第3位: TWI功能允许控制位
\$3C7	STA	STO	ACK	TWIIF	读/写	第0位: TWI中断标志位 第1位: 应答标志位 第2位: 停止控制位 第3位: 开始控制位
\$3C8	D7	D6	D5	D4	读/写	第0-3位: TWI数据高4位寄存器 在接收模式, 存储收到的高4位数据; 在发送模式, 存储将要发送的高4位数据。
\$3C9	D3	D2	D1	D0	读/写	第0-3位: TWI数据低4位寄存器 在接收模式, 存储收到的低4位数据; 在发送模式, 存储将要发送的低4位数据。
\$3CA	ADDR.6	ADDR.5	ADDR.4	ADDR.3	读/写	第3-0位: TWI从地址高4位寄存器
\$3CB	ADDR.2	ADDR.1	ADDR.0	GC	读/写	第3-1位: TWI从地址低3位寄存器 第0位: 通用调用位。置1时对通用地址(广播地址)及本机地址进行识别, 否则忽略。
\$3CC	STS.7	STS.6	STS.5-	STS.4	只读	第0位: TWI状态代码第7-4位
\$3CD	STS.3	STS.2	STS.1	STS.0	只读	第0-3位: 第0位: TWI状态代码第0-3位
\$3CE	ETOT	TOUT	-	-	读/写	第3位: TWI溢出时间控制功能允许位 第2位: TWI通讯时间溢出标志位
\$3CF-\$3DF	-	-	-	-	-	保留



(续前表)

地址	第3位	第2位	第1位	第0位	读/写	说明
\$3E0	TKST1	TKST0	FSW1	FSW0	读/写	第3-2位: 采样次数选择位 第1-0位: 开关频率选择位
\$3E1	TKSCH3	TKSCH2	TKSCH1	TKSCH0	读/写	第3-0位: 按键通道选择寄存器
\$3E2	-	-	-	TKSCH4	读/写	第0位: 按键通道选择寄存器
\$3E3	D3	D2	D1	D0	只读	数据最低位寄存器
\$3E4	D7	D6	D5	D4	只读	数据次低位寄存器
\$3E5	D11	D10	D9	D8	只读	数据中位寄存器
\$3E6	D15	D14	D13	D12	只读	数据次高位寄存器
\$3E7	D19	D18	D17	D16	只读	数据中高位寄存器
\$3E8	D23	D22	D21	D20	只读	数据最高位寄存器
\$3E9	DIV3	DIV2	DIV1	DIV0	读/写	放大系数寄存器
\$3EA	DIV7	DIV6	DIV5	DIV4	读/写	放大系数寄存器
\$3EB	DIV11	DIV10	DIV9	DIV8	读/写	放大系数寄存器
\$3EC	DIV15	DIV14	DIV13	DIV12	读/写	放大系数寄存器
\$3ED	DIV19	DIV18	DIV17	DIV16	读/写	放大系数寄存器
\$3EE	DIV23	DIV22	DIV21	DIV20	读/写	放大系数寄存器
\$3EF	DIV27	DIV26	DIV25	DIV24	读/写	放大系数寄存器
\$3F0	VREF1	VREF0	CMPD1	CMPD0	读/写	第3-2位: 内部基准电压选择位 第1-0位: 去抖时间选择位
\$3F1	-	-	TUNE1	TUNE0	读/写	第1-0位: 时间调整寄存器

*注意:

表中描述的“有效”是指能够正常读写。

相应地, 以下文字中出现的“无效”是指不能写操作, 读操作返回0。(不再一一赘述)



3. ROM

ROM能寻址6144 X 16位程序空间, 地址由\$000到\$17FF。

3.1. 矢量地址区 (\$000到\$004)

程序顺序执行。从地址\$000到\$004的区域是为特殊中断服务程序保留的, 作为中断服务的入口地址。

地址	指令	说明
\$000	JMP*	跳转至RESET服务程序
\$001	JMP*	跳转至Timer0中断服务程序
\$002	JMP*	跳转至Timer1中断服务程序
\$003	JMP*	跳转至键盘扫描中断服务程序
\$004	JMP*	跳转至外部中断服务程序

* JMP指令能由任意指令代替。

3.2. ROM页切换

程序计数器 (PC11 - PC0) 只能寻址4K的ROM空间。页切换技术用于扩展CPU寻址范围。CPU地址空间的前2K映像为ROM空间的低2K (BANK0)。CPU地址空间的高2K映像为2个页 (BNK0 = 0, 1)。

页切换如下所示:

CPU地址	ROM空间	
	BNK = \$00	BNK = \$01
低2K地址	0000 - 07FF (BANK 0)	0000 - 07FF (BANK 0)
高2K地址	0800 - 0FFF (BANK 1)	1000 - 17FF (BANK 2)



4. 初始状态

4.1. 系统寄存器初始状态

地址	第3位	第2位	第1位	第0位	上电复位/低电压复位	WDT复位
\$00	IET0	IET1	IEKEY	IEEX	0000	0000
\$01	IRQT0	IRQT1	IRQKEY	IRQEX	0000	0000
\$02	T0S	T0M.2	T0M.1	T0M.0	0000	uuuu
\$03	T1S	T1M.2	T1M.1	T1M.0	0000	uuuu
\$04	T0L.3	T0L.2	T0L.1	T0L.0	xxxx	xxxx
\$05	T0H.3	T0H.2	T0H.1	T0H.0	xxxx	xxxx
\$06	T1L.3	T1L.2	T1L.1	T1L.0	xxxx	xxxx
\$07	T1H.3	T1H.2	T1H.1	T1H.0	xxxx	xxxx
\$08	PA.3	PA.2	PA.1	PA.0	0000	0000
\$09	PB.3	PB.2	PB.1	PB.0	0000	0000
\$0A	PC.3	PC.2	PC.1	PC.0	0000	0000
\$0B	PD.3	PD.2	PD.1	PD.0	0000	0000
\$0C	PE.3	PE.2	PE.1	PE.0	0000	0000
\$0D	PF.3	PF.2	PF.1	PF.0	0000	0000
\$0E	TBR.3	TBR.2	TBR.1	TBR.0	xxxx	uuuu
\$0F	INX.3	INX.2	INX.1	INX.0	xxxx	uuuu
\$10	DPL.3	DPL.2	DPL.1	DPL.0	xxxx	uuuu
\$11	-	DPM.2	DPM.1	DPM.0	-xxx	-uuu
\$12	-	DPH.2	DPH.1	DPH.0	-xxx	-uuu
\$13	ADCON	VREFS	-	-	00--	0u--
\$14	-	CH2	CH1	CH0	-000	-uuu
\$15	GO/DONE	TADC1	TADC0	ADCS	0000	0uuu
\$16	-	-	AKEYIE	ADIE	--00	--00
\$17	WDTIF	-	AKEYIF	ADIF	0-00	0-00
\$18	PACR.3	PACR.2	PACR.1	PACR.0	0000	0000
\$19	PBCR.3	PBCR.2	PBCR.1	PBCR.0	0000	0000
\$1A	PCCR.3	PCCR.2	PCCR.1	PCCR.0	0000	0000
\$1B	PDCR.3	PDCR.2	PDCR.1	PDCR.0	0000	0000
\$1C	PECR.3	PECR.2	PECR.1	PECR.0	0000	0000
\$1D	PFCR.3	PFCR.2	PFCR.1	PFCR.0	0000	0000
\$1E	WDT	WDT.2	WDT.1	WDT.0	0000	#000
\$1F	LVR	-	-	BNK0	*--0	u--0
\$20	PWMS	TCK1	TCK0	PWM_EN	0000	uuu0
\$21	PP.3	PP.2	PP.1	PP.0	xxxx	uuuu
\$22	PP.7	PP.6	PP.5	PP.4	xxxx	uuuu
\$23	SPDUP	FSTP	-	-	10--	10--
\$24	-	-	PDF.1	PDF.0	--xx	--uu
\$25	PD.3	PD.2	PD.1	PD.0	xxxx	uuuu
\$26	PD.7	PD.6	PD.5	PD.4	xxxx	uuuu



(续前表)

地址	第3位	第2位	第1位	第0位	上电复位/低电压复位	WDT复位
\$27	RCDIV.1	RCDIV.0	OXS	OXON	0000	0000
\$28	KEYNUM1	KEYNUM0	KEYEND	KEYEN	0000	000u
\$29	TKCON	-	TKIE	TKGO/DONE	0-00	u-00
\$2A	TKIF	IFERR	IFGO	IFAVE	0000	0000
\$2B	SUSLO.7	SUSLO.6	SUSLO.5	SUSLO.4	0000	0000
\$2C	SUSLO.3	SUSLO.2	SUSLO.1	SUSLO.0	0000	0000
\$2D	KEYC3	KEYC2	KEYC1	KEYC0	0000	uuuu
\$2E	KEYL3	KEYL2	KEYL1	KEYL0	0000	uuuu
\$2F	T0E	-	-	T1SP	0-0	u-0
\$380	RDT.3	RDT.2	RDT.1	RDT.0	xxxx	uuuu
\$381	RDT.7	RDT.6	RDT.5	RDT.4	xxxx	uuuu
\$382	RDT.11	RDT.10	RDT.9	RDT.8	xxxx	uuuu
\$383	RDT.15	RDT.14	RDT.13	RDT.12	xxxx	uuuu
\$384	TG1.3	TG1.2	TG1.1	TG1.0	xxxx	uuuu
\$385	TG1.7	TG1.6	TG1.5	TG1.4	xxxx	uuuu
\$386	TG1.11	TG1.10	TG1.9	TG1.8	xxxx	uuuu
\$387	-	-	TG1.13	TG1.12	xxxx	--uu
\$388	TG2.3	TG2.2	TG2.1	TG2.0	xxxx	uuuu
\$389	TG2.7	TG2.6	TG2.5	TG2.4	xxxx	uuuu
\$38A	TG2.11	TG2.10	TG2.9	TG2.8	xxxx	uuuu
\$38B	-	-	TG2.13	TG2.12	xxxx	--uu
\$38C	TV1.3	TV1.2	TV1.1	TV1.0	xxxx	uuuu
\$38D	TG1EN	TV1.6	TV1.5	TV1.4	xxxx	uuuu
\$38E	TV2.3	TV2.2	TV2.1	TV2.0	xxxx	uuuu
\$38F	TG2EN	TV2.6	TV2.5	TV2.4	xxxx	uuuu
\$390	PBIEN.3	PBIEN.2	PBIEN.1	PBIEN.0	0000	0000
\$391	PBIF.3	PBIF.2	PBIF.1	PBIF.0	0000	0000
\$392	PGIEN.3	PGIEN.2	PGIEN.1	PJIEN.0	0000	0000
\$393	PGIF.3	PGIF.2	PGIF.1	PJIF.0	0000	0000
\$394	DISON	DUTY	LEDEN	LCDEN	0000	0uuu
\$395	LPS3	LPS2	LPS1	LPS0	0000	uuuu
\$396	-	PS2	PS1	PS0	-000	-uuu
\$397	RLCD	RLCD1	EDUTY1	EDUTY0	0000	uuuu
\$398	-	D2	D1	D0	-000	-uuu
\$399	ACR7	ACR6	ACR5	ACR4	0000	uuuu
\$39A	ACR3	ACR2	ACR1	ACR0	0000	uuuu
\$39B	-	-	A1	A0	--xx	--00
\$39C	A5	A4	A3	A2	xxxx	0000
\$39D	A9	A8	A7	A6	xxxx	0000
\$39E	IPADR.3	IPADR.2	IPADR.1	IPADR.0	0000	uuuu
\$39F	-	IPADR.6	IPADR.5	IPADR.4	-000	-uuu



(续前表)

地址	第3位	第2位	第1位	第0位	上电复位/低电压复位	WDT复位
\$3A0	IPENF	IPOVF	-	RDT5	00-0	00-0
\$3A1	IPLOCK.3	IPLOCK.2	IPLOCK.1	IPLOCK.0	0000	0000
\$3A2	PPACR.3	PPACR.2	PPACR.1	PPACR.0	0000	0000
\$3A3	PPBCR.3	PPBCR.2	PPBCR.1	PPBCR.0	0000	0000
\$3A4	PPCCR.3	PPCCR.2	PPCCR.1	PPCCR.0	0000	0000
\$3A5	PPDCR.3	PPDCR.2	PPDCR.1	PPDCR.0	0000	0000
\$3A6	PPECR.3	PPECR.2	PPECR.1	PPECR.0	0000	0000
\$3A7	PPFCR.3	PPFCR.2	PPFCR.1	PPFCR.0	0000	0000
\$3A8	PPGCR.3	PPGCR.2	PPGCR.1	PPGCR.0	0000	0000
\$3A9	PPHCR.3	PPHCR.2	PPHCR.1	PPHCR.0	0000	0000
\$3AA	PPJCR.3	PPJCR.2	-	-	00--	00--
\$3AB	PGCR.3	PGCR.2	PGCR.1	PGCR.0	0000	0000
\$3AC	PHCR.3	PHCR.2	PHCR.1	PHCR.0	0000	0000
\$3AD	PJCR.3	PJCR.2	PJCR.1	PJCR.0	0000	0000
\$3AE	PG.3	PG.2	PG.1	PG.0	0000	0000
\$3AF	PH.3	PH.2	PH.1	PH.0	0000	0000
\$3B0	PJ.3	PJ.2	PJ.1	PJ.0	0000	0000
\$3B1	-	PBOS.2	PBOS.1	PBOS.0	-000	-000
\$3B2	PCOS.3	PCOS.2	PCOS.1	PCOS.0	0000	0000
\$3B3	PFOS.3	PFOS.2	PFOS.1	-	000-	000-
\$3B4	PGOS.3	PGOS.2	PGOS.1	PGOS.0	0000	0000
\$3B5	PHOS.3	PHOS.2	PHOS.1	PHOS.0	0000	0000
\$3B6	PJOS.3	PJOS.2	-	-	00--	00--
\$3B7-\$3C5	-	-	-	-	----	----
\$3C6	TWIEN	ETWI	BR1	BR0	0000	0000
\$3C7	STA	STO	ACK	TWIF	0000	0000
\$3C8	D7	D6	D5	D4	0000	0000
\$3C9	D3	D2	D1	D0	0000	0000
\$3CA	ADDR.6	ADDR.5	ADDR.4	ADDR.3	0000	0000
\$3CB	ADDR.2	ADDR.1	ADDR.0	GC	0000	0000
\$3CC	STS.7	STS.6	STS.5-	STS.4	0000	0000
\$3CD	STS.3	STS.2	STS.1	STS.0	0000	0000
\$3CE	ETOT	TOUT	-	-	0000	0000
\$3CF	-	-	-	-	----	----
\$3E0	TKST1	TKST0	FSW1	FSW0	0000	0000
\$3E1	TKSCH3	TKSCH2	TKSCH1	TKSCH0	0000	0000
\$3E2	-	-	-	TKSCH4	---0	---0
\$3E3	D3	D2	D1	D0	0000	0000
\$3E4	D7	D6	D5	D4	0000	0000
\$3E5	D11	D10	D9	D8	0000	0000
\$3E6	D15	D14	D13	D12	0000	0000



(续前表)

地址	第3位	第2位	第1位	第0位	上电复位/低电压复位	WDT复位
\$3E7	D19	D18	D17	D16	0000	0000
\$3E8	D23	D22	D21	D20	0000	0000
\$3E9	DIV3	DIV2	DIV1	DIV0	0000	0000
\$3EA	DIV7	DIV6	DIV5	DIV4	0000	0000
\$3EB	DIV11	DIV10	DIV9	DIV8	0000	0000
\$3EC	DIV15	DIV14	DIV13	DIV12	0000	0000
\$3ED	DIV19	DIV18	DIV17	DIV16	0000	0000
\$3EE	DIV23	DIV22	DIV21	DIV20	0000	0000
\$3EF	DIV27	DIV26	DIV25	DIV24	0000	0000
\$3F0	VREF1	VREF0	CMPD1	CMPD0	0000	0000
\$3F1	-	-	TUNE1	TUNE0	--00	--00

说明: x = 不定; u = 未更改; - = 未使用, 读出值为'0'。

*, #: 其它详细信息, 请参考下表:

	WDT复位	低电压复位	WDT复位及低电压复位	上电复位
*	u	1	1	0
#	1	0	1	0

4.2. 其它初始状态:

其它	复位后
程序计数器 (PC)	\$000
CY	不定
累加器 (AC)	不定
数据存储器	不定



5. 系统时钟和振荡器

SH67P61有一个代码选项决定的时钟源。时钟源产生的基本时钟脉冲以提供系统时钟支持CPU及片上外围设备。

系统时钟 $f_{SYS} = f_{OSC}/4$

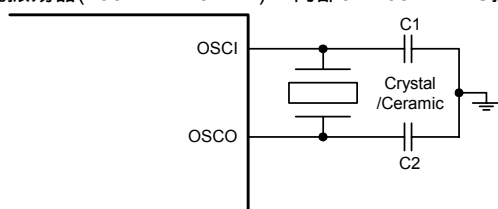
5.1. 指令周期

(1) 对于 32.768kHz 的振荡器, 为 $4/32768\text{Hz} (\approx 122.1\mu\text{s})$ 。

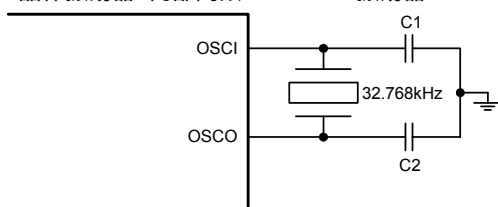
(2) 对于 10MHz 的振荡器, 为 $4/10\text{MHz} (= 0.4\mu\text{s})$ 。

5.2. 振荡器类型

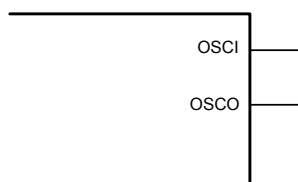
(1) 晶体/陶瓷振荡器(400kHz - 10MHz) + 内部32.768kHz RC振荡器



(2) 32.768kHz晶体振荡器+内部高频10MHz RC振荡器



(3) 内部32.768kHz RC振荡器+内部高频10MHz RC振荡器



注意: 如果选择内部32.768kHz RC振荡器+内部高频10MHz RC振荡器, OSCI和OSCO引脚可用作I/O端口。

系统寄存器\$23

地址	第3位	第2位	第1位	第0位	读/写	说明
\$23	SPDUP	FSTP	-	-	读/写	第2位: 在STOP模式下低频振荡器振荡器设置寄存器 第3位: 低频振荡器加速模式控制位
	X	0	X	X	读/写	在STOP模式下关闭低频振荡器
	X	1	X	X	读/写	在STOP模式下不关闭低频振荡器
	0	X	X	X	读/写	低频振荡器常规模式, 由软件清0
	1	X	X	X	读/写	低频振荡器加速模式。 此位在系统发生任何形式的复位时, 自动由硬件置1, 用以加速低频振荡器起振, 缩短起振时间。 在进入STOP前将此位软件置1, 可以缩短STOP唤醒后的起振时间。 此位需要由软件清0。

注意: 低频振荡器指32.768kHz晶体振荡器或32.768kHz内部RC振荡器。高频振荡器指晶体/陶瓷振荡器或10MHz内部RC振荡器。



5.3. 时钟源的控制

系统时钟源可以通过\$27寄存器进行选择。

时钟源频率选择寄存器\$27

地址	第3位	第2位	第1位	第0位	读/写	说明
\$27	RCDIV.1	RCDIV.0	OXS	OXON	读/写	第0位: 打开高频振荡器控制位 第1位: 时钟源频率选择位
	X	X	X	0	读/写	关闭高频振荡器
	X	X	X	1	读/写	开启高频振荡器
	X	X	0	X	读/写	选择低频振荡器作为时钟源
	X	X	1	X	读/写	选择高频振荡器作为时钟源
	0	0	X	X	读/写	分频后内部高频RC频率为10MHz
	0	1	X	X	读/写	分频后内部高频RC频率为5MHz
	1	0	X	X	读/写	分频后内部高频RC频率为2.50MHz
	1	1	X	X	读/写	分频后内部高频RC频率为0.625MHz

*: RCDIV1-0位只有在OP_OSC选择内部高频RC有效时才有效，否则无效。

注意:

系统时钟选择使用说明:

a. 低频时钟切换到高频时钟:

首先, 将\$27寄存器的OXON置1, 打开高频时钟

如果高频是内部RC, 执行一条NOP指令; 如果高频是外部晶振, 至少延时5ms

设置OXS = 1, 选择高频作为时钟源。

b. 高频时钟切换到低频时钟

首先, 将\$27寄存器的OXS置0, 选择低频时钟作为时钟源

执行一条NOP指令

最后, 设置OXON = 0, 关闭高频时钟。

5.4. 振荡器负载电容选择

陶瓷振荡器		
频率	C1	C2
455kHz	47 - 100pF	47 - 100pF
3.58MHz	-	-
10MHz	-	-

*- 已经内建有负载电容

晶体振荡器		
频率	C1	C2
32.768kHz	5 - 12.5pF	5 - 12.5pF
4MHz	8 - 15pF	8 - 15pF
10MHz	8 - 15pF	8 - 15pF

注意事项:

1. 表中负载电容为设计参考数据!

2. 以上电容值可通过振荡器基本的起振和运行测试, 并非最优值。

3. 请注意印制板上的杂散电容, 用户应在超过应用电压和温度的条件下测试振荡器的性能。

在应用陶瓷振荡器/晶体振荡器之前, 用户需向振荡器生产厂要求相关应用参数以获得最佳性能。

请登陆<http://www.sinowealth.com>以取得更多的推荐振荡器生产厂。



6. I/O端口

SH67P61提供30/36个可编程双向I/O端口。端口数据在寄存器\$08-\$0D和\$3AE-\$3B0中。端口控制寄存器(\$18-\$1D和\$3AB-\$3AD)控制端口为输入或者输出。每个I/O端口包含上拉电阻,通过各自端口上拉电阻控制寄存器(\$3A2-\$3AA)相应的值来控制。

- 当端口被选择作为输入口,写“1”到各自相对的端口上拉控制寄存器(\$3A2 - \$3AA)可以打开上拉电阻,写“0”可以关闭上拉电阻。
- 不论各自端口上拉控制寄存器(\$3A2 - \$3AA)相对应位的值是多少,当端口作为输出端口时,上拉电阻将会自动关闭。
- 当PORTB和PORTG3-1,PORGJ.0被选择作为输入端口,它们可以通过下降沿触发端口中断(若端口中断已经允许)。

系统寄存器\$08-\$0D, \$3AE-\$3B0: 端口数据寄存器

地址	第3位	第2位	第1位	第0位	读/写	说明
\$08	PA.3	PA.2	PA.1	PA.0	读/写	PORTA数据寄存器
\$09	PB.3	PB.2	PB.1	PB.0	读/写	PORTB数据寄存器
\$0A	PC.3	PC.2	PC.1	PC.0	读/写	PORTC数据寄存器
\$0B	PD.3	PD.2	PD.1	PD.0	读/写	PORTD数据寄存器
\$0C	PE.3	PE.2	PE.1	PE.0	读/写	PORTE数据寄存器
\$0D	PF.3	PF.2	PF.1	PF.0	读/写	PORTF数据寄存器
\$3AE	PG.3	PG.2	PG.1	PG.0	读/写	PORTG数据寄存器
\$3AF	PH.3	PH.2	PH.1	PH.0	读/写	PORTH数据寄存器
\$3B0	PJ.3	PJ.2	PJ.1*	PJ.0*	读/写	PORTJ数据寄存器

*: PJ.1, PJ.0为N沟道开漏I/O

系统寄存器\$18-\$1D, \$3AB-\$3AD: 端口控制寄存器

地址	第3位	第2位	第1位	第0位	读/写	说明
\$18	PACR.3	PACR.2	PACR.1	PACR.0	读/写	PORTA输入/输出控制寄存器
\$19	PBCR.3	PBCR.2	PBCR.1	PBCR.0	读/写	PORTB输入/输出控制寄存器
\$1A	PCCR.3	PCCR.2	PCCR.1	PCCR.0	读/写	PORTC输入/输出控制寄存器
\$1B	PD CR.3	PD CR.2	PD CR.1	PD CR.0	读/写	PORTD输入/输出控制寄存器
\$1C	PECR.3	PECR.2	PECR.1	PECR.0	读/写	PORTE输入/输出控制寄存器
\$1D	PFCR.3	PFCR.2	PFCR.1	PFCR.0	读/写	PORTF输入/输出控制寄存器
\$3AB	PGCR.3	PGCR.2	PGCR.1	PGCR.0	读/写	PORTG输入/输出控制寄存器
\$3AC	PHCR.3	PHCR.2	PHCR.1	PHCR.0	读/写	PORTH输入/输出控制寄存器
\$3AD	PJCR.3	PJCR.2	PJCR.1	PJCR.0	读/写	PORTJ输入/输出控制寄存器

PA (/B/C/D/E/F/G/H/J) CR.n, (n = 0, 1, 2, 3)

0: 设置为输入口。(初始值)

1: 设置为输出口。



系统寄存器\$18-\$1D, \$3AB-\$3AD: 端口控制寄存器

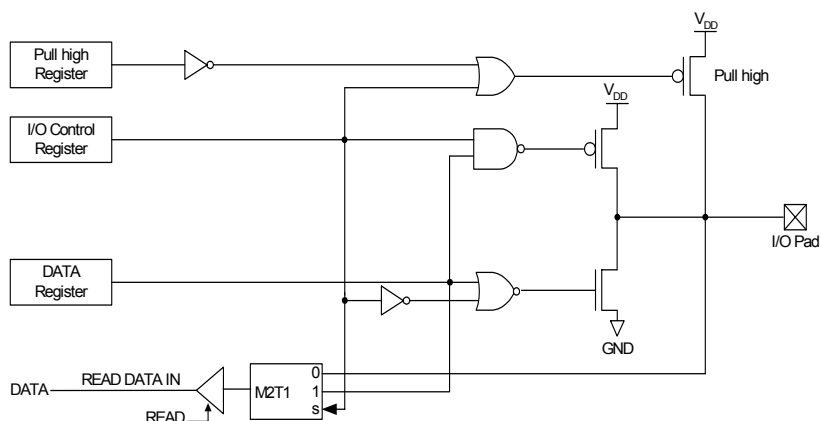
地址	第3位	第2位	第1位	第0位	读/写	说明
\$3A2	PPACR.3	PPACR.2	PPACR.1	PPACR.0	读/写	PORTA上拉控制寄存器
\$3A3	PPBCR.3	PPBCR.2	PPBCR.1	PPBCR.0	读/写	PORTB上拉控制寄存器
\$3A4	PPCCR.3	PPCCR.2	PPCCR.1	PPCCR.0	读/写	PORTC上拉控制寄存器
\$3A5	PPDCR.3	PPDCR.2	PPDCR.1	PPDCR.0	读/写	PORTD上拉控制寄存器
\$3A6	PPECR.3	PPECR.2	PPECR.1	PPECR.0	读/写	PORTE上拉控制寄存器
\$3A7	PPFCR.3	PPFCR.2	PPFCR.1	PPFCR.0	读/写	PORTF上拉控制寄存器
\$3A8	PPGCR.3	PPGCR.2	PPGCR.1	PPGCR.0	读/写	PORTG上拉控制寄存器
\$3A9	PPHCR.3	PPHCR.2	PPHCR.1	PPHCR.0	读/写	PORTH上拉控制寄存器
\$3AA	PPJCR.3	PPJCR.2	-	-	读/写	PORTJ上拉控制寄存器

PPA (/B/D/E/F/G/H/J) CR.n, (n = 0, 1, 2, 3)

0: 禁止内部上拉电阻。(初始值)

1: 允许内部上拉电阻。

I/O引脚的等效电路



当允许端口复用为其它功能时，用户可以修改PPxCR、PxCR (x = A-J)，但在复用功能被禁止前，这些操作不会影响端口状态。当允许端口复用为其它功能时，任何对端口的读操作返回值为0，写操作会影响到数据寄存器的值，端口引脚值保持不变，直到复用的其它功能关闭。



系统寄存器\$3B1 - \$3B6: 端口功能选择寄存器

地址	第3位	第2位	第1位	第0位	读/写	说明
\$3B1	-	PBOS.2	PBOS.1	PBOS.0	读/写	PORTB功能选择寄存器
\$3B2	PCOS.3	PCOS.2	PCOS.1	PCOS.0	读/写	PORTC功能选择寄存器
\$3B3	PFOS.3	PFOS.2	PFOS.1	-	读/写	PORTF.3-1功能选择寄存器
\$3B4	PGOS.3	PGOS.2	PGOS.1	PGOS.0	读/写	PORTG功能选择寄存器
\$3B5	PHOS.3	PHOS.2	PHOS.1	PHOS.0	读/写	PORTH功能选择寄存器
\$3B6	PJOS.3	PJOS.2	-	-	读/写	PORTJ.3-2功能选择寄存器

PxOSy (x = B, C, F, G, H, J; y = 3-0) = 0: 作为PORT口使用;

PxOSy (x = B, C, F, G, H, J; y = 3-0) = 1: 作为触摸按钮输入口使用。

重要事项:

- 在32引脚封装中, 须选择PORTH.0-3, PORTJ.2-3输出为0。

功能选择寄存器: \$3B5 = 0000B, \$3B6 = 00XXB。

端口控制寄存器: \$3AC = 1111B, \$3AD.1-0 = 11B。

端口数据寄存器: \$0AF = 0000B, \$3B0.1-0 = 11B。

- 在SH67P61, 每个输出端口包含一个锁存器, 用来保存输出数据。在输出模式下写端口数据寄存器 (PDR) 可以直接传输数据到相应的端口。所有输入端口不包含锁存器, 所以外部输入电平要一直保持到端口读取动作完成。端口控制寄存器的内容决定每个双向I/O端口是输入或输出端口, 写“0”到端口控制寄存器 (PCR) 设置端口为输入模式, 写“1”到端口控制寄存器 (PCR) 设置端口为输出模式。当选择一个数字I/O端口作为输出端口时, 相应端口位读取输出数据锁存器的值, 而非端口的外部电平。当选择一个数字I/O端口作为输入端口时, 相应端口位读取的值与相应端口的外部电平相关。无论端口控制寄存器 (PCR) 的状态如何, 输出数据锁存器总是可写入。因此, 当使用输入和输出混合模式下的端口时, 选择这些端口的输出锁存器的内容作为输入可能通过执行逻辑指令而重写。所以强烈要求在从输入模式转换到输出模式时, 改变在端口控制寄存器 (PCR) 的相应位之前在端口数据寄存器 (PDR) 中写入适当的数据, 避免干扰相关端口。

PORTA共享列表

引脚编号	优先级	功能	允许位
PORTA.0	1	KEY_O1	KEYEN = 1且LCDEN = 1或LEDEN = 1
	2	LED_C1	LEDEN = 1
	3	COM1	LCDEN = 1且LEDEN = 0
	4	PORTA.0	LCDEN = 0且LEDEN = 0
PORTA.1	1	KEY_O2	KEYEN = 1且LCDEN = 1或LEDEN = 1
	2	LED_C2	LEDEN = 1
	3	COM2	LCDEN = 1且LEDEN = 0
	4	PORTA.1	LCDEN = 0且LEDEN = 0
PORTA.2	1	KEY_O3	KEYEN = 1且LCDEN = 1或LEDEN = 1
	2	LED_C3	LEDEN = 1
	3	COM3	LCDEN = 1且LEDEN = 0
	4	PORTA.2	LCDEN = 0且LEDEN = 0
PORTA.3	1	KEY_O4	KEYEN = 1且LCDEN = 1或LEDEN = 1
	2	LED_C4	LEDEN = 1
	3	COM4	LCDEN = 1且LEDEN = 0
	4	PORTA.3	LCDEN = 0且LEDEN = 0



PORTB共享列表

引脚编号	优先级	功能	允许位
PORTB.0	1	TK1	PBOS.0 = 1
	2	VREF	PBOS.0 = 0, VREFS = 1
	3	TONE	PBOS.0 = 0, VREFS = 0, TG1EN或TG2EN = 1
	4	PORTB.0	PBOS.0 = 0, VREFS = 0, TG1EN = TG2EN = 1
PORTB.1	1	OSCO	OP_OSC = 101-111
	2	TK2	OP_OSC = 000或OP_OSC = 011, PBOS.1 = 1
	3	AN0	OP_OSC = 000或OP_OSC = 011, PBOS.1 = 0, ACR0 = 1
	4	PORTB.1	OP_OSC = 000或OP_OSC = 011, PBOS.1 = 0, ACR0 = 0
PORTB.2	1	OSCI	OP_OSC = 101-111
	2	TK3	OP_OSC = 011, PBOS.2 = 1
	3	AN1	OP_OSC = 011, PBOS.2 = 0, ACR1 = 1
	4	PORTB.2	OP_OSC = 011, PBOS.2 = 0, ACR1 = 0
PORTB.3	1	Cx	TKCON = 1
	2	AN2	TKCON = 0, ACR2 = 1
	3	PORTB.3	TKCON = 0, ACR2 = 0

PORTC共享列表

引脚编号	优先级	功能	允许位
PORTC.0	1	TK8	PCOS.0 = 1
	2	AN7	PCOS.0 = 0, ACR7 = 1
	3	PORTC.0	PCOS.0 = 0, ACR7 = 0
PORTC.1	1	TK9	PCOS.1 = 1
	2	PWM	PCOS.1 = 0, PWM_EN = 1
	3	PORTC.1	PCOS.1 = 0, PWM_EN = 0
PORTC.2	1	TK10	PCOS.2 = 1
	2	T0	PCOS.2 = 0, T0S = 1
	3	PORTC.2	PCOS.2 = 0, T0S = 0
PORTC.3	1	TK11	PCOS.3 = 1
	2	PORTC.3	PCOS.3 = 0



PORTD共享列表

引脚编号	优先级	功能	允许位
PORTD.0	1	KEY_I4	KEYEN = 1且LCDEN = 1或LEDEN = 1
	2	LED_S4	LEDEN = 1
	3	SEG4	LEDEN = 0且LCDEN = 1
	4	PORTD.0	LEDEN = 0且LCDEN = 0
PORTD.1	1	KEY_I3	KEYEN = 1且LCDEN = 1或LEDEN = 1
	2	LED_S3	LEDEN = 1
	3	SEG3	LEDEN = 0且LCDEN = 1
	4	PORTD.1	LEDEN = 0且LCDEN = 0
PORTD.2	1	KEY_I2	KEYEN = 1且LCDEN = 1或LEDEN = 1
	2	LED_S2	LEDEN = 1
	3	SEG2	LEDEN = 0且LCDEN = 1
	4	PORTD.2	LEDEN = 0且LCDEN = 0
PORTD.3	1	KEY_I1	KEYEN = 1且LCDEN = 1或LEDEN = 1
	2	LED_S1	LEDEN = 1
	3	SEG1	LEDEN = 0且LCDEN = 1
	4	PORTD.3	LEDEN = 0且LCDEN = 0

PORTE共享列表

引脚编号	优先级	功能	允许位
PORTE.0	1	LED_S8	LEDEN = 1且PS2-0 = 011-111
	2	SEG8	LEDEN = 0且LCDEN = 1, PS2-0 = 011-111
	3	PORTE.0	LEDEN = 1且PS2-0 ≠ 011-111 或LEDEN = 0且LCDEN = 1, PS2-0 ≠ 011-111 或LEDEN = 0, LCDEN = 0
PORTE.1	1	LED_S7	LEDEN = 1且PS2-0 = 010-111
	2	SEG7	LEDEN = 0且LCDEN = 1, PS2-0 = 010-111
	3	PORTE.1	LEDEN = 1且PS2-0 ≠ 010-111 或LEDEN = 0且LCDEN = 1, PS2-0 ≠ 010-111 或LEDEN = 0, LCDEN = 0
PORTE.2	1	LED_S6	LEDEN = 1且PS2-0 = 001-111
	2	SEG6	LEDEN = 0且LCDEN = 1, PS2-0 = 001-111
	3	PORTE.2	LEDEN = 1且PS2-0 = 000 或LEDEN = 0且LCDEN = 1, PS2-0 = 000 或LEDEN = 0, LCDEN = 0
PORTE.3	1	KEY_I5	KEYEN = 1且LCDEN = 1或LEDEN = 1
	2	LED_S5	LEDEN = 1
	3	SEG5	LEDEN = 0且LCDEN = 1
	4	PORTE.3	LEDEN = 0且LCDEN = 0



PORTF共享列表

引脚编号	优先级	功能	允许位
PORTF.0	1	LED_C5	LEDEN = 1且EDUTY1-0 = 01-11
	2	COM5	LEDEN = 0且LCDEN = 1, DUTY = 1
	3	SEG12	LEDEN = 0且LCDEN = 1, PS2-0 = 111
	4	PORTF.0	LEDEN = 0且LCDEN = 1, DUTY = 0, PS2-0 ≠ 111 或LEDEN = 0且LCDEN = 0
PORTF.1	1	TK12	PFOS.1 = 1
	2	LED_C6	PFOS.1 = 0, LEDEN = 1且EDUTY1-0 = 10-11
	3	COM6	PFOS.1 = 0, LEDEN = 0且LCDEN = 1, DUTY = 1
	4	SEG11	PFOS.1 = 0, LEDEN = 0且LCDEN = 1, PS2-0 = 110-111
	5	PORTF.1	PFOS.1 = 0, LEDEN = 0且LCDEN = 1, DUTY = 0, PS2-0 ≠ 110-111 或PFOS.1 = 0, LEDEN = 0且LCDEN = 0
PORTF.2	1	TK13	PFOS.2 = 1
	2	LED_C7	PFOS.2 = 0, LEDEN = 1且EDUTY1-0 = 11
	3	COM7	PFOS.2 = 0, LEDEN = 0且LCDEN = 1, DUTY = 1
	4	SEG10	PFOS.2 = 0, LEDEN = 0且LCDEN = 1, PS2-0 = 101-111
	5	PORTF.2	PFOS.2 = 0, LCDEN = 1且PS2-0 ≠ 101-111 或PFOS.2 = 0, LCDEN = 0
PORTF.3	1	TK14	PFOS.3 = 1
	2	LED_C8	PFOS.3 = 0, LEDEN = 1且EDUTY1-0 = 11
	3	COM8	PFOS.3 = 0, LEDEN = 0且LCDEN = 1, DUTY = 1
	4	SEG9	PFOS.3 = 0, LEDEN = 0且LCDEN = 1, PS2-0 = 100-111
	5	PORTF.3	PFOS.3 = 0, LCDEN = 1且PS2-0 ≠ 100-111 或PFOS.3 = 0, LCDEN = 0

注: PORTF.0-3共享为LCD功能时, 必须先将PORTF的相应端口设置为输入状态, 再按上表做后续设置



PORTG共享列表

引脚编号	优先级	功能	允许位
PORTG.0	1	TK4	PGOS.0 = 1
	2	AN3	PGOS.0 = 0, ACR3 = 1
	3	PROTG.0	PGOS.0 = 0, ACR3 = 0
PORTG.1	1	TK5	PGOS.1 = 1
	2	AN4	PGOS.1 = 0, ACR4 = 1
	3	PORTG.1	PGOS.1 = 0, ACR4 = 0
PORTG.2	1	TK6	PGOS.2 = 1
	2	AN5	PGOS.2 = 0, ACR5 = 1
	3	PORTG.2	PGOS.2 = 0, ACR5 = 0
PORTG.3	1	TK7	PGOS.3 = 1
	2	AN6	PGOS.3 = 0, ACR6 = 1
	3	PORTG.3	PGOS.3 = 0, ACR6 = 0

PORTH共享列表

引脚编号	优先级	功能	允许位
PORTH	1	TK17-20	置PHOS.3-0相应位为1
	2	PROTH.0-3	清PHOS.3-0相应位为0

PORTJ共享列表

引脚编号	优先级	功能	允许位
PORTJ.0	1	SDA	TWIEN = 1
	2	PORTJ.0	TWIEN = 0
PORTJ.1	1	SCL	TWIEN = 1
	2	PORTJ.1	TWIEN = 0
PORTJ.2	1	TK15	PJOS.2 = 1
	2	PORTJ.2	PJOS.2 = 0
PORTJ.3	1	TK16	PJOS.3 = 1
	2	PORTJ.3	PJOS.3 = 0



端口中断

PORTB和PORTG.3-1, PORTJ.0用作端口中断源。由于PORTB和PORTG.3-1, PORTJ.0是位可编程的I/O, 因此只有PORTB和PORTG.3-1, PORTJ.0用作通用输入端口时, 引脚上 V_{DD} 到GND的跳变才能产生端口中断。而当PORTB和PORTG.3-1, PORTJ.0用作模拟输入 (ADC输入等) 时, 无法产生中断请求。

中断控制标志映像为系统寄存器的\$390, \$392。通过软件可以读写这两个寄存器。芯片复位后所有标志被清0。端口中断可以用来将CPU从HALT或者STOP模式唤醒。

系统寄存器\$390, \$392: 端口中断允许标志寄存器

地址	第3位	第2位	第1位	第0位	读/写	说明
\$390	PBIEN.3	PBIEN.2	PBIEN.1	PBIEN.0	读/写	PORTB中断允许标志寄存器
\$392	PGIEN.3	PGIEN.2	PGIEN.1	PJIEN.0	读/写	PORTG.3-1, PORTJ.0中断允许标志寄存器

PB/J/GIEN.n, (n = 0, 1, 2, 3)

0: 禁止端口中断。(初始值)

1: 允许端口中断。

系统寄存器\$391, \$393: 端口中断请求标志寄存器

地址	第3位	第2位	第1位	第0位	读/写	说明
\$391	PBIF.3	PBIF.2	PBIF.1	PBIF.0	读/写	PORTB中断请求标志寄存器
\$393	PGIF.3	PGIF.2	PGIF.1	PJIF.0	读/写	PORTG.3-1, PORTJ.0中断请求标志寄存器

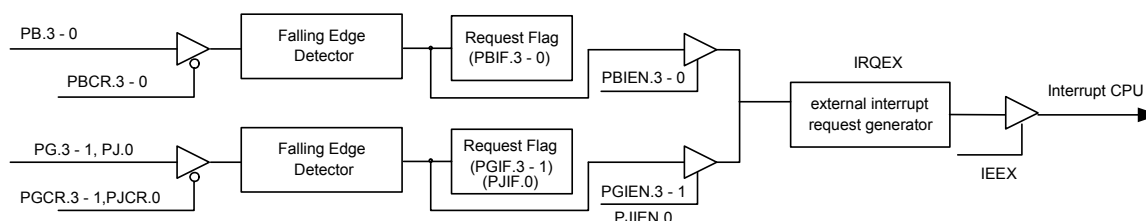
PB/J/GIF.n, (n = 0, 1, 2, 3)

0: 没有发生端口中断。(初始值)

1: 已经发生端口中断。

该寄存器只能清0。

以下为端口中断功能模块图, 仅供参考。



端口中断编程注意事项:

- PORTB & PORTG.3-1, PORTJ.0端口的任何一个引脚上电平出现由 V_{DD} 到GND的转换将置PBIF.x, PGIF.x或PJIF.0为1, 而跟PORTB和PORTG, PORTJ其它引脚上的电平无关。
- 如果PBIEN.x (或者PGIEN.x, PJIEN.0) = 1和IEEX = 1, PORTB (或者PORTG, PORTJ.0) 的x输入引脚上电平出现由 V_{DD} 到GND的转换将产生一个中断请求 (PBIF.x = 1, PGIF.x = 1或者PJIF.0 = 1) 并中断CPU, 而跟PORTB (或者PORTG, PORTJ) 其它引脚上的电平无关



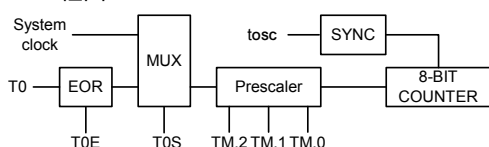
7. 定时器/计数器 (Timer)

SH67P61有两个8位定时器 (Timer0, Timer1)。

8位Timer有下述特性:

- 8位递增计数
- 自动重载
- 8级预分频
- 计数值由\$FF到\$00时, 产生溢出中断请求。

Timer框图:



Timer功能:

- 可编程定时功能
- 计数值可读

7.1. Timer0和Timer1结构和操作

Timer0和Timer1都由一个8位只写载入寄存器 (TL0L, TL0H和TL1L, TL1H) 和一个8位只读计数器 (TC0L, TC0H和TC1L, TC1H) 构成。每个计数器由低四位和高四位组成。将数据写入载入寄存器 (TL0L, TL0H和TL1L, TL1H) 就可以初始化Timer。

Timer0和Timer1都由一个8位只写载入寄存器 (TL0L, TL0H和TL1L, TL1H) 和一个8位只读计数器 (TC0L, TC0H和TC1L, TC1H) 构成。每个计数器由低四位和高四位组成。将数据写

入载入寄存器 (TL0L, TL0H和TL1L, TL1H) 就可以初始化Timer。

当高4位载入寄存器被写入或Timer计数值由\$FF到\$00溢出时, Timer将自动载入预设值。

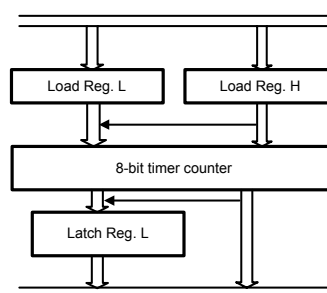
由于寄存器的高4位控制Timer的读写操作, 使用中请根据以下步骤操作:

写操作:

- 先写低四位;
- 再写高四位以更新计数器

读操作:

- 先读高四位;
- 再读低四位



7.2. Timer0和Timer1模式寄存器

通过设置Timer模式寄存器 (T0M, T1M) 可以使Timer工作在不同的模式。

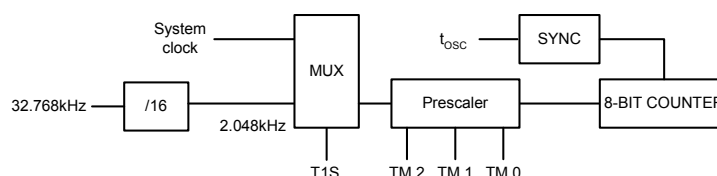
系统时钟经过预分频器分频后, 进入计数器。Timer模式寄存器中的TxM.2-0 (x = 0, 1) 用于设定分频比。

表1: Timer0模式寄存器 (\$02)

T0M.2	T0M.1	T0M.0	预分频器分频比	时钟源
0	0	0	$/2^{11}$	系统时钟或T0
0	0	1	$/2^9$	系统时钟或T0
0	1	0	$/2^7$	系统时钟或T0
0	1	1	$/2^5$	系统时钟或T0
1	0	0	$/2^3$	系统时钟或T0
1	0	1	$/2^2$	系统时钟或T0
1	1	0	$/2^1$	系统时钟或T0
1	1	1	$/2^0$	系统时钟或T0

表2: Timer1模式寄存器 (\$03)

T1M.2	T1M.1	T1M.0	预分频器分频比	时钟源
0	0	0	$/2^{11}$	系统时钟或2.048kHz
0	0	1	$/2^9$	系统时钟或2.048kHz
0	1	0	$/2^7$	系统时钟或2.048kHz
0	1	1	$/2^5$	系统时钟或2.048kHz
1	0	0	$/2^3$	系统时钟或2.048kHz
1	0	1	$/2^2$	系统时钟或2.048kHz
1	1	0	$/2^1$	系统时钟或2.048kHz
1	1	1	$/2^0$	系统时钟或2.048kHz



Timer0/1的时钟源则通过下述控制寄存器选择

系统寄存器\$02

地址	第3位	第2位	第1位	第0位	读/写	说明
\$02	T0S	T0M.2	T0M.1	T0M.0	读/写	第3位: T0信号源选择寄存器
	0	X	X	X	读/写	Timer0时钟源为系统时钟
	1	X	X	X	读/写	Timer0时钟源为T0引脚输入脉冲

系统寄存器\$2F

地址	第3位	第2位	第1位	第0位	读/写	说明
\$2F	T0E	-	-	T1SP	读/写	第0位: STOP下Timer1工作允许控制位 第3位: T0信号沿选择寄存器
	0	X	X	X	读/写	T0输入由低电平到高电平变化时计数
	1	X	X	X	读/写	T0输入由高电平到低电平变化时计数
	X	X	X	0	读/写	STOP下禁止Timer1工作
	X	X	X	1	读/写	STOP下允许Timer1工作, 可以唤醒STOP 此时, 应先将\$23的FSTP位和\$03的T1S位置1

系统寄存器\$03

地址	第3位	第2位	第1位	第0位	读/写	说明
\$03	T1S	T1M.2	T1M.1	T1M.0	读/写	第3位: T1信号源选择寄存器
	0	X	X	X	读/写	Timer1信号源为系统时钟
	1	X	X	X	读/写	Timer1信号源为2.048kHz*

7.3. 外部时钟/事件T0作为Timer0的时钟源

当外部时钟/事件T0输入作为Timer0的时钟源时, 它由CPU的系统时钟进行同步。这个外部信号源必须符合以下条件: Timer在一个指令周期中通过系统时钟进行采样, 因此对外部时钟高电平 (至少2 t_{osc}) 和低电平 (至少2 t_{osc}) 的要求如下:

$$T0H (T0高电平时间) \geq 2 * t_{osc} + \Delta T$$

$$T0L (T0低电平时间) \geq 2 * t_{osc} + \Delta T \quad ; \Delta T = 20ns$$

当选择其它的分频比时, TOM通过异步脉冲计数器来分频, 且预分频器的输出信号是对称的。

那么: $T0 \text{ high time} = T0 \text{ low time} = \frac{N * T0}{2}$

其中: T0 = Timer0输入周期
N = 预分频值

因此, 需要满足的条件是:

$$\frac{N * T0}{2} \geq 2 * t_{osc} + \Delta T \quad \text{或} \quad T0 \geq \frac{4 * t_{osc} + 2 * \Delta T}{N}$$

上述条件仅限于T0用作Timer输入时钟源, 对T0脉宽没有限制。概括如下:

$$T0 = \text{Timer0 period} \geq \frac{4 * t_{osc} + 2 * \Delta T}{N}$$



8. 液晶显示 (LCD) 驱动器

LCD驱动器包含一个控制器, 一个电压发生器, 4-8 COM驱动器引脚和8-12SEG驱动器引脚。驱动器可编程为两种驱动模式: 1/4占空比和1/3偏置电压, 1/8占空比和1/4偏置电压。驱动模式可通过系统寄存器\$38C控制。当使用1/4占空比和1/3偏置电压模式时, COM8-5被共享为SEG9-12。控制器由显示数据RAM和占空比发生器组成。

LCD SEG1-12可以作为输出端口, 通过系统寄存器\$396的第2-0位选择。当SEG1-12被选择作为输出端口, 用户应当写数据到相应地址 (\$0B, \$0C, \$0D) 的第3-0位。LCD COM1-8可以作为I/O端口 (PORTA, PORTF), 通过系统寄存器\$38C的第1 - 0位选择。LCD COM1-6和SEG1-8可以共享为LED驱动应用。如果需要, LCD RAM可以用作数据存储。

当LCD驱动器关闭 (DISON = 0, LCDEN = 1) 时, COM和SEG脚都输出低电平。但LCD RAM中的数据将保持不变。

当执行了“STOP”指令后, LCD驱动器将关闭, COM和SEG脚都输出低电平。但LCD RAM中的数据将保持不变。

在STOP状态下, 如果低频振荡器打开 (\$23.2 = 1), 允许LCD工作。

LCD-LED控制寄存器: \$394

地址	第3位	第2位	第1位	第0位	读/写	说明
\$394	DISON	DUTY	LEDEN	LCDEN	读/写	第0位: LCD模式选择寄存器 第1位: LED模式选择寄存器 第2位: LCD占空比和COM设置寄存器 第3位: LCD/LED打开设置寄存器
	X	X	0	0	读/写	选择I/O端口模式
	X	X	0	1	读/写	选择LCD模式
	1	X	0	1	读/写	LCD驱动器打开
	0	X	0	1	读/写	LCD驱动器关闭
	X	0	0	1	读/写	设置1/4占空比。PORTA.0-3作为COM1-4
	X	1	0	1	读/写	设置1/8占空比。PORTA.0-3作为COM1-4, PORTF0-3作为COM5-8
	X	X	1	X	读/写	选择LED模式

注意: SH67P61有LCD驱动器和LED驱动器, 同一时间只有一个有效。如果LEDEN和LCDEN同时为1, LED打开, LCD禁止。

SEG配置寄存器: \$396

地址	第3位	第2位	第1位	第0位	读/写	说明
\$396	-	PS2	PS1	PS0	读/写	第2-0位: SEG配置寄存器 (请参考下表)

PS2	PS1	PS0	PF.0	PF.1	PF.2	PF.3	PE.0	PE.1	PE.2	PE.3	PD.0	PD.1	PD.2	PD.3
0	0	0	I/O	I/O	I/O	I/O	I/O	I/O	I/O	S5	S4	S3	S2	S1
0	0	1	I/O	I/O	I/O	I/O	I/O	I/O	S6	S5	S4	S3	S2	S1
0	1	0	I/O	I/O	I/O	I/O	I/O	S7	S6	S5	S4	S3	S2	S1
0	1	1	I/O	I/O	I/O	I/O	S8	S7	S6	S5	S4	S3	S2	S1
1	0	0	I/O	I/O	I/O	S9	S8	S7	S6	S5	S4	S3	S2	S1
1	0	1	I/O	I/O	S10	S9	S8	S7	S6	S5	S4	S3	S2	S1
1	1	0	I/O	S11	S10	S9	S8	S7	S6	S5	S4	S3	S2	S1
1	1	1	S12	S11	S10	S9	S8	S7	S6	S5	S4	S3	S2	S1

*Sx = SEGx, Cx = COMx

如果PORTF3-0共享为COM5-8的LCD显示, 那么PORTF3-0不能共享为SEG12-9。

在LCD打开前请正确配置SEGs和COMs。

注: PORTF.0-3共享为LCD功能时, 必须先将PORTF的相应端口设置为输入状态



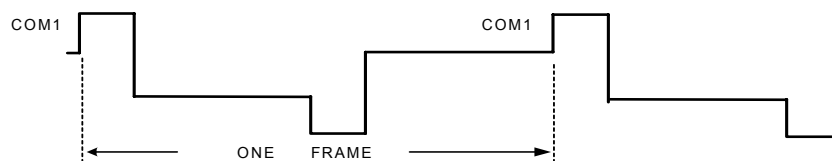
LCD帧频控制寄存器: \$395

地址	第3位	第2位	第1位	第0位	读/写	说明
\$395	LPS3	LPS2	LPS1	LPS0	读/写	LCD帧频控制寄存器

注意: \$395 寄存器控制 LCD 帧频如下表

如果\$395 ≠ 0000B, \$395寄存器控制LCD帧频

COM	Osc范围	LCD帧频
4	32.768k	$f_{osc}/(160*(LPS+1))$
8	32.768k	$f_{osc}/(288*(LPS+1))$



LCD输出帧信号

下表为推荐设置: (*: LPS = LPS3-LPS0)

OSC CLK	LPS	8COM FLCD(Hz)	LPS	4COM FLCD(Hz)
32.768k	02H	38	05H	34

如果\$395 = 0000B, \$395寄存器控制LCD帧频

COM	FOSC代码选项	LCD帧频	Osc范围	举例
4	xx	$f_{osc}/320$	32.768k	$f_{osc} = 32.768k, f_{LCD} = 102.4Hz$
8	xx	$f_{osc}/576$	32.768k	$f_{osc} = 32.768k, f_{LCD} = 57Hz$

LCD RAM配置: (1/4占空比, 1/3偏置, 4COM X 12SEG, COM用COM1-4, SEG用SEG1-12)

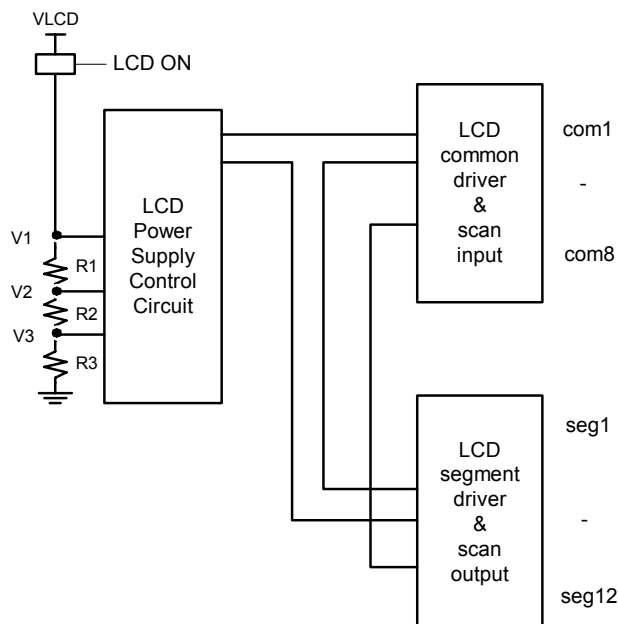
地址	第3位	第2位	第1位	第0位	地址	第3位	第2位	第1位	第0位
	COM4	COM3	COM2	COM1		COM4	COM3	COM2	COM1
\$300	SEG1	SEG1	SEG1	SEG1	\$306	SEG7	SEG7	SEG7	SEG7
\$301	SEG2	SEG2	SEG2	SEG2	\$307	SEG8	SEG8	SEG8	SEG8
\$302	SEG3	SEG3	SEG3	SEG3	\$308	SEG9	SEG9	SEG9	SEG9
\$303	SEG4	SEG4	SEG4	SEG4	\$309	SEG10	SEG10	SEG10	SEG10
\$304	SEG5	SEG5	SEG5	SEG5	\$30A	SEG11	SEG11	SEG11	SEG11
\$305	SEG6	SEG6	SEG6	SEG6	\$30B	SEG12	SEG12	SEG12	SEG12

LCD RAM配置: (1/8占空比, 1/4偏置, 8COM X 8SEG, COM用COM1-8, SEG用SEG1-8)

地址	第3位	第2位	第1位	第0位	地址	第3位	第2位	第1位	第0位
	COM4	COM3	COM2	COM1		COM8	COM7	COM6	COM5
\$300	SEG1	SEG1	SEG1	SEG1	\$310	SEG1	SEG1	SEG1	SEG1
\$301	SEG2	SEG2	SEG2	SEG2	\$311	SEG2	SEG2	SEG2	SEG2
\$302	SEG3	SEG3	SEG3	SEG3	\$312	SEG3	SEG3	SEG3	SEG3
\$303	SEG4	SEG4	SEG4	SEG4	\$313	SEG4	SEG4	SEG4	SEG4
\$304	SEG5	SEG5	SEG5	SEG5	\$314	SEG5	SEG5	SEG5	SEG5
\$305	SEG6	SEG6	SEG6	SEG6	\$315	SEG6	SEG6	SEG6	SEG6
\$306	SEG7	SEG7	SEG7	SEG7	\$316	SEG7	SEG7	SEG7	SEG7
\$307	SEG8	SEG8	SEG8	SEG8	\$317	SEG8	SEG8	SEG8	SEG8



LCD电源



LCD偏置电阻选择

SEG配置寄存器: \$397

地址	第3位	第2位	第1位	第0位	读/写	说明
\$397	RLCD	RLCD1	-	-	读/写	LCD偏置电阻设置寄存器
	0	X	X	X	读/写	R1 = R2 = R3 = 90k, 如果KEYEN = 0
	1	X	X	X	读/写	R1 = R2 = R3 = 10k, 如果KEYEN = 0
	X	0	X	X	读/写	R1 = R2 = R3 = 3k, 如果KEYEN = 1
	X	1	X	X	读/写	R1 = R2 = R3 = 1k, 如果KEYEN = 1

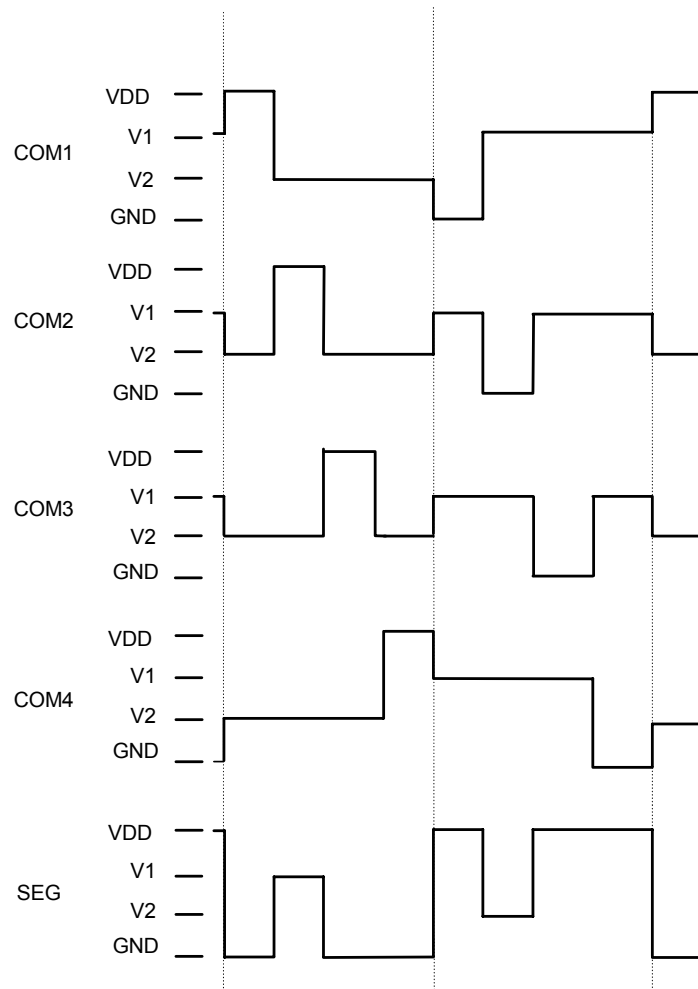
当使用大负载LCD面板时,用户可以通过设置系统寄存器\$397 Bit3的值来增加偏置电流以得到更好的LCD显示效果。但是当使用阻值较小的偏置电阻时将会消耗更多的电流。

当CPU在STOP模式时, COM1-8和SEG1-12端口输出低电平。



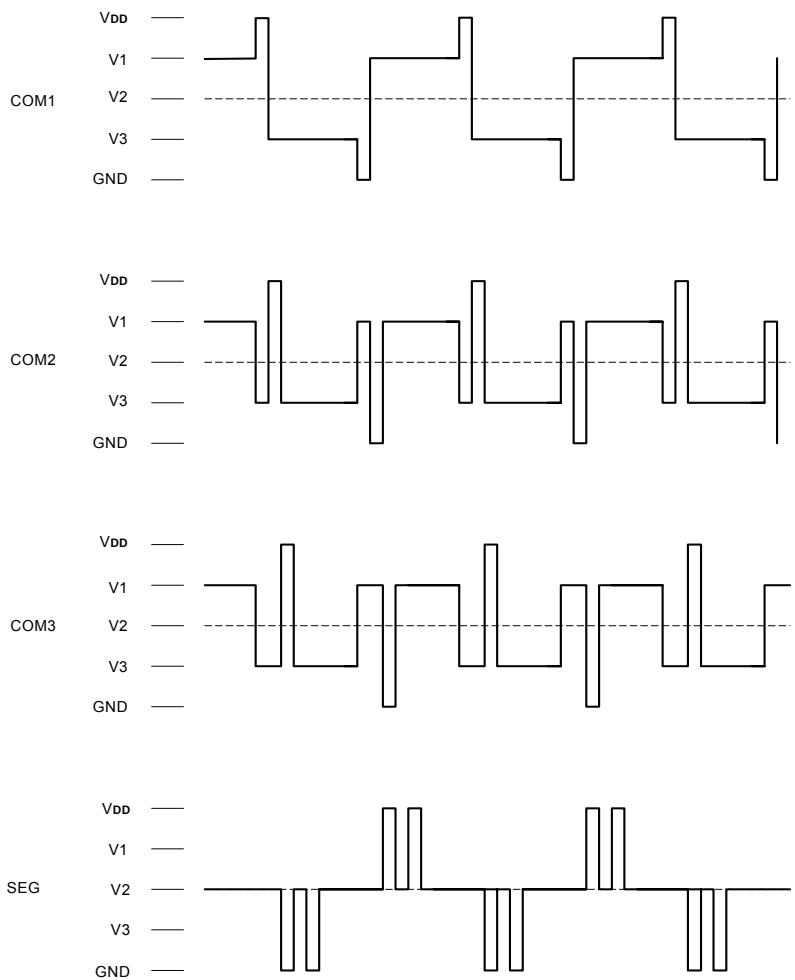
LCD波形

1/4占空比, 1/3偏置LCD波形





1/8占空比, 1/4偏置LCD波形





9. 共享为发光二极管 (LED) 驱动

LED驱动器包含一个控制器, 一个电压发生器, 8COM驱动器引脚和8SEG驱动器引脚。控制器由显示数据RAM和占空比发生器组成。

内建LED驱动器可以直接驱LED。COM至少可以接受70mA的灌电流。详细信息请参考应用电路。

当LED驱动器工作 (DISON = 1, LEDEN = 1)时, 对非点亮的LED段, SEG脚输出低电平, COM脚为高阻状态。

当LED驱动器关闭 (DISON = 0, LEDEN = 1)时, SEG和COM脚都输出低电平。

LED帧频由\$395寄存器控制, 详见LCD章节相关描述。

当执行了“STOP”指令后, LED驱动器将关闭, SEG和COM脚都输出低电平, 但LED RAM中的数据将保持不变。

LED帧频控制寄存器共享LCD帧频控制寄存器 (\$395), 由于LED一帧的周期是LCD的一半, 因此对\$395赋相同的值, LED的帧频是LCD的2倍。

LCD-LED控制寄存器: \$394

地址	第3位	第2位	第1位	第0位	读/写	说明
\$394	DISON	DUTY	LEDEN	LCDEN	读/写	第0位: LCD模式选择寄存器 第1位: LED模式选择寄存器 第2位: LCD占空比和COM设置寄存器 第3位: LCD/LED打开设置寄存器
	X	X	0	0	读/写	选择I/O端口模式
	X	X	1	X	读/写	选择LED模式
	1	X	1	X	读/写	LED驱动器打开
	0	X	1	X	读/写	LED驱动器关闭

LED驱动器占空比控制寄存器: \$397

地址	第3位	第2位	第1位	第0位	读/写	说明
\$397	-	-	EDUTY1	EDUTY0	读/写	第1-0位: 占空比和COM设置寄存器
	X	X	0	0	读/写	选择1/4占空比, PORTA.0-3作为COM1-4的LED显示, PORTF.0-1作为I/O
	X	X	0	1	读/写	选择1/5占空比, PORTA.0-3和PORTF.0作为COM1-5的LED显示, PORTF.1为I/O
	X	X	1	0	读/写	选择1/6占空比, PORTA.0-3和PORTF.0-1作为COM1-6的LED显示
	X	X	1	1	读/写	选择1/8占空比, PORTA.0-3和PORTF.0-3作为COM1-8的LED显示

SEG配置寄存器: \$396

地址	第3位	第2位	第1位	第0位	读/写	说明
\$396	-	PS2	PS1	PS0	读/写	第2-0位: SEG配置 (请参考下表)

PS2	PS1	PS0	PE.0	PE.1	PE.2	PE.3	PD.0	PD.1	PD.2	PD.3
0	0	0	I/O	I/O	I/O	LED_S5	LED_S4	LED_S3	LED_S2	LED_S1
0	0	1	I/O	I/O	LED_S6	LED_S5	LED_S4	LED_S3	LED_S2	LED_S1
0	1	0	I/O	LED_S7	LED_S6	LED_S5	LED_S4	LED_S3	LED_S2	LED_S1
0	1	1	LED_S8	LED_S7	LED_S6	LED_S5	LED_S4	LED_S3	LED_S2	LED_S1
1	X	X	LED_S8	LED_S7	LED_S6	LED_S5	LED_S4	LED_S3	LED_S2	LED_S1



LED亮度调节寄存器: \$398

地址	第3位	第2位	第1位	第0位	读/写	说明
\$398	-	D2	D1	D0	读/写	第2-0位: LED亮度调节寄存器
	x	0	0	0	读/写	选中波形占空比为1/16
	x	0	0	1	读/写	选中波形占空比为2/16
	x	0	1	0	读/写	选中波形占空比为4/16
	x	0	1	1	读/写	选中波形占空比为10/16
	x	1	0	0	读/写	选中波形占空比为11/16
	x	1	0	1	读/写	选中波形占空比为12/16
	x	1	1	0	读/写	选中波形占空比为13/16
	x	1	1	1	读/写	选中波形占空比为14/16

LED RAM配置

LED RAM配置: (1/4占空比, COM1-4, SEG1-8)

地址	第3位	第2位	第1位	第0位	地址	第3位	第2位	第1位	第0位
	SEG1	SEG2	SEG3	SEG4		SEG5	SEG6	SEG7	SEG8
\$300	COM1	COM1	COM1	COM1	\$310	COM1	COM1	COM1	COM1
\$301	COM2	COM2	COM2	COM2	\$311	COM2	COM2	COM2	COM2
\$302	COM3	COM3	COM3	COM3	\$312	COM3	COM3	COM3	COM3
\$303	COM4	COM4	COM4	COM4	\$313	COM4	COM4	COM4	COM4

LED RAM配置: (1/5占空比, COM1-5, SEG1-8)

地址	第3位	第2位	第1位	第0位	地址	第3位	第2位	第1位	第0位
	SEG1	SEG2	SEG3	SEG4		SEG5	SEG6	SEG7	SEG8
\$300	COM1	COM1	COM1	COM1	\$310	COM1	COM1	COM1	COM1
\$301	COM2	COM2	COM2	COM2	\$311	COM2	COM2	COM2	COM2
\$302	COM3	COM3	COM3	COM3	\$312	COM3	COM3	COM3	COM3
\$303	COM4	COM4	COM4	COM4	\$313	COM4	COM4	COM4	COM4
\$304	COM5	COM5	COM5	COM5	\$314	COM5	COM5	COM5	COM5

LED RAM配置: (1/6占空比, COM1-6, SEG1-8)

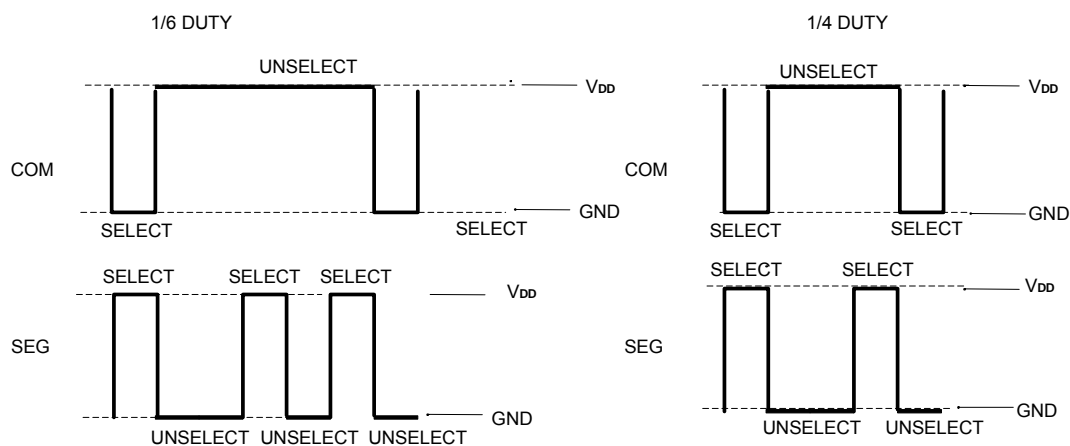
地址	第3位	第2位	第1位	第0位	地址	第3位	第2位	第1位	第0位
	SEG1	SEG2	SEG3	SEG4		SEG5	SEG6	SEG7	SEG8
\$300	COM1	COM1	COM1	COM1	\$310	COM1	COM1	COM1	COM1
\$301	COM2	COM2	COM2	COM2	\$311	COM2	COM2	COM2	COM2
\$302	COM3	COM3	COM3	COM3	\$312	COM3	COM3	COM3	COM3
\$303	COM4	COM4	COM4	COM4	\$313	COM4	COM4	COM4	COM4
\$304	COM5	COM5	COM5	COM5	\$314	COM5	COM5	COM5	COM5
\$305	COM6	COM6	COM6	COM6	\$315	COM6	COM6	COM6	COM6



LED RAM配置: (1/8占空比, COM1-8, SEG1-8)

地址	第3位	第2位	第1位	第0位	地址	第3位	第2位	第1位	第0位
	SEG1	SEG2	SEG3	SEG4		SEG5	SEG6	SEG7	SEG8
\$300	COM1	COM1	COM1	COM1	\$310	COM1	COM1	COM1	COM1
\$301	COM2	COM2	COM2	COM2	\$311	COM2	COM2	COM2	COM2
\$302	COM3	COM3	COM3	COM3	\$312	COM3	COM3	COM3	COM3
\$303	COM4	COM4	COM4	COM4	\$313	COM4	COM4	COM4	COM4
\$304	COM5	COM5	COM5	COM5	\$314	COM5	COM5	COM5	COM5
\$305	COM6	COM6	COM6	COM6	\$315	COM6	COM6	COM6	COM6
\$306	COM7	COM7	COM7	COM7	\$316	COM7	COM7	COM7	COM7
\$307	COM8	COM8	COM8	COM8	\$317	COM8	COM8	COM8	COM8

LED波形





10. 键盘扫描器

SH67P61内建一个键盘扫描器, 可以自动探测按键。包括4个输出 (KEY_O1-O4共享为COM1-COM4), 5个输入 (KEY_I1-I5共享为SEG1-SEG5), 可以探测20个独立的键。键盘扫描功能是和LCD或LED的显示驱动电路共享的, 所以必须选择相应的LCD或者LED模式下才能工作。

键盘扫描控制寄存器: \$28

地址	第3位	第2位	第1位	第0位	读/写	说明
\$28	KEYNUM1	KEYNUM0	KEYEND	KEYEN	读/写 只读	第0位: 键盘扫描器允许控制寄存器 第1位: 键扫描中止/工作寄存器 第3 - 2位: 键盘扫描结果寄存器
	X	X	X	0	读/写	关闭键盘扫描器
	X	X	X	1	读/写	打开键盘扫描器
	X	X	0	1	只读	键扫描结束
	X	X	1	1	只读	键扫描工作
	X	0	X	1	只读	无按键
	X	1	X	1	只读	按键发生
	0	X	X	1	只读	在同一时间一个按键发生
	1	X	X	1	只读	在同一时间多个按键发生

键盘扫描器数据寄存器1: \$2D

地址	第3位	第2位	第1位	第0位	读/写	说明
\$2D	KEYC3	KEYC2	KEYC1	KEYC0	只读	第3-0位: 在KEY_O4-O1上的键盘扫描结果寄存器
	0	0	0	1	只读	KEY_O1上有按键发生
	0	0	1	0	只读	KEY_O2上有按键发生
	0	1	0	0	只读	KEY_O3上有按键发生
	1	0	0	0	只读	KEY_O4上有按键发生

键盘扫描器数据寄存器2: \$2E

地址	第3位	第2位	第1位	第0位	读/写	说明
\$2E	KEYL3	KEYL2	KEYL1	KEYL0	只读	第3-0位: 在KEY_I5-1上的键盘扫描结果寄存器
	0	0	0	0	只读	KEY_I1上有按键发生
	0	0	0	1	只读	KEY_I2上有按键发生
	0	0	1	0	只读	KEY_I3上有按键发生
	0	1	0	0	只读	KEY_I4上有按键发生
	1	0	0	0	只读	KEY_I5上有按键发生

注意:

1. 如果键盘扫描功能与LCD功能共享, LCD SEG必须包含PORTD.3 - 0, PORTE.3作为SEG输出。
2. 如果键盘扫描功能与LED功能共享, LED SEG必须包含PORTD.3 - 0, PORTE.3作为SEG输出。
3. 正确设置情况下, 即使LCD或LED在关闭状态, 如果LCDEN或LEDEN为1, 自动键盘扫描也是可以有效的。
4. 任何时间只能有一个按键有效按下, 键盘扫描才能获得正确的键值, 否则将获得不正确的键值。



11. 模/数转换器 (ADC)

SH67P61内建有一个3/8通道的10位逐次逼近型模/数转换器 (ADC)。

ADC控制寄存器: 这些寄存器定义了模/数转换模拟通道数设置, 转换通道选择, 参考电压选择, 模/数转换时钟选择, 模/数转换启动控制位和结束标志。模/数转换结果寄存器为只读寄存器。

模/数转换的步骤:

- 设置模拟通道数和选择参考电压。(如果使用外部参考电压, 切记任何模拟输入电压值不能大于 V_{REF})。
- 运行模/数转换器, 选择需转换的模拟信号通道。
- 设置模/数转换时钟源。
- 置GO/DONE = 1, 启动模/数转换。

系统寄存器: (模/数转换端口配置控制寄存器)

地址	第3位	第2位	第1位	第0位	读/写	说明
\$13	ADCON	VREFS	-	-	读/写	第3位: 设置ADC转换允许选择寄存器 第2位: 内部/外部参考电压选择寄存器
	0	X	-	-	读/写	禁止ADC工作
	1	X	-	-	读/写	允许ADC工作
	X	0	-	-	读/写	内部参考电压 ($V_{REF} = V_{DD}$)
	X	1	-	-	读/写	外部参考电压

系统寄存器

地址	第3位	第2位	第1位	第0位	读/写	说明
\$399	ACR7	ACR6	ACR5	ACR4	读/写	模/数转换端口配置控制寄存器
\$39A	ACR3	ACR2	ACR1	ACR0	读/写	模/数转换端口配置控制寄存器

ACR7	ACR6	ACR5	ACR4	ACR3	ACR2	ACR1	ACR0	说明*
x	x	x	x	x	x	x	0	PORTB.1作为I/O口
x	x	x	x	x	x	x	1	PORTB.1作为AN0通道
x	x	x	x	x	x	0	x	PORTB.2作为I/O口
x	x	x	x	x	x	1	x	PORTB.2作为AN1通道
x	x	x	x	x	0	x	x	PORTB.3作为I/O口
x	x	x	x	x	1	x	X	PORTB.3作为AN2通道
x	x	x	x	0	x	x	x	PORTG.0作为I/O口
x	x	x	x	1	x	x	x	PORTG.0作为AN3通道
x	x	x	0	x	x	x	x	PORTG.1作为I/O口
x	x	x	1	x	x	x	x	PORTG.1作为AN4通道
x	x	0	x	x	x	x	X	PORTG.2作为I/O口
x	x	1	x	x	x	x	x	PORTG.2作为AN5通道
x	0	x	x	x	x	x	x	PORTG.3作为I/O口
x	1	x	x	x	x	x	x	PORTG.3作为AN6通道
0	x	x	x	x	x	x	x	PORTC.0作为I/O口
1	x	x	x	x	x	x	x	PORTC.0作为AN7通道

*注: 表格只列出ADC和I/O共享之间的关系, 若有第三共享功能且有效, 则作为第三功能使用。



系统寄存器: (模/数转换通道控制寄存器)

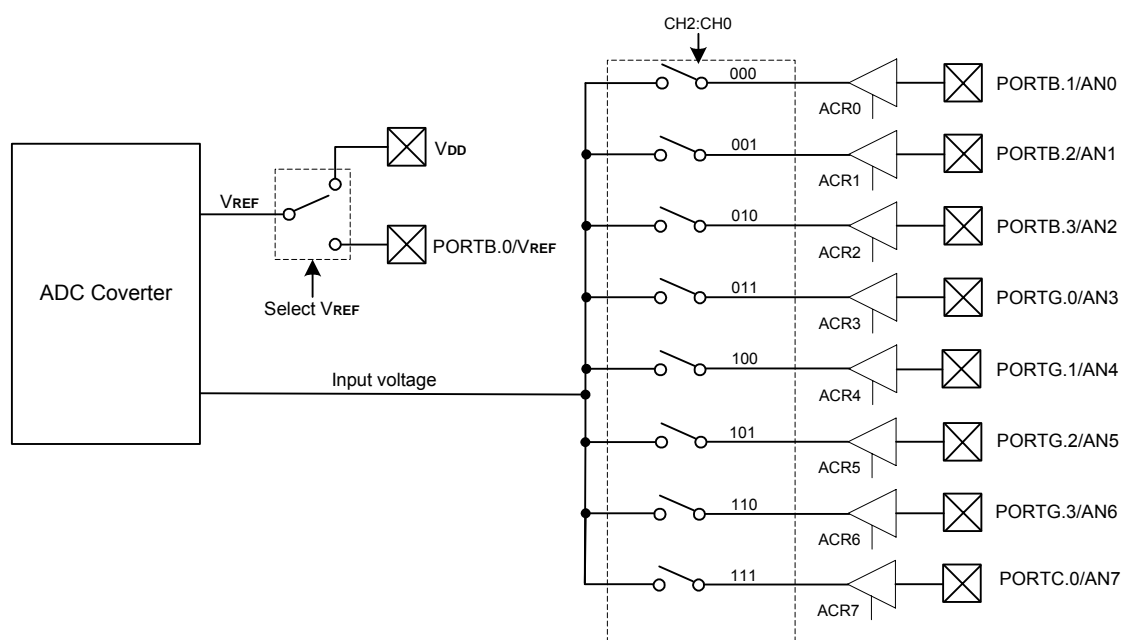
地址	第3位	第2位	第1位	第0位	读/写	说明
\$14	-	CH2	CH1	CH0	读/写	ADC转换通道选择寄存器
	X	0	0	0	读/写	ADC通道AN0
	X	0	0	1	读/写	ADC通道AN1
	X	0	1	0	读/写	ADC通道AN2
	X	0	1	1	读/写	ADC通道AN3
	X	1	0	0	读/写	ADC通道AN4
	X	1	0	1	读/写	ADC通道AN5
	X	1	1	0	读/写	ADC通道AN6
	X	1	1	1	读/写	ADC通道AN7

系统寄存器: (模/数转换结果寄存器)

地址	第3位	第2位	第1位	第0位	读/写	说明
\$39B	-	-	A1	A0	只读	ADC数据低位寄存器
\$39C	A5	A4	A3	A2	只读	ADC数据中位寄存器
\$39D	A9	A8	A7	A6	只读	ADC数据高位寄存器

系统寄存器: (模数转换控制寄存器)

地址	第3位	第2位	第1位	第0位	读/写	说明
\$15	GO/DONE	TADC1	TADC0	ADCS	读/写	第0位: ADC转换时间控制寄存器 第2-1位: ADC时钟周期选择寄存器 第3位: ADC状态标志寄存器
	X	X	X	0	读/写	A/D转换时间 = 14 t _{AD}
	X	X	X	1	读/写	A/D转换时间 = 112 t _{AD}
	X	0	0	X	读/写	ADC转换时钟周期t _{AD} = 4 t _{osc}
	X	0	1	X	读/写	ADC转换时钟周期t _{AD} = 8 t _{osc}
	X	1	0	X	读/写	ADC转换时钟周期t _{AD} = 16 t _{osc}
	X	1	1	X	读/写	ADC转换时钟周期t _{AD} = 32 t _{osc}
	0	X	X	X	读/写	ADC转换完成
	1	X	X	X	读/写	置“1”启动A/D转换, 转换过程中保持GO/DONE = 1



模/数转换器示意图

注意:

- 正确选择ADC转换时钟周期 t_{AD} , 保证 $1\mu s \leq t_{AD} \leq 33.4\mu s$ 。
- 当完成ADC转换后, 将产生模/数转换中断 (如果模/数转换中断允许)。
- 模拟输入通道必须将其对应的PXCR (X = B, C, G) 位作为输入。
- 如果I/O端口已被选择为模拟输入端, 那么I/O功能和上拉电阻被禁止。
- 当模/数转换转换完成后, $\overline{GO}/\overline{DONE}$ 位由硬件自动清零。
- 在转换过程中将 $\overline{GO}/\overline{DONE}$ 位清零会中止当前的转换过程。
- 尚未完成转换过程而将 $\overline{GO}/\overline{DONE}$ 位清零的模/数转换将不会更新ADC转换结果寄存器内容。
- 在下一个A/D转换开始前需要等待 $4 \cdot t_{OSC}$ 的时间。
- ADC能在HALT方式下继续工作, 但在执行“STOP”指令后自动停止工作。
- ADC能将CPU从HALT方式下唤醒 (如果ADC中断允许)。



12. 脉冲宽度调制 (PWM)

SH67P61包含一个8+2位PWM模块。PWM模块可以产生周期和占空比分别可以调整的脉宽调制波形。PWM模块的工作模式由PWMC寄存器来设置。PWM输出的周期由PWMP寄存器来设置。而PWM输出波形的占空比由PWMD寄存器来设置。

系统寄存器\$20: PWM控制寄存器 (PWMC)

地址	第3位	第2位	第1位	第0位	读/写	说明
\$20	PWMS	TCK1	TCK0	PWM_EN	读/写	第0位: PWM输出允许设置寄存器 第2-1位: PWM时钟选择寄存器 第3位: PWM占空比的输出模式设置寄存器
	X	X	X	0	读/写	PWM功能关闭
	X	X	X	1	读/写	PWM功能打开
	X	0	0	X	读/写	PWM时钟 = t_{osc}^*
	X	0	1	X	读/写	PWM时钟 = $2 t_{osc}^*$
	X	1	0	X	读/写	PWM时钟 = $4 t_{osc}^*$
	X	1	1	X	读/写	PWM时钟 = $8 t_{osc}^*$
	0	X	X	X	读/写	PWM占空比输出普通模式 (高电平有效) (初始值)
	1	X	X	X	读/写	PWM占空比输出反转模式 (低电平有效)

PWM输出与PORTC.1共享

*: 此处 t_{osc} 表示系统时钟源频率, 即选中的振荡器频率。

系统寄存器\$21-\$22: PWM周期控制寄存器 (PWMP)

地址	第3位	第2位	第1位	第0位	读/写	说明
\$21	PP.3	PP.2	PP.1	PP.0	读/写	PWM周期低位寄存器 (4位)
\$22	PP.7	PP.6	PP.5	PP.4	读/写	PWM周期高位寄存器 (4位)

PWM输出周期 = [PP.7, PP.0] X PWM时钟。

当[PP.7, PP.0] = 00H, 如果PWMS位设置为0, PWM输出低电平。

当[PP.7, PP.0] = 00H, 如果PWMS位设置为1, PWM输出高电平。

系统寄存器\$24-\$26: PWM占空比控制寄存器 (PWMD)

地址	第3位	第2位	第1位	第0位	读/写	说明
\$24	-	-	PDF.1	PDF.0	读/写	PWM占空比微调寄存器 (2位)
\$25	PD.3	PD.2	PD.1	PD.0	读/写	PWM占空比低位寄存器 (4位)
\$26	PD.7	PD.6	PD.5	PD.4	读/写	PWM占空比高位寄存器 (4位)

PWM平均输出占空比 = ([PD.7, PD.0] + [PDF.1, PDF.0])/4 X PWM时钟。

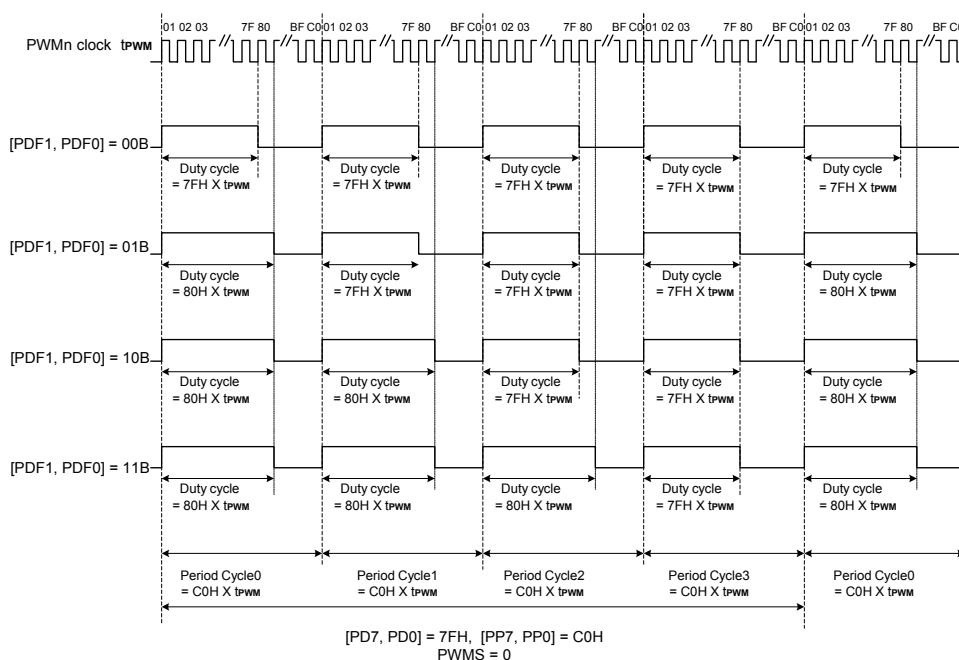
如果[PP.7, PP.0] ≤ [PD.7, PD.0], 当PWMS位设置为0, PWM输出高电平。

如果[PP.7, PP.0] ≤ [PD.7, PD.0], 如果PWMS位设置为1, PWM输出低电平。



系统寄存器\$24: PWM占空比微调寄存器 (PWMDF)

地址	第3位	第2位	第1位	第0位	读/写	说明
\$24	-	-	PDF.1	PDF.0	读/写	PWM占空比微调寄存器
	-	-	0	0	读/写	占空比 = [PD.7, PD0]于周期0, 1, 2, 3
	-	-	0	1	读/写	占空比 = [PD.7, PD0]+1于周期0 占空比 = [PD.7, PD0]于周期1, 2, 3
	-	-	1	0	读/写	占空比 = [PD.7, PD0]+1于周期0, 1 占空比 = [PD.7, PD0]于周期2, 3
	-	-	1	1	读/写	占空比 = [PD.7, PD0]+1于周期0, 1, 2 占空比 = [PD.7, PD0]于周期3



8+2 bit PWM输出波形

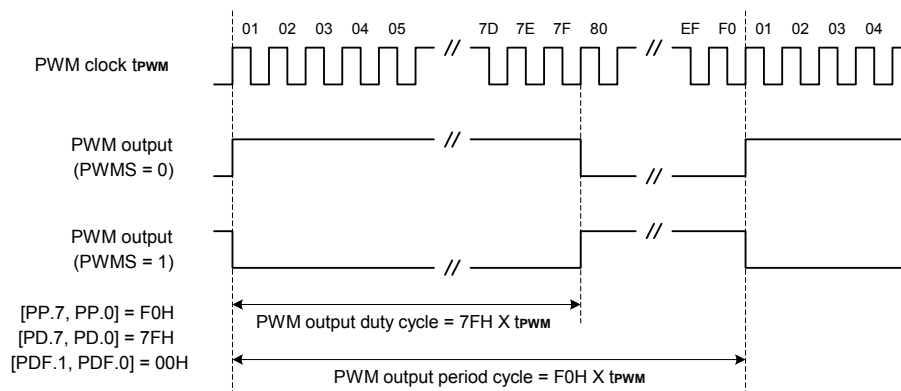
编程步骤:

1. 选择PWM模块时钟源。
2. 通过写适当的值到PWM周期控制寄存器 (PWMP) 设置PWM周期: 首先设置低四位, 然后设置高四位。
3. 通过写适当的值到PWM占空比控制寄存器 (PWMD) 设置PWM占空比: 先设置低四位, 然后设置高四位。
4. 通过写PWM控制寄存器 (PWMC) 的PWMS位选择PWM占空比的输出模式。
5. 为了输出适当的PWM波形, 通过写PWM控制寄存器 (PWMC) 中的PWM_EN位为“1”来允许PWM模块工作。
6. 如果PWM周期或者占空比需要改变, 操作流程如同步骤2或者步骤3说明。修改后的重载计数器的值在下一个周期开始有效。

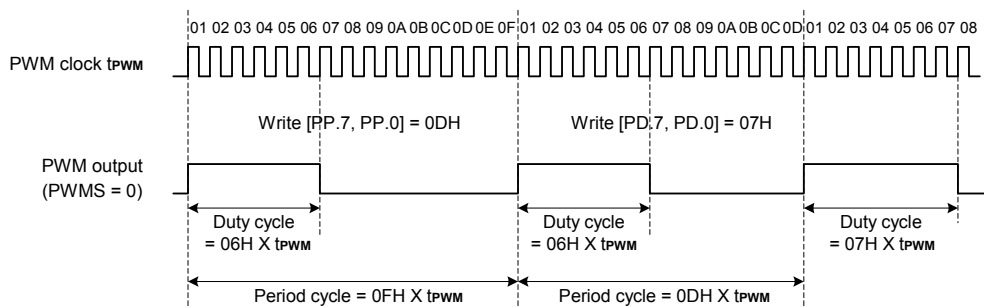


注意:

- 如果选择PORTC.1作为PWM输出, 其I/O功能和上拉电阻将无效。
- PWM在HALT模式下仍能继续工作, 当执行STOP指令时自动停止。



PWM输出



PWM输出周期或者占空比周期变化



13. 低电压复位 (LVR)

LVR用于监控电源电压并产生芯片内部复位。它一般用于交流供电电路或有大负载的电路, 这些电路工作时负载的启动会引起器件工作电压暂时低于电路的最低允许工作电压。

LVR功能可以通过代码选项永久开启或禁止。

当LVR功能开启时其功能如下:

- 当 $V_{DD} \leq V_{LVR}$ 时产生系统复位
- 当 $V_{DD} > V_{LVR}$ 时释放系统复位

这里, V_{DD} 代表电源电压, V_{LVR} 代表LVR检测电压, 有两档选择 (代码选项)

LVR标志在LVR复位后仍然保存, 用户需通过软件清'0'。

系统寄存器: \$1F

地址	第3位	第2位	第1位	第0位	读/写	说明
\$1F	LVR	-	-	-	读/写	第3位: 低电压复位标志寄存器 (只读和写0)
	0	X	X	X	读/写	无低电压复位
	1	X	X	X	读/写	低电压复位

14. ROM数据读出列表 (RDT)

系统寄存器

地址	第3位	第2位	第1位	第0位	读/写	说明
\$380	RDT.3	RDT.2	RDT.1	RDT.0	读/写	ROM数据列表地址/数据寄存器
\$381	RDT.7	RDT.6	RDT.5	RDT.4	读/写	ROM数据列表地址/数据寄存器
\$382	RDT.11	RDT.10	RDT.9	RDT.8	读/写	ROM数据列表地址/数据寄存器
\$383	RDT.15	RDT.14	RDT.13	RDT.12	读/写	ROM数据列表地址/数据寄存器

RDT寄存器由一个13位只写地址寄存器 (RDT.12-RDT.0) 和一个16位只读ROM表数据读出寄存器组成 (RDT.15-RDT.0)。

为了读出ROM表数据, 用户应该先把寄存器高3位 (bit13-15) 置0, 再写入ROM表地址到RDT寄存器 (先是高字节后低字节), 在一条指令后, 指定地址的数据将会自动存入RDT寄存器 (写入地址的最低位寄存器将会启动数据读出动作)。



15. 音频发生器

SH67P61有两个14位的音频发生器。音频发生器可以产生特定频率的方波。

音频发生器控制寄存器 (TGCR)

地址	第3位	第2位	第1位	第0位	读/写	说明
\$384	TG1.3	TG1.2	TG1.1	TG1.0	读/写	音频发生器1寄存器1
\$385	TG1.7	TG1.6	TG1.5	TG1.4	读/写	音频发生器1寄存器2
\$386	TG1.11	TG1.10	TG1.9	TG1.8	读/写	音频发生器1寄存器3
\$387	-	-	TG1.13	TG1.12	读/写	音频发生器1寄存器4
\$388	TG2.3	TG2.2	TG2.1	TG2.0	读/写	音频发生器2寄存器1
\$389	TG2.7	TG2.6	TG2.5	TG2.4	读/写	音频发生器2寄存器2
\$38A	TG2.11	TG2.10	TG2.9	TG2.8	读/写	音频发生器2寄存器3
\$38B	-	-	TG2.13	TG2.12	读/写	音频发生器2寄存器4

音频发生器音量控制寄存器 (TVCR)

地址	第3位	第2位	第1位	第0位	读/写	说明
\$38C	TV1.3	TV1.2	TV1.1	TV1.0	读/写	音频发生器1音量低位寄存器
\$38D	TG1EN	TV1.6	TV1.5	TV1.4	读/写	第2-0位: 音频发生器1音量高位寄存器 第3位: 音频发生器1允许寄存器
\$38E	TV2.3	TV2.2	TV2.1	TV2.0	读/写	音频发生器2音量低位寄存器
\$38F	TG2EN	TV2.6	TV2.5	TV2.4	读/写	第2-0位: 音频发生器2音量高位寄存器 第3位: 音频发生器2允许寄存器

音量控制寄存器用7Bit寄存器控制音频发生器的输出电平。

TGxEN (X = 1, 2): 音频发生器x允许

0: 音频发生器x禁止 (默认)

1: 音频发生器x允许

编程注意事项:

当音频发生器工作时, 为了避免漏电, 不可以执行HALT或STOP指令。

不要同时允许两个音频发生器通道来产生同一个音调, 否则将产生一些无法预知的错误。如果必须同时使用2个通道 (例如. 为了播放双通道音乐), 不要让曲调长时间产生相同的音调, 这样才不会发生错误, 即使发生错误, 也会被听众忽略。

音频发生器输出波形的频率是从OSC频率分频得来, 其具体频率可以从下式得到:

$$\text{Tone output frequency} = \frac{f_{osc}}{8 \times N}$$

其中, N = 4000H - TGCR (TGx.13 - TGx.0)

x = 1 or 2



音乐表1

下表是音频发生器通道1在OSC = 10MHz下的音乐范围参考表

音符	理想频率	N	TGCR (TGx.13-TGx.0)	实际频率	差错率%	音符	理想频率	N	TGCR (TGx.13-TGx.0)	实际频率	差错率%
#D2	77.78	16071	0139	77.78	0.00%	D5	587.33	2128	37B0	587.41	0.01%
E2	82.41	15168	04C0	82.41	0.00%	#D5	622.25	2009	3827	622.20	-0.01%
F2	87.31	14317	0813	87.31	0.00%	E5	659.26	1896	3898	659.28	0.00%
#F2	92.50	13514	0B36	92.50	0.00%	F5	698.46	1790	3902	698.32	-0.02%
G2	98.00	12755	0E2D	98.00	0.00%	#F5	739.99	1689	3967	740.08	0.01%
#G2	103.82	12040	10F8	103.82	0.00%	G5	783.99	1594	39C6	784.19	0.03%
A2	110.00	11364	139C	110.00	0.00%	#G5	830.61	1505	3A1F	830.56	-0.01%
#A2	116.54	10726	161A	116.54	0.00%	A5	880.00	1420	3A74	880.28	0.03%
B2	123.47	10124	1874	123.47	0.00%	#A5	932.33	1341	3AC3	932.14	-0.02%
C3	130.81	9556	1AAC	130.81	0.00%	B5	987.77	1265	3B0F	988.14	0.04%
#C3	138.59	9019	1CC5	138.60	0.00%	C6	1046.5	1194	3B56	1046.90	0.04%
D3	146.83	8513	1EBF	146.83	0.00%	#C6	1108.7	1127	3B99	1109.14	0.04%
#D3	155.56	8035	209D	155.57	0.01%	D6	1174.7	1064	3BD8	1174.81	0.01%
E3	164.81	7584	2260	164.82	0.01%	#D6	1244.5	1004	3C14	1245.02	0.04%
F3	174.61	7159	2409	174.61	0.00%	E6	1318.5	948	3C4C	1318.57	0.00%
#F3	185.00	6757	259B	184.99	0.00%	F6	1396.9	895	3C81	1396.65	-0.02%
G3	196.00	6378	2716	195.99	-0.01%	#F6	1480.0	845	3CB3	1479.29	-0.05%
#G3	207.65	6020	287C	207.64	0.00%	G6	1568.0	797	3CE3	1568.38	0.02%
A3	220.00	5682	29CE	219.99	0.00%	#G6	1661.2	752	3D10	1662.23	0.06%
#A3	233.08	5363	2B0D	233.08	0.00%	A6	1760.0	710	3D3A	1760.56	0.03%
B3	246.94	5062	2C3A	246.94	0.00%	#A6	1864.7	670	3D62	1865.67	0.05%
C4	261.63	4778	2D56	261.62	-0.01%	B6	1975.5	633	3D87	1974.72	-0.04%
#C4	277.18	4510	2E62	277.16	-0.01%	C7	2093.0	597	3DAB	2093.80	0.04%
D4	293.66	4257	2F5F	293.63	-0.01%	#C7	2217.5	564	3DCC	2216.31	-0.05%
#D4	311.13	4018	304E	311.10	-0.01%	D7	2349.3	532	3DEC	2349.62	0.01%
E4	329.63	3792	3130	329.64	0.00%	#D7	2489.0	502	3E0A	2490.04	0.04%
F4	349.23	3579	3205	349.26	0.01%	E7	2637.0	474	3E26	2637.13	0.00%
#F4	369.99	3378	32CE	370.04	0.01%	F7	2793.8	447	3E41	2796.42	0.09%
G4	392.00	3189	338B	391.97	-0.01%	#F7	2960.0	422	3E5A	2962.09	0.07%
#G4	415.30	3010	343E	415.28	0.00%	G7	3136.0	399	3E71	3132.83	-0.10%
A4	440.00	2841	34E7	439.99	0.00%	#G7	3322.4	376	3E88	3324.47	0.06%
#A4	466.16	2681	3587	466.24	0.02%	A7	3520.0	355	3E9D	3521.13	0.03%
B4	493.88	2531	361D	493.88	0.00%	#A7	3729.3	335	3EB1	3731.34	0.05%
C5	523.25	2389	36AB	523.23	0.00%	B7	3951.1	316	3EC4	3955.70	0.12%
#C5	554.37	2255	3731	554.32	-0.01%	C8	4186.0	299	3ED5	4180.60	-0.13%



音乐表2

下表是音频发生器通道1在OSC = 4MHz下的音乐范围参考表

音符	理想频率	N	TGCR (TGx.13-TGx.0)	实际频率	差错率%	音符	理想频率	N	TGCR (TGx.13-TGx.0)	实际频率	差错率%
B1	61.73	8100	205C	61.73	0.00%	C5	523.25	956	3C44	523.01	-0.05%
C2	65.10	7680	2200	65.10	0.01%	#C5	554.37	902	3C7A	554.32	-0.01%
#C2	69.29	7216	23D0	69.29	0.00%	D5	587.33	851	3CAD	587.54	0.04%
D2	73.42	6810	2566	73.42	0.00%	#D5	622.25	804	3CDC	621.89	-0.06%
#D2	77.78	6428	26E4	77.78	0.01%	E5	659.26	758	3D0A	659.63	0.06%
E2	82.41	6067	284D	82.41	0.00%	F5	698.46	716	3D34	698.32	-0.02%
F2	87.31	5727	29A1	87.31	0.00%	#F5	739.99	676	3D5C	739.64	-0.05%
#F2	92.50	5405	2AE3	92.51	0.01%	G5	783.99	638	3D82	783.70	-0.04%
G2	98.00	5102	2C12	98.00	0.00%	#G5	830.61	602	3DA6	830.56	-0.01%
#G2	103.82	4816	2D30	103.82	0.00%	A5	880.00	568	3DC8	880.28	0.03%
A2	110.00	4545	2E3F	110.01	0.01%	#A5	932.33	536	3DE8	932.84	0.05%
#A2	116.54	4290	2F3E	116.55	0.01%	B5	987.77	506	3E06	988.14	0.04%
B2	123.47	4050	302E	123.46	-0.01%	C6	1046.5	478	3E22	1046.03	-0.05%
C3	130.81	3822	3112	130.82	0.01%	#C6	1108.7	451	3E3D	1108.65	0.00%
#C3	138.59	3608	31E8	138.58	-0.01%	D6	1174.7	426	3E56	1173.71	-0.08%
D3	146.83	3405	32B3	146.84	0.01%	#D6	1244.5	402	3E6E	1243.78	-0.06%
#D3	155.56	3214	3372	155.57	0.01%	E6	1318.5	379	3E85	1319.26	0.06%
E3	164.81	3034	3426	164.80	-0.01%	F6	1396.9	358	3E9A	1396.65	-0.02%
F3	174.61	2863	34D0	174.58	-0.02%	#F6	1480.0	338	3EAE	1479.29	-0.05%
#F3	185.00	2703	3571	184.98	-0.01%	G6	1568.0	319	3EC1	1567.40	-0.04%
G3	196.00	2551	3609	196.00	0.00%	#G6	1661.2	301	3ED3	1661.13	0.00%
#G3	207.65	2408	3698	207.64	0.00%	A6	1760.0	284	3EE4	1760.56	0.03%
A3	220.00	2273	371F	219.97	-0.01%	#A6	1864.7	268	3EF4	1865.67	0.05%
#A3	233.08	2145	379F	233.10	0.01%	B6	1975.5	253	3F03	1976.28	0.04%
B3	246.94	2025	3817	246.91	-0.01%	C7	2093.0	239	3F11	2092.05	-0.05%
C4	261.63	1911	3889	261.64	0.01%	#C7	2217.5	225	3F1F	2222.22	0.21%
#C4	277.18	1804	38F4	277.16	-0.01%	D7	2349.3	213	3F2B	2347.42	-0.08%
D4	293.66	1703	3959	293.60	-0.02%	#D7	2489.0	201	3F37	2487.56	-0.06%
#D4	311.13	1607	39B9	311.14	0.00%	E7	2637.0	190	3F42	2631.58	-0.21%
E4	329.63	1517	3A13	329.60	-0.01%	F7	2793.8	179	3F4D	2793.30	-0.02%
F4	349.23	1432	3A68	349.16	-0.02%	#F7	2960.0	169	3F57	2958.58	-0.05%
#F4	369.99	1351	3AB9	370.10	0.03%	G7	3136.0	159	3F61	3144.65	0.28%
G4	392.00	1276	3B04	391.85	-0.04%	#G7	3322.4	150	3F6A	3333.33	0.33%
#G4	415.30	1204	3B4C	415.28	0.00%	A7	3520.0	142	3F72	3521.13	0.03%
A4	440.00	1136	3B90	440.14	0.03%	#A7	3729.3	134	3F7A	3731.34	0.05%
#A4	466.16	1073	3BCF	465.98	-0.04%	B7	3951.1	127	3F81	3937.01	-0.36%
B4	493.88	1012	3C0C	494.07	0.04%	C8	4186.0	119	3F89	4201.68	0.37%



16. 看门狗定时器 (WDT)

看门狗定时器是一个递减计数器，拥有独立内建RC振荡器作为时钟源，定时器溢出时，WDT将复位CPU。通过设置代码选项OP_WDT可以允许或禁止该功能。

WDT控制位 (\$1E.2-0) 用来选择不同的溢出时间。

在非STOP模式下，如果看门狗功能允许 (OP_WDT = 1)，当定时器溢出后，WDT溢出标志 (\$1E.3) 将由硬件自动设置为“1”，WDT唤醒中断标志 (\$17.3) 为“0”。通过读或者写系统寄存器\$1E，WDT会在溢出前重新开始计数。

在STOP模式下，如果允许WDT中断唤醒STOP功能 (OP_WDT = 1, OP_WDT_STOP = 11)，当看门狗定时器溢出时，WDT唤醒中断标志 (\$17.3) 将由硬件自动设置为“1”，WDT溢出标志 (\$1E.3) 为“0”，STOP模式被唤醒，但不会复位CPU。

在STOP模式下，如果禁止WDT中断唤醒STOP功能 (OP_WDT = 1, OP_WDT_STOP = 10)，当看门狗定时器溢出时，WDT唤醒中断标志 (\$17.3) 为“0”，WDT溢出标志 (\$1E.3) 为“1”，复位CPU。

如果OP_WDT_STOP = 0x，即使看门狗功能允许 (OP_WDT = 1)，WDT在STOP模式下停止工作。

系统寄存器\$1E:

地址	第3位	第2位	第1位	第0位	读/写	说明
\$1E	WDT	WDT.2	WDT.1	WDT.0	读/写 只读	第2-0位: 看门狗定时器控制寄存器 第3位: 看门狗定时器溢出标志寄存器 (只读)
	X	0	0	0	读/写	WDT溢出周期为4096ms
	X	0	0	1	读/写	WDT溢出周期为1024ms
	X	0	1	0	读/写	WDT溢出周期为256ms
	X	0	1	1	读/写	WDT溢出周期为128ms
	X	1	0	0	读/写	WDT溢出周期为64ms
	X	1	0	1	读/写	WDT溢出周期为16ms
	X	1	1	0	读/写	WDT溢出周期为4ms
	X	1	1	1	读/写	WDT溢出周期为1ms
	0	X	X	X	只读	未发生WDT溢出复位
	1	X	X	X	只读	WDT溢出, 发生WDT复位

注意: 看门狗定时器溢出周期是当 $V_{DD} = 5V$ 时的参考值。

其它外部中断请求标志寄存器: \$17

地址	第3位	第2位	第1位	第0位	读/写	说明
\$17	WDTIF	-	-	-	读/写	第3位: WDT STOP唤醒中断请求标志位

该寄存器只能清0。



17. 中断

SH67P61有四个中断源:

- Timer0中断
- Timer1中断
- 键盘扫描中断 (包括自动键扫中断和触摸按键中断)
- 外部中断 (包括PORTB, PORTG.3-1, PORTJ.0中断 (下降沿), ADC中断, TWI中断, 看门狗中断)

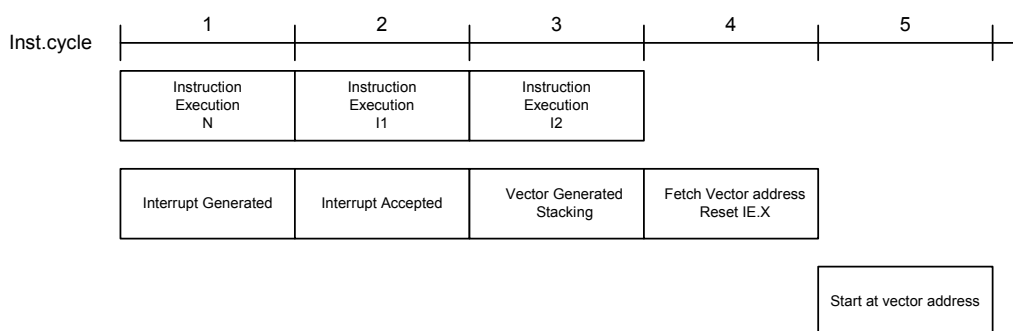
中断控制标志位和中断服务

中断控制标志位为系统寄存器的\$00和\$01。这两个寄存器能够由软件访问和设置。芯片上电复位后, 这些标志位被清0。

系统寄存器

地址	第3位	第2位	第1位	第0位	读/写	说明
\$00	IET0	IET1	IEKEY	IEEX	读/写	中断允许标志寄存器
\$01	IRQT0	IRQT1	IRQKEY	IRQEX	读/写	中断请求标志寄存器

当IE_x设置为1且有中断请求时 (IRQ_x为1), 中断被激活并且根据中断优先级产生相应的中断矢量地址。当发生中断时, PC和CY标志将被保存在堆栈存储器中, 同时程序跳转至中断服务矢量地址处执行。在中断发生后, 所有中断允许标志 (IE_x) 自动复位为0, 因此在IRQ_x = 1时IE_x标志再次设置为1时, 将可能再次产生中断。



中断服务流程图

中断嵌套

在CPU中断服务期间, 用户可以在中断返回前设置任何中断允许标志。中断服务流程图中标示下个中断和将要发生的下一个中断嵌套。如果中断请求已经产生且执行允许IE使能的指令N, 那么在两个指令周期后将执行中断程序。但是, 如果指令I1或指令I2清除中断请求或允许标志, 那么中断服务将被取消。

定时器中断 (Timer0, Timer1)

Timer0, Timer1的计数时钟是以系统时钟 (Timer0或以外部时钟/事件T0) 为基准的。Timer计数值由\$FF到\$00溢出时将产生一个内部中断请求 (IRQT0, IRQT1 = 1), 如果中断允许标志被允许 (IET0, IET1 = 1) 则进入定时器中断服务程序。定时器中断同样也能用于从HALT模式唤醒CPU。

通过设置FSTP(\$23.2)位和T1SP(\$2F.0)位, Timer1可以在STOP状态下工作, Timer1中断同样也能用于从STOP模式唤醒CPU。

键盘扫描中断 (包括自动键扫中断和触摸按键中断)

键盘扫描中断包括自动键扫中断和触摸按键中断, 两者中任何一个发生中断时, 都将产生一个中断请求 (IRQKEY = 1)。如果键盘扫描中断允许 (IEKEY = 1), 外部中断服务流程将启动。键盘扫描中断可以用来将CPU从HALT模式唤醒。

■ 自动键扫中断

正确设置自动按键扫描功能, 当自动按键扫描结束时, 将产生一个中断请求 (AKEYIF = 1)。如果自动键扫中断允许 (AKEYIE = 1), 并且IEKEY = 1, 将产生中断请求 (IRQEX = 1)。自动键扫中断可以用来将CPU从HALT模式唤醒。

其它外部中断允许标志寄存器: \$16

地址	第3位	第2位	第1位	第0位	读/写	说明
\$16	-	-	AKEYIE	-	读/写	第1位: 自动键扫中断允许标志寄存器

**其它外部中断请求标志寄存器: \$17**

地址	第3位	第2位	第1位	第0位	读/写	说明
\$17	-	-	AKEYIF	-	读/写	第1位: 自动键扫中断请求标志寄存器

该寄存器只能清0。

■ 触摸按键中断

正确设置触摸按键功能, 当触摸按键扫描结束时, 将产生一个中断请求 (TKIF = 1)。如果触摸按键中断允许 (TKIE = 1), 并且 IEKEY = 1, 将产生中断请求 (IRQEX = 1)。

触摸按键中断可以用来将CPU从HALT模式唤醒。

该寄存器只能清0。

系统寄存器\$29: 触摸按键功能控制寄存器

地址	第3位	第2位	第1位	第0位	读/写	说明
\$29	-	-	TKIE	-	读/写	第1位: 中断允许控制位

系统寄存器\$2A: 中断响应寄存器

地址	第3位	第2位	第1位	第0位	读/写	说明
\$2A	TKIF	-	-	-	读/写	第3位: 模块中断标志位

该寄存器只能清0。

外部中断

外部中断包括 PORTB, PORTG.3-1, PORTJ.0 下降沿中断, AD 中断和 TWI 中断。发生任何外部中断, 都会产生一个内部中断请求 (IRQEX)。如果外部中断允许标志位允许 (IEEX), 外部中断服务流程会启动。

■ PORTB, PORTG, PORTJ 下降沿中断

PORTB和PORTG.3-1, PORTJ.0用作外部端口中断源。由于PORTB和PORTG.3-1, PORTJ.0是位可编程I/O端口, 因此只有PORTB和PORTG.3-1, PORTJ.0用作通用输入端口时, 引脚上V_{DD}到GND的跳变才能产生端口中断。而当PORTB和PORTG.3-1, PORTJ.0用作模拟输入 (ADC输入等) 时, 无法产生中断请求。

PORTB, PORTG中断允许标志寄存器

地址	第3位	第2位	第1位	第0位	读/写	说明
\$390	PBIEN.3	PBIEN.2	PBIEN.1	PBIEN.0	读/写	PORTB中断允许标志寄存器
\$392	PGIEN.3	PGIEN.2	PGIEN.1	PJIEN.0	读/写	PORTG.3-1, PORTJ.0中断允许标志寄存器

PB/J/GIEN.n, (n = 0, 1, 2, 3)

0: 禁止端口中断。(初始值)

1: 允许端口中断。

PORTB, PORTG中断请求标志寄存器

地址	第3位	第2位	第1位	第0位	读/写	说明
\$391	PBIF.3	PBIF.2	PBIF.1	PBIF.0	读/写	PORTB中断请求标志寄存器
\$393	PGIF.3	PGIF.2	PGIF.1	PJIF.0	读/写	PORTG.3-1, PORTJ.0中断请求标志寄存器

PB/J/GIF.n, (n = 0, 1, 2, 3)

0: 没有发生端口中断。(初始值)

1: 已经发生端口中断。

该寄存器只能清0。

端口中断应用注意事项:

当端口下降沿中断允许有效时, I/O端口的任何输入引脚的下降沿将会置PBIF.x (PCIF.x) = 1。如果PBIEN.x (PCIEN.x) = 1, 并且 IEEX = 1, 将产生中断请求 (IRQEX = 1)。

端口中断可以用来将CPU从HALT或者STOP模式唤醒。



■ ADC中断

当A/D转换完成时,将产生一个中断请求 (ADIF = 1)。如果ADC中断允许 (ADIE = 1), 并且IEEX = 1, 将产生中断请求 (IRQEX = 1)。A/D中断可以用来将CPU从HALT模式唤醒。

其它外部中断允许标志寄存器: \$16

地址	第3位	第2位	第1位	第0位	读/写	说明
\$16	-	-	-	ADIE	读/写	第0位: ADC中断允许标志寄存器

其它外部中断请求标志寄存器: \$17

地址	第3位	第2位	第1位	第0位	读/写	说明
\$17	-	-	-	ADIF	读/写	第0位: ADC中断请求标志寄存器

该寄存器只能清0。

TWI控制寄存器1: \$3C6

地址	第3位	第2位	第1位	第0位	读/写	说明
\$3C6	-	ETWI	-	-	读/写	第2位: TWI中断允许控制位

TWI控制寄存器2: \$3C7

地址	第3位	第2位	第1位	第0位	读/写	说明
\$3C7	-	-	-	TWIF	读/写	第0位: TWI中断标志位

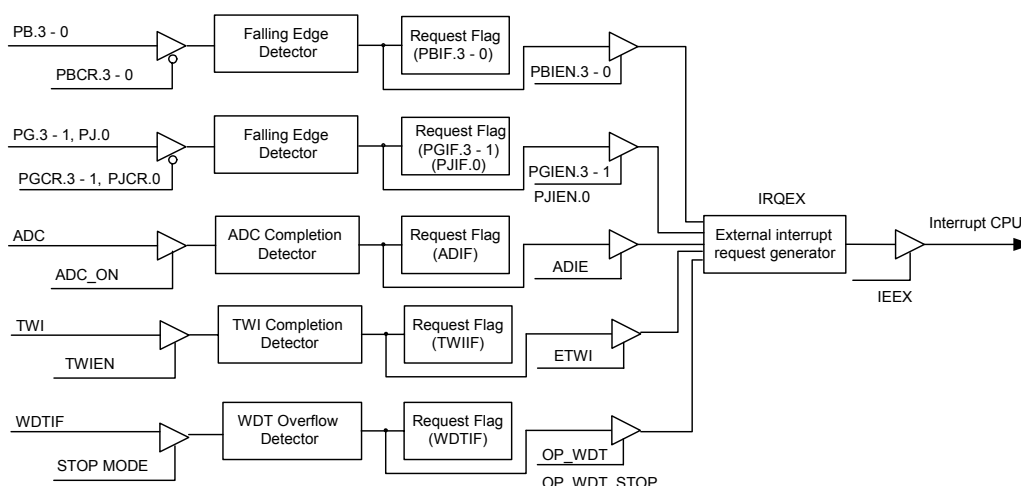
■ 看门狗中断

若选择代码选项OP_WDT = 1且OP_WDT_STOP = 11, 允许看门狗功能在STOP模式下工作, 此时当看门狗定时器溢出时, 可以唤醒STOP模式。其它选项看门狗功能或者被禁止, 或者产生CPU复位, 详见代码选项章节。

其它外部中断请求标志寄存器: \$17

地址	第3位	第2位	第1位	第0位	读/写	说明
\$17	WDTIF	-	-	-	读/写	第3位:WDT STOP唤醒中断请求标志位

该寄存器只能清0。



端口 (包括其他外部中断源) 中断功能模块示意图



18. HALT和STOP模式

在执行HALT指令后, CPU将进入待机模式1 (HALT)。在HALT模式下, CPU将停止工作。但是其周边电路 (Timer0, Timer1, ADC, PWM, 看门狗定时器, LCD/LED, 自动键扫, TWI) 将继续工作。

在执行STOP指令后, CPU将进入待机模式2 (STOP)。在STOP模式下, 除了看门狗定时器电路及Timer1电路 (如果允许) 外, 整个芯片将停止工作 (在STOP模式下由寄存器\$23控制振荡器的开/关)。

在HALT模式下, 发生任何中断CPU将被唤醒。

在STOP模式下, 如果任何端口中断发生或者看门狗定时器溢出 (WDT打开) 或Timer1溢出 (如果允许) CPU将被唤醒。

当通过任何中断, CPU从HALT/STOP被唤醒, 将会首先执行相关中断服务子程序。然后才会执行HALT/STOP的下一条指令。

19. 预热计数器

本芯片内建振荡器预热计数器, 它能消除振荡器在下列情况下起振时的不稳定状态:

A. 上电复位

上电复位时, $f_{OSC} = 32.768\text{kHz}$ 晶体振荡器预热计数器预分频比为 $1/2^{15}$ (32768)。

上电复位时, $f_{OSC} = 32.768\text{kHz}$ 内部RC振荡器预热计数器预分频比为 $1/2^7$ (128)。

B. WDT复位, LVR复位

上电复位时, $f_{OSC} = 32.768\text{kHz}$ 晶体振荡器预热计数器预分频比为 $1/2^{15}$ (32768)。

上电复位时, $f_{OSC} = 32.768\text{kHz}$ 内部RC振荡器预热计数器预分频比为 $1/2^7$ (128)。

C. 由STOP模式唤醒

系统时钟	32.768kHz在STOP模式下	预热计数器预分频比
内部10MHz高频振荡器	-	$1/2^7$
外部晶体/陶瓷高频振荡器	-	$1/2^{12}$
内部32.768kHz RC振荡器	打开	$1/2^2$
	关闭	$1/2^7$
外部32.768kHz 晶体振荡器	打开	$1/2^2$
	关闭	$1/2^{15}$

注意:

- (1) STOP模式唤醒时, 预热计数器的计数时钟源为进入STOP前的系统时钟源。
- (2) STOP模式唤醒时, 系统频率自动恢复到进入STOP前的频率。
- (3) 如果进STOP时系统时钟为高频, 并且进入STOP后高低频均关闭, 当STOP被唤醒时, 系统时钟默认为高频。由于高频warmup时间远小于低频warmup时间, 因此当高频时钟建立时, 低频时钟还处于wawrmup过程中, 此时如果将系统时钟切换到低频, 可能会有意料之外情况出现。因此, 对于这种应用, 注意要等待低频稳定建立后再进行切换。



20. 指令编程烧写模式

SH67P61有两种烧写模式: 工具烧写模式和指令烧写模式。

ROM \$0000 - \$17FF区间用工具烧写模式烧写。\$1800 - \$187F区间用指令烧写模式烧写, 仅用于数据存储, 但只能写1, 不能写0。烧写过程中cpu仍有短时间停止工作。

用户需先对\$2B, \$2C寄存器进行操作, 允许指令烧写模式。然后在V_{PP}管脚外加11V电压, 之后分别对指令烧写地址寄存器, 指令烧写数据寄存器, 指令烧写控制寄存器和指令烧写锁定寄存器进行设置, 才能完成指令烧写功能。注意上电次序, 必须先V_{DD}上电, 然后V_{PP}才能上电, 否则芯片容易烧毁。

指令编程期间, LCD显示不受影响; Timer1如果选择32.768kHz时钟源也不受影响; 期间系统不响应任何中断, 但会保存中断请求标志, 当指令编程完成时会根据中断请求标志响应中断。

指令烧写控制寄存器\$2B - \$2C

地址	第3位	第2位	第1位	第0位	读/写	说明
\$2B	SUSLO.7	SUSLO.6	SUSLO.5	SUSLO.4	读/写	指令烧写模式允许控制寄存器低4位
\$2C	SUSLO.3	SUSLO.2	SUSLO.1	SUSLO.0	读/写	指令烧写模式允许控制寄存器高4位

注意: 只有按下面的连续指令才能使指令烧写功能允许。

a. 05H→\$2B

b. 0AH→\$2C

除5AH外的其它数据将禁止指令烧写功能。

指令烧写地址寄存器\$39E - \$39F

地址	第3位	第2位	第1位	第0位	读/写	说明
\$39E	IPADR.3	IPADR.2	IPADR.1	IPADR.0	读/写	指令烧写地址低位寄存器
\$39F	-	IPADR.6	IPADR.5	IPADR.4	读/写	指令烧写地址高位寄存器

\$39F - \$39E寄存器值为\$00时, 对应的ROM地址为\$1800; \$39F - \$39E寄存器值为\$7F时, 对应的ROM地址为\$187F。

指令烧写数据寄存器与RDT的数据列表地址/数据寄存器共享, 当RDT5 = 0时RDT0-15作为RDT数据列表地址/数据寄存器, RDT5 = 1时, RDT0-15作为指令烧写数据寄存器。

指令烧写状态寄存器\$3A0

地址	第3位	第2位	第1位	第0位	读/写	说明
\$3A0	IPENF	IPOVF	-	RDT5	读/写	第0位: 地址共享控制寄存器 第2位: 指令烧写状态寄存器 第3位: 指令烧写允许标志寄存器
	X	X	X	0	读/写	RDT0-15作为RDT数据列表地址/数据寄存器
	X	X	X	1	读/写	RDT0-15作为指令烧写数据寄存器
	X	0	X	X	读/写	指令烧写未结束或者没有烧写操作
	X	1	X	X	只读	指令烧写结束
	0	X	X	X	只读	V _{PP} 没有高压输入, 指令烧写功能禁止
	1	X	X	X	只读	V _{PP} 高压输入, 指令烧写功能使能

指令烧写锁定寄存器\$3A1

地址	第3位	第2位	第1位	第0位	读/写	说明
\$3A1	IPLOCK.3	IPLOCK.2	IPLOCK.1	IPLOCK.0	读/写	指令烧写锁定寄存器

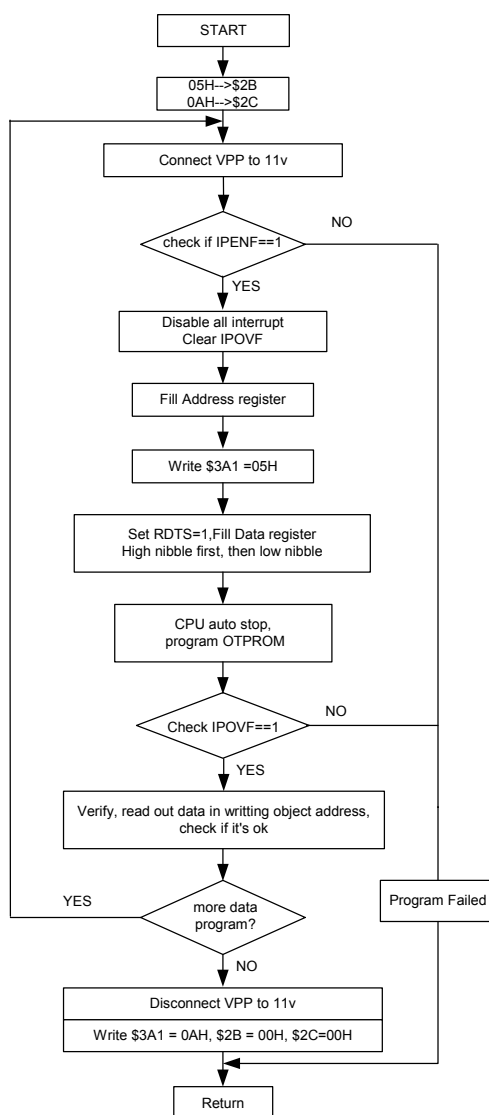


只有当指令烧写锁定寄存器的值为05H时, 指令烧写功能才能打开, 为其它值时指令烧写功能被关闭锁定。

指令烧写注意事项:

1. 检查IPENF是否为等于1, 如果不为1, 表示V_{PP}上没有高压, 指令烧写功能不能使用, 如果IPENF为1进行下列项。
2. 关闭所有中断。
3. 清除IPOVF。
4. 将需要烧写的地址写入指令烧写地址寄存器 (\$39F-\$39E)。
5. \$3A1写入05H, 然后将RDTS设置为1, 将需要烧写的的数据写入指令烧写数据寄存器, 先写高位, 后写低位, 低位数据写完后会自动激活烧写功能。
6. 检查IPOVF是否为1, 如果是, 则表示烧写成功, 如果不是, 表示烧写出现错误。
7. 如果烧写成功可以通过RDT功能检查写入的数据是否正确。
8. 如果需要继续烧写, 转到第1项, 如果结束烧写, 将0AH写入\$3A1。
9. 烧写完成后, 请立刻移除V_{PP}上的高压, 以免发生误烧写。

流程图如下:



注意: 烧写结束断开11V电压后, 软件应延时50个NOP时间后, 再写\$3A1, \$2B, \$2C寄存器。



21. 两线串行接口 (TWI)

SH67P61内置两线串行接口 (TWI), 支持主机/从机的收发功能。作为主机时, 数据传输速率可以选择。

TWI模块使用内部10MHz RC振荡器作为工作时钟, 与\$27的RCDIV1-0位值无关。当设置TWI模块功能允许时, 内部10MHz RC振荡器自动打开, 关闭TWI模块时, 如果内部10MHz RC振荡器不是当前时钟, 则自动关闭。

21.1. 主机发送模式

在主机发送模式中, 数据传输由主机到从机, 步骤如下:

(1) 初始化TWI

- 通过设置BR[1:0], 设置TWI波特率;
- 通过置1 ETWI位, 使能TWI中断。并且清0 TWIIF位;
- 通过置1 TWIEN位, 使能TWI功能;
- 置1 STA位来启动TWI, 产生一个START信号。

(2) 发送控制字

当发送一个START信号时, TWIIF置1且产生第一个TWI中断, STA位自动由硬件清0。软件必须先写控制字到TWIDAT中, 然后清0 TWIIF标志位以允许下一次中断。

(3) 接收从机返回ACK或NACK信号, 主机第2个中断产生 (第9个Clock)。

如果ACK = 0, 表明通信出错, 软件必须将置1 STA位以开始第二次通信, 或置1 STO位以中止通信。

(4) 传送数据

如果ACK = 1, 表明通信成功, 软件必须将下一次发送的新字节写入到TWIDAT寄存器。然后清除TWIIF标志并退出中断服务程序, 同样, 发送的数据会通过SDA数据线存储在TWIDAT寄存器中, 当8位数据发送完成后, 如果TWIDAT数据与发送的数据相同, ERR位置0, 否则ERR位会自动置1, 此时, 软件必须置1STA位以开始第二次通信, 或置1 STO位以中止通信。

复上述步骤(3), (4)直到所有字节都被发送完毕。

(5) 中止通讯

如果需要中止通讯, 主机必须置1 STO位来中止发送。如果总线中止, 硬件清0 STO位。

21.2. 主机接收模式

在主机接收模式中, 数据传输由从机到主机, 步骤如下:

(1) 初始化TWI

- 通过设置BR[1:0], 设置TWI波特率;
- 通过置1 ETWI位, 使能TWI中断。并且清0 TWIIF位;
- 通过置1 TWIEN位, 使能TWI;
- 置1 STA位来启动TWI, 产生一个START信号。

(2) 发送控制字

当发送一个START信号时, TWIIF置1且产生第一个TWI中断, STA位自动由硬件清0。软件必须先写控制字到TWIDAT中, 然后清0 TWIIF标志位以允许下一次中断。

(3) 接收从机返回ACK或NACK信号, 主机产生第2个中断 (第9个Clock)。

如果ACK = 0, 表明通信出错, 软件必须置1 STA位以开始第二次通信, 或置1 STO位以中止通信。

如果ACK = 1, 表明通信成功, 清除TWIIF标志, 然后退出中断服务程序。

(4) 当接收到新的数据时, 会产生中断

中断产生, 表明接收到数据, 软件从TWIDAT寄存器中得到数据, 然后置1 ACK位准备接收下一字节; 然后清除TWIIF标志并退出中断服务程序。

重复步骤(4)接收从机的后续数据。

(5) 中止通讯

如果需要中止通讯, 发NAK (清ACK位) 和置1 STO位。如果总线中止, 硬件清0 STO。



21.3. 从机发送模式

在从机发送模式中，数据传输由从机到主机，步骤如下：

(1) 初始化TWI

- a. 设置BR[1:0]无效；
- b. 将本机地址写入TWIADDR寄存器中；
- c. 根据需要置ACK = 0或1。当地址匹配时，如果ACK = 1，返回ACK信号；如果ACK = 0或地址不匹配，不会产生响应；
- d. 通过置1 ETWI位，使能TWI中断。并且清0 TWIIF位；
- e. 通过置1 TWIEN位，使能TWI功能。

(2) 检测START位

当检测到START位时（不产生中断），准备接收后续控制字节，否则，继续等待START位。

(3) 检查地址

接收8位数据，当7位地址数据匹配时，产生第一个中断。否则不产生中断。

如果地址匹配且ACK = 1，将要发送的数据写入TWIDAT寄存器中，清TWIIF并退出中断，同时释放同步时钟线。

(4) 后续数据发送

主机接收到8位数据，会返回ACK信号，第二个中断产生。

软件必须将下一个发送的新字节写入TWIDAT寄存器，并清TWIIF标志，退出中断服务程序，同时释放同步时钟线。

重复步骤(4)。

(5) 中止通讯

当检测到一个STOP位时，表明主机需要中止通讯，从机产生中断，此时对应的状态寄存器\$3CC-\$3CD = 00h，清TWIIF并退出中断，返回步骤(2)。

21.4. 从机接收模式

在从机接收模式中，数据传输由主机到从机，流程如下：

(1) 初始化TWI；

- a. 设置BR[1:0]无效；
- b. 将本机地址写入TWIADDR寄存器中；
- c. 根据需要置ACK = 0或1。当地址匹配时，如果ACK = 1，返回ACK信号；如果ACK = 0或地址不匹配，不会产生响应；
- d. 通过置1 ETWI位，使能TWI中断。并且清0 TWIIF位；
- e. 通过置1 TWIEN位，使能TWI。

(2) 检测START位

当检测到START位时（不产生中断），准备接收后续控制字节，否则，继续等待START位。

(3) 检查地址

接收8位数据，当7位地址数据匹配时，产生第一个中断。否则不产生中断。

如果地址匹配，将要接收的数据写入TWIDAT寄存器中，清TWIIF并退出中断，同时释放同步时钟线。

(4) 后续数据接收

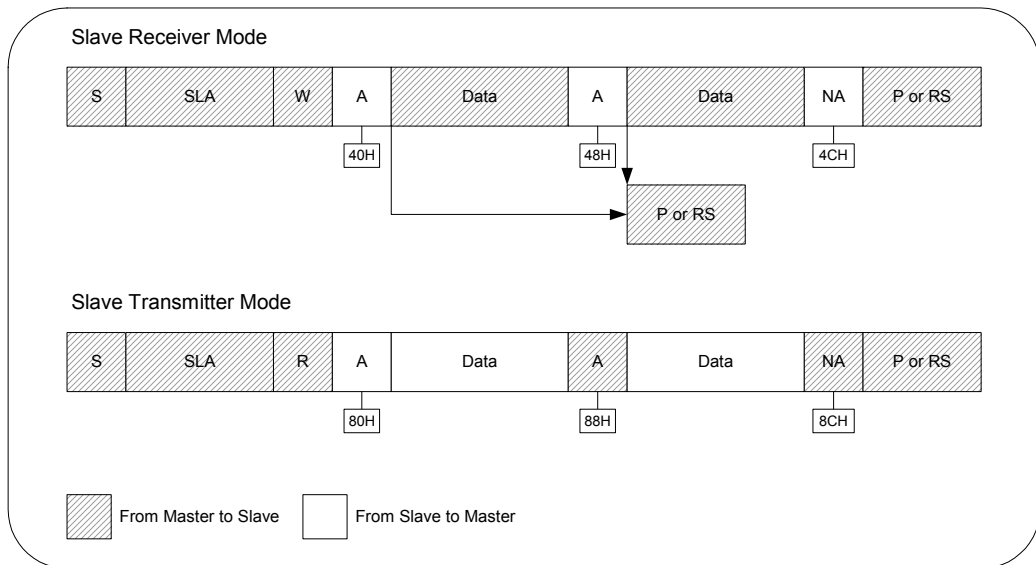
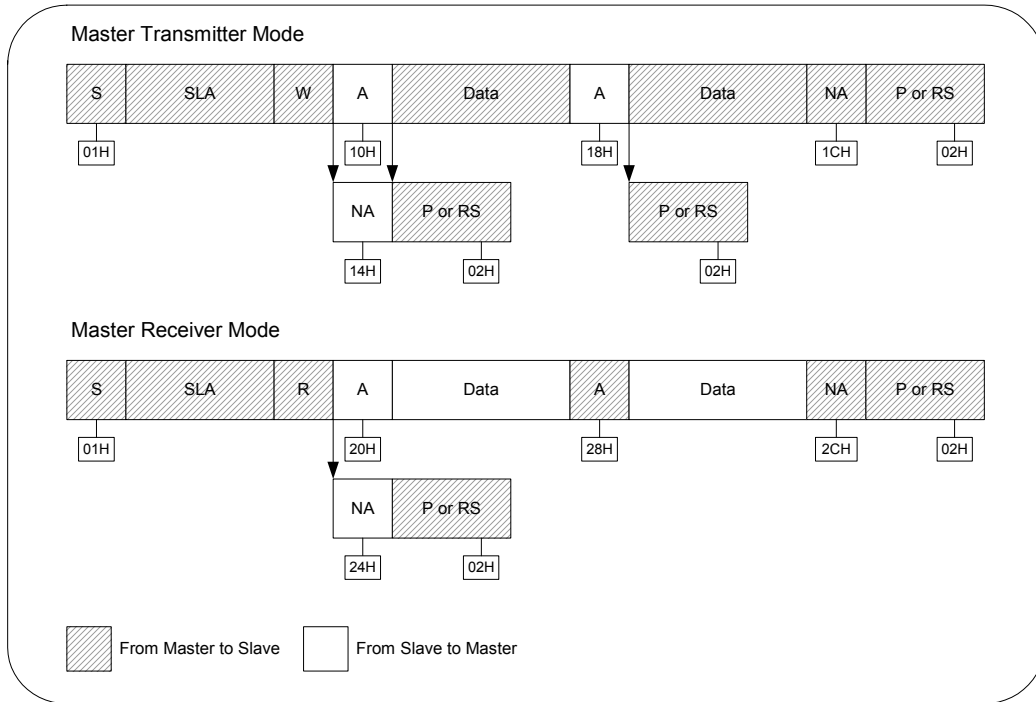
接收8位数据，并产生一个中断。

读TWIDAT数据，清TWIIF，返回ACK信号，并退出中断，同时释放同步时钟线。

重复步骤(4)。

(5) 中止通讯

当检测到一个STOP位时，表明主机需要中止通讯，从机产生中断，此时对应的状态寄存器\$3CC-\$3CD = 00h，清TWIIF并退出中断，返回步骤(2)。





TWI控制寄存器1: \$3C6

地址	第3位	第2位	第1位	第0位	读/写	说明
\$3C6	TWIEN	ETWI	BR1	BR0	读/写	第0-1位: 波特率选择位 第2位: TWI中断允许控制位 第3位: TWI功能允许控制位
	X	X	0	0	读/写	波特率 = internal RC 10MHz/200
	X	X	0	1	读/写	波特率 = internal RC 10MHz/100
	X	X	1	0	读/写	波特率 = internal RC 10MHz/50
	X	X	1	1	读/写	波特率 = internal RC 10MHz/25
	X	0	X	X	读/写	TWI中断禁止
	X	1	X	X	读/写	TWI中断允许
	0	X	X	X	读/写	TWI功能禁止
	1	X	X	X	读/写	TWI功能允许

TWI控制寄存器2: \$3C7

地址	第3位	第2位	第1位	第0位	读/写	说明
\$3C7	STA	STO	ACK	TWIIF	读/写	第0位: TWI中断标志位 第1位: 应答标志位 第2位: 停止控制位 第3位: 开始控制位
	X	X	X	0	读/写	TWI中断没有发生
	X	X	X	1	读/写	由硬件置1, TWI中断发生
	X	X	0	X	读/写	接收完一字节数据后不产生应答信号
	X	X	1	X	读/写	接收完一字节数据后产生应答信号
	X	0	X	X	读/写	在传送STOP信号后由硬件清0
	X	1	X	X	读/写	在主模式中, 由软件设置向TWI总线发出一个停止信号
	0	X	X	X	读/写	在传送第一个字节后由硬件清0, 或错误发生
	1	X	X	X	读/写	当总线闲置时, 由软件置1产生一个START或RESTART信号。如果同时置1 STA位和STO位, 传送START信号后再传送STOP信号。

TWI数据寄存器: \$3C8-\$3C9

地址	第3位	第2位	第1位	第0位	读/写	说明
\$3C8	D7	D6	D5	D4	读/写	TWI数据高4位寄存器 在接收模式, 存储收到的高4位数据; 在发送模式, 存储将要发送的高4位数据
\$3C9	D3	D2	D1	D0	读/写	TWI数据低4位寄存器 在接收模式, 存储收到的低4位数据; 在发送模式, 存储将要发送的低4位数据

注: 只有在TWIIF = 1时才能对数据寄存器进行读写操作。



TWI从地址寄存器: \$3CA-\$3CB

地址	第3位	第2位	第1位	第0位	读/写	说明
\$3CA	ADDR.6	ADDR.5	ADDR.4	ADDR.3	读/写	第3-0位: TWI从地址高4位寄存器
\$3CB	ADDR.2	ADDR.1	ADDR.0	GC	读/写	第3-1位: TWI从地址低3位寄存器 第0位: 通用调用位。置1时对通用地址(广播地址)及本机地址进行识别, 否则忽略

TWI状态寄存器: \$3CC-\$3CD

地址	第3位	第2位	第1位	第0位	读/写	说明
\$3CC	STS.7	STS.6	STS.5	STS.4	只读	TWI状态代码第7-4位
\$3CD	STS.3	STS.2	STS.1	STS.0	只读	TWI状态代码第3-0位

TWI时间溢出控制寄存器: \$3CE

地址	第3位	第2位	第1位	第0位	读/写	说明
\$3CE	ETOT	TOUT	-	-	读/写	TWI时间溢出控制寄存器
	0	X	X	X	读/写	TWI时间溢出控制禁止
	1	X	X	X	读/写	TWI时间溢出控制允许
	X	0	X	X	读/写	未发生时间溢出
	X	1	X	X	读/写	发生时间溢出

TWI状态列表

状态代码	描述
00H	空闲模式, SCL, SDA信号线被释放为高电平
0FH	总线忙状态。TWI模块正在进行数据传输
04H	仲裁丢失状态。在SLA+R/W或数据字节传输时丢失仲裁
05H	仲裁丢失状态。在作为主机SLA+R/W时, 或作为从机本机SLA+W已接收, ACK已经返回时丢失仲裁
06H	仲裁丢失状态。在作为主机SLA+R/W时, 或作为从机本机SLA+R已接收, ACK已经返回时丢失仲裁
08H	总线错误状态
01H	开始状态
02H	重新开始状态
10H	SLA+W已经传送, ACK已收到
14H	SLA+W已经传送, NAK已收到
18H	在主机模式, 数据字节已经传送, ACK已收到
1CH	在主机模式, 数据字节已经传送, NAK已收到
20H	SLA+R已经传送, ACK已收到
24H	SLA+R已经传送, NAK已收到
28H	在主机模式, 数据字节已经收到, ACK已发送
2CH	在主机模式, 数据字节已经收到, NAK已发送
40H	SLA+W已经收到, ACK已经发送
48H	在从机模式, 数据字节已经收到, ACK已发送
4CH	在从机模式, 数据字节已经收到, NAK已发送
80H	SLA+R已经收到, ACK已经发送
88H	在从机模式, 数据字节已经传送, ACK已收到
8CH	在从机模式, 数据字节已经传送, NAK已收到



TWI状态转换列表

当前状态	控制位状态					硬件反应	下一状态
	STA	STO	TWIEN	TWIIF	ACK		
00H	1	0	X	X	X	发送START信号, 清STA位, 置TWIIF	01H
	0	0	X	X	1	接收到本机的SLA+W, 返回ACK, 置TWIIF	40H
						接收到本机的SLA+R, 返回ACK, 置TWIIF	80H
	0	0	X	X	0	接收到本机的SLA+R/W, 返回NAK	00H
01H 或02H	0	0	X	0	X	发送SLA+W, 接收ACK, 置TWIIF	10H
						发送SLA+W, 接收NAK, 置TWIIF	14H
						发送SLA+R, 接收ACK, 置TWIIF	20H
						发送SLA+R, 接收NAK, 置TWIIF	24H
主机发送模式							
10H 或 18H	0	0	X	0	X	发送数据字节, 接收ACK, 置TWIIF	18H
						发送数据字节, 接收NAK, 置TWIIF	1CH
	1	0	X	0	X	发送rSTART信号, 清STA, 置TWIIF	02H
						发送STOP信号, 清STO, 释放SCL, SDA为高电平	00H
14H 或 1CH	1	0	X	0	X	先发送STOP信号, 然后发送START信号, 清STA, STO, 置TWIIF	01H
						发送rSTART信号, 清STA, 置TWIIF	02H
	0	1	X	0	X	发送STOP信号, 清STO, 释放SCL, SDA为高电平	00H
1	1	X	0	X	先发送STOP信号, 然后发送START信号, 清STA, STO, 置TWIIF	01H	
主机接收模式							
20H 或28H	0	0	X	0	1	接收数据字节, 返回ACK, 置TWIIF	28H
						接收数据字节, 返回NAK, 置TWIIF	2CH
24H 或2CH	1	0	X	0	X	发送rSTART信号, 清STA, 置TWIIF	02H
						发送STOP信号, 清STO, 释放SCL, SDA为高电平	00H
	1	1	X	0	X	先发送STOP信号, 然后发送START信号, 清STA, STO, 置TWIIF	01H
从机接收模式							
40H 或48H	X	0	X	0	1	接收数据字节, 返回ACK, 置TWIIF	48H
						接收数据字节, 返回NAK, 置TWIIF	4CH
	X	0	X	0	1	接收rSTART信号及本机SLA+W, 返回ACK, 置TWIIF	40H
						接收rSTART信号及本机SLA+R, 返回ACK, 置TWIIF	80H
	X	0	X	0	0	接收rSTART信号及本机SLA+W/R, 返回NAK, 释放SCL, SDA为高电平	00H
	X	0	X	0	X	接收rSTART信号及其它从机SLA+W/R, 无响应, 释放SCL, SDA为高电平	00H
	X	0	X	0	X	接收STOP信号, 释放SCL, SDA为高电平	00H
4CH	X	0	X	0	1	接收rSTART信号及本机SLA+W, 返回ACK, 置TWIIF	40H
						接收rSTART信号及本机SLA+R, 返回ACK, 置TWIIF	80H
	X	0	X	0	0	接收rSTART信号及本机SLA+W/R, 返回NAK, 释放SCL, SDA为高电平	00H
						接收rSTART信号及其它从机SLA+W/R, 无响应, 释放SCL, SDA为高电平	00H
	X	0	X	0	X	接收STOP信号, 释放SCL, SDA为高电平	00H

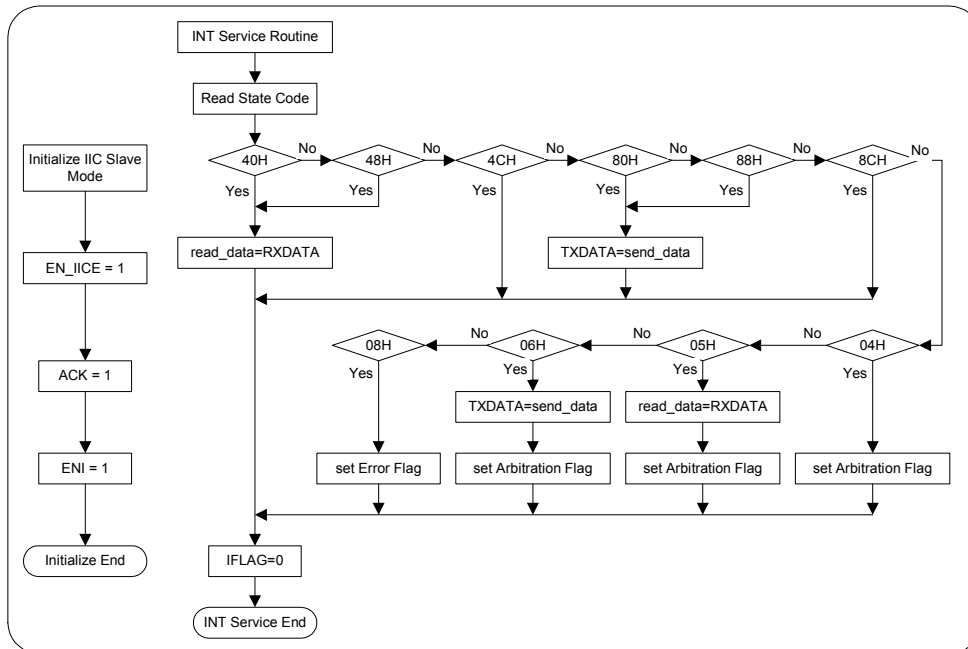


(续前表)

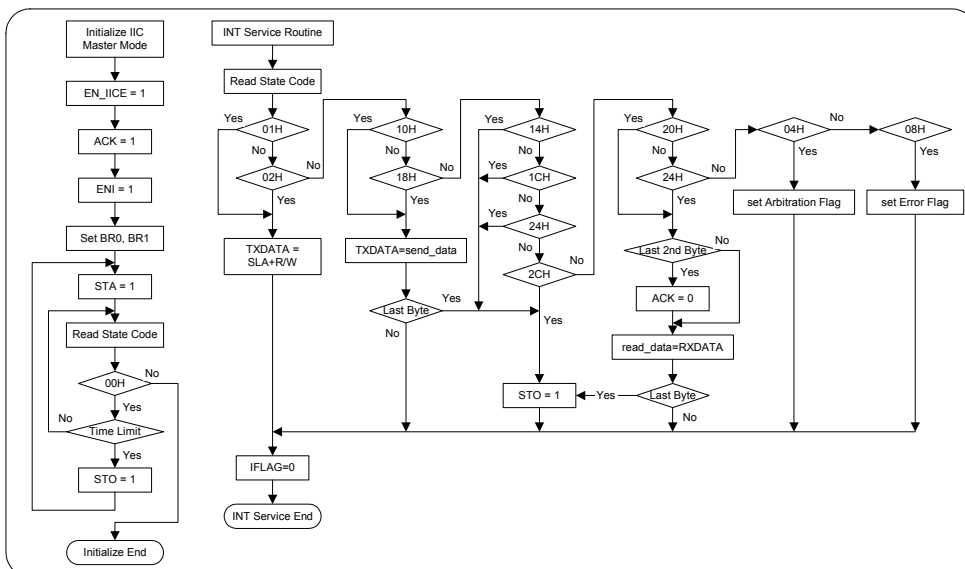
当前状态	控制位状态					硬件反应	下一状态
	STA	STO	TWIEN	TWIIF	ACK		
从机发送模式							
80H 或88H	X	0	X	0	X	发送数据字节, 接收ACK, 置TWIIF	88H
						发送数据字节, 接收NAK, 置TWIIF	8CH
8CH	X	0	X	0	1	接收rSTART信号及本机SLA+W, 返回ACK, 置TWIIF	40H
						接收rSTART信号及本机SLA+R, 返回ACK, 置TWIIF	80H
	X	0	X	0	0	接收rSTART信号及本机SLA+W/R, 返回NAK, 释放SCL, SDA为高电平	00H
	X	0	X	0	X	接收rSTART信号及其它从机SLA+W/R, 无响应, 释放SCL, SDA为高电平	00H
	X	0	X	0	X	接收STOP信号, 释放SCL, SDA为高电平	00H
特殊情况处理							
04H	0	0	X	0	X	释放SCL, SDA为高电平	00H
	1	0	X	0	X	当总线空闲时会发出START信号	01H
05H	X	0	X	0	1	接收数据字节, 返回ACK, 置TWIIF	48H
	X	0	X	0	0	接收数据字节, 返回NAK, 置TWIIF	4CH
06H	X	0	X	0	X	发送数据字节, 接收ACK, 置TWIIF	88H
						发送数据字节, 接收NAK, 置TWIIF	8CH
08H	0	0	X	0	0		00H
	1	0	X	0	0	当总线空闲时会发出START信号	01H



TWI从机模式流程图

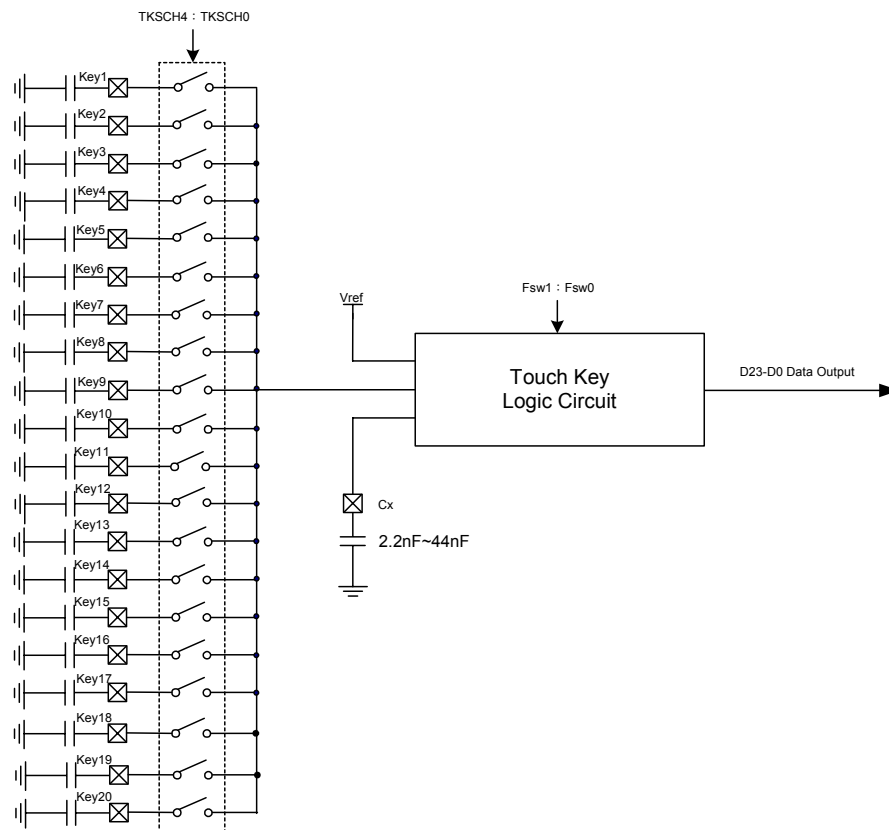


TWI主机模式流程图





22. 触摸按键 (Touch key)



系统框图

功能描述

SH67P61内建触摸按键功能模块, 最大能连接14/20个按键。

SH67P61内建触摸按键功能模块工作电路精简, 应用时仅需外接一个 C_x 电容。 C_x 电容值选择2.2nF-44nF之间, 要求使用10%或以上精度的涤纶电容、X7R材质电容或NPO材质贴片电容。 C_x 电容可根据实际电路板材质以及触摸按键介质调节合适的灵敏度, 电容值越小, 灵敏度越高, 电容值越大, 灵敏度越低。

触摸按键模块最大能连接20个按键, 可通过寄存器TKSCH4-TKSCH0来选择, 每次仅能选择一个通道。

如果不用做触摸按键功能, 可通过寄存器设置作为I/O端口。详见I/O端口章节。

开关电路有四种工作频率, 可通过寄存器FSW1位和FSW0位选择, 建议工作频率选择 $f_{OSC}/4$ 。触摸按键模块内建基准电压, 可通过寄存器VREF1位和VREF0位选择。

触摸按键通过调整寄存器TUNE1位和TUNE0位来确保对应不同的 C_x 和工作频率下数据寄存器值的稳定性。

按键采样次数根据实际应用, 可选择多次采样, 程序只要启动一次采样扫描, 硬件会自动执行多次采样的平均值作为输出结果。例如, 选择4次采样输出, 寄存器TKGO/DONE位置1, 启动按键扫描后, 硬件会采样四次按键值, 最后一次采样完成后将四次累加的值除以4得到的结果, 输出到24位数据寄存器。

28位放大系数寄存器为按键控制器运算结果放大系数, 如果运算结果高于24位的数据不为零, 即为运算结果高位溢出, 寄存器IFERR位置1, 如果中断允许将响应中断子程序。此时, 用户需要将放大系数寄存器的数据值减小后重新启动下一次扫描。一般运算时, 24位数据寄存器的值不应大于7FFFFFFH, 如果大于7FFFFFFH应将被除数寄存器的数据值减小。



触摸按键有三种情况会产生中断标志位,任何一种中断产生,总标志位TKIF都会置1,如果中断允许(TKIE = 1)并且IEKEY = 1,系统响应中断后将执行中断子程序:

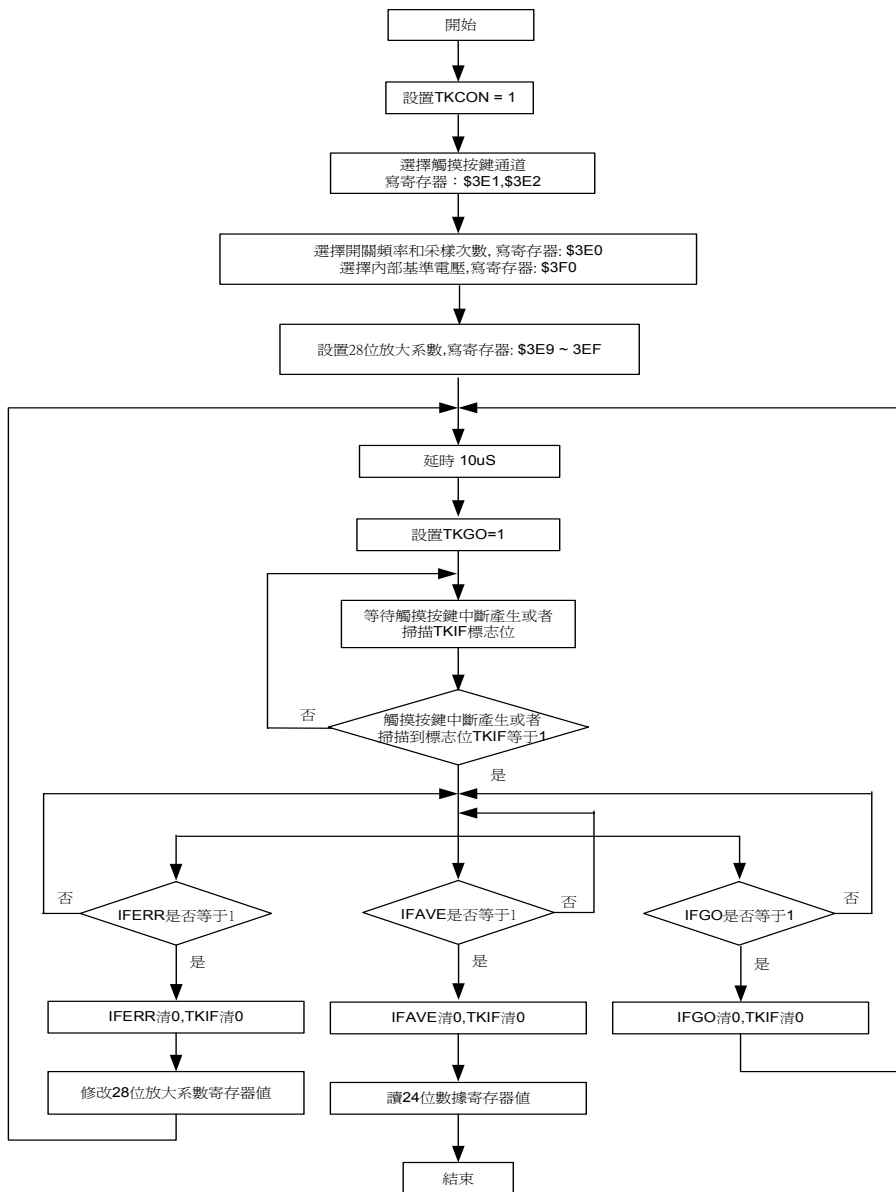
- (1) 按键扫描结束后,如未发生异常,将中断标志位IFAVE置1;
- (2) 按键扫描结束后,如运算结果高位溢出,将中断标志位IFERR置1,如果是多次采样,系统将停止当前采样状态等待下一次重新启动扫描,而不执行后面未做完的采样。如果发生运算结果高位溢出中断,用户应将28位放大系数寄存器值减小。
- (3) 键扫描启动标志位TKGO/DONE置1,系统自动检测比较输出状态是否正常,如果异常会将标志位IFGO置1,此时为按键控制器启动错误,用户应延时10us后,重新启动下一次扫描。

触摸按键启动扫描步骤:

- (1) 选择需要扫描的按键通道;
- (2) 寄存器TKCON位置1,允许触摸按键模块工作;
- (3) 设置开关频率、参考电压 V_{REF} 和按键采样次数;
- (4) 设置28位放大系数寄存器;
- (5) 软件延时10us;
- (6) 寄存器TKGO/DONE位置1,启动按键扫描;
- (7) 中断产生(如果TKIE = 1),或程序查询中断标志位TKIF,TKGO硬件自动清0;
- (8) 中断标志位判断: IFERR, IFGO, IFAVE
- (9) 如果IFAVE = 1,读数据寄存器D23-D0,程序保存数据结果,执行步骤12;
- (10) 如果IFERR = 1,数据寄存器运算溢出错误,清IFERR和TKIF标志位,重新设置放大系数寄存器值,返回步骤5重新启动下一次扫描;
- (11) 如果IFGO = 1,按键控制器启动错误,清IFGO和TKIF标志位,返回步骤5重新启动下一次扫描;
- (12) 一个按键扫描完成。



操作流程图





寄存器

系统寄存器\$29: 触摸按键功能控制寄存器

地址	第3位	第2位	第1位	第0位	读/写	说明
\$29	TKCON	-	TKIE	TKGO /DONE	读/写	第3位: 触摸按键模块功能控制位 第1位: 中断允许控制位 第0位: 启动控制位或状态位
	0	-	X	X	读/写	禁止触摸按键模块工作
	1	-	X	X	读/写	允许触摸按键模块工作
	X	-	X	0	读/写	未启动按键扫描或按键扫描结束
	X	-	X	1	读/写	启动按键扫描或正在执行按键扫描
	X	-	0	X	读/写	禁止触摸按键中断
	X	-	1	X	读/写	允许触摸按键中断

系统寄存器\$3E0: 开关频率与采样次数控制寄存器

地址	第3位	第2位	第1位	第0位	读/写	说明
\$3E0	TKST1	TKST0	FSW1	FSW0	读/写	第3-2位: 采样次数选择位 第1-0位: 开关频率选择位
	X	X	0	0	读/写	开关频率 = $f_{osc}/4$
	X	X	0	1	读/写	开关频率 = $f_{osc}/8$
	X	X	1	0	读/写	开关频率 = $f_{osc}/16$
	X	X	1	1	读/写	开关频率 = $f_{osc}/32$
	0	0	X	X	读/写	按键采样1次输出数据, D23-D0为1次采样的平均值
	0	1	X	X	读/写	按键采样4次输出数据, D23-D0为4次采样的平均值
	1	0	X	X	读/写	按键采样8次输出数据, D23-D0为8次采样的平均值
	1	1	X	X	读/写	按键采样16次输出数据, D23-D0为16次采样的平均值

系统寄存器\$2A: 中断响应寄存器

地址	第3位	第2位	第1位	第0位	读/写	说明
\$2A	TKIF	IFERR	IFGO	IFAVE	读/写	第3位: 模块中断标志位 第2位: 运算结果溢出中断标志位 第1位: 启动信号错误中断标志位 第0位: 运算结束中断标志位
	0	0	0	0	读/写	未产生中断
	1	0	0	1	读/写	运算结束产生中断
	1	0	1	0	读/写	启动信号错误产生中断
	1	1	0	0	读/写	运算结果高位溢出产生中断

该寄存器只能清0。



系统寄存器\$3E1, \$3E2: 通道选择寄存器

地址	第3位	第2位	第1位	第0位	读/写	说明
\$3E1	TKSCH3	TKSCH2	TKSCH1	TKSCH0	读/写	第3-0位: 按键通道选择寄存器
\$3E2	-	-	-	TKSCH4	读/写	第0位: 按键通道选择寄存器

TKSCH4	TKSCH3	TKSCH2	TKSCH1	TKSCH0	读/写	第3-0位: 按键通道选择寄存器
0	0	0	0	0	读/写	当TKSCH[4-0] = 0000b时, 扫描选择按键1
0	0	0	0	1	读/写	当TKSCH[4-0] = 00001b时, 扫描选择按键2
0	0	0	1	0	读/写	当TKSCH[4-0] = 00010b时, 扫描选择按键3
0	0	0	1	1	读/写	当TKSCH[4-0] = 00011b时, 扫描选择按键4
0	0	1	0	0	读/写	当TKSCH[4-0] = 00100b时, 扫描选择按键5
0	0	1	0	1	读/写	当TKSCH[4-0] = 00101b时, 扫描选择按键6
0	0	1	1	0	读/写	当TKSCH[4-0] = 00110b时, 扫描选择按键7
0	0	1	1	1	读/写	当TKSCH[4-0] = 00111b时, 扫描选择按键8
0	1	0	0	0	读/写	当TKSCH[4-0] = 01000b时, 扫描选择按键9
0	1	0	0	1	读/写	当TKSCH[4-0] = 01001b时, 扫描选择按键10
0	1	0	1	0	读/写	当TKSCH[4-0] = 01010b时, 扫描选择按键11
0	1	0	1	1	读/写	当TKSCH[4-0] = 01011b时, 扫描选择按键12
0	1	1	0	0	读/写	当TKSCH[4-0] = 01100b时, 扫描选择按键13
0	1	1	0	1	读/写	当TKSCH[4-0] = 01101b时, 扫描选择按键14
0	1	1	1	0	读/写	当TKSCH[4-0] = 01110b时, 扫描选择按键15
0	1	1	1	1	读/写	当TKSCH[4-0] = 01111b时, 扫描选择按键16
1	0	0	0	0	读/写	当TKSCH[4-0] = 10000b时, 扫描选择按键17
1	0	0	0	1	读/写	当TKSCH[4-0] = 10001b时, 扫描选择按键18
1	0	0	1	0	读/写	当TKSCH[4-0] = 10010b时, 扫描选择按键19
1	0	0	1	1	读/写	当TKSCH[4-0] = 10011b时, 扫描选择按键20

注意事项: 当TKSCH[4-0]不为上述情况时, 按键选择无效, 此时无按键被选择。

系统寄存器\$3E3-\$3E8: 24位数据寄存器

地址	第3位	第2位	第1位	第0位	读/写	说明
\$3E3	D3	D2	D1	D0	只读	数据最低位寄存器
\$3E4	D7	D6	D5	D4	只读	数据次低位寄存器
\$3E5	D11	D10	D9	D8	只读	数据中位寄存器
\$3E6	D15	D14	D13	D12	只读	数据次高位寄存器
\$3E7	D19	D18	D17	D16	只读	数据中高位寄存器
\$3E8	D23	D22	D21	D20	只读	数据最高位寄存器



系统寄存器\$3E9-\$3EF: 28位放大系数寄存器

地址	第3位	第2位	第1位	第0位	读/写	说明
\$3E9	DIV3	DIV2	DIV1	DIV0	读/写	放大系数寄存器
\$3EA	DIV7	DIV6	DIV5	DIV4	读/写	放大系数寄存器
\$3EB	DIV11	DIV10	DIV9	DIV8	读/写	放大系数寄存器
\$3EC	DIV15	DIV14	DIV13	DIV12	读/写	放大系数寄存器
\$3ED	DIV19	DIV18	DIV17	DIV16	读/写	放大系数寄存器
\$3EE	DIV23	DIV22	DIV21	DIV20	读/写	放大系数寄存器
\$3EF	DIV27	DIV26	DIV25	DIV24	读/写	放大系数寄存器

系统寄存器\$3F0: 基准电压选择寄存器

地址	第3位	第2位	第1位	第0位	读/写	说明
\$3F0	VREF1	VREF0	CMPD1	CMPD0	读/写	第3-2位: 内部基准电压选择位 第1-0位: 去抖动时间选择位
	X	X	0	0	读/写	无去抖动时间
	X	X	0	1	读/写	约2* t _{OSC}
	X	X	1	0	读/写	约4* t _{OSC}
	X	X	1	1	读/写	约8* t _{OSC}
	0	0	X	X	读/写	V _{REF} = V _{DD} *1/2
	0	1	X	X	读/写	V _{REF} = V _{DD} *3/5
	1	0	X	X	读/写	V _{REF} = V _{DD} *4/5
	1	1	X	X	读/写	V _{REF} = V _{DD} *9/10

系统寄存器\$3F1: 时间调整寄存器

地址	第3位	第2位	第1位	第0位	读/写	说明
\$3F1	-	-	TUNE1	TUNE0	读/写	第1-0位: 时间调整选择位
	X	X	0	0	读/写	延时96clk
	X	X	0	1	读/写	延时160clk
	X	X	1	0	读/写	延时288clk
	X	X	1	1	读/写	延时544clk

注: 触摸按键通过设置寄存器TUNE1和TUNE0位调节电容的放电时间, 以确保不同的Cx和工作频率下, 数据寄存器值的稳定性。



23. 代码选项

A. 振荡器类型:

OP_OSC [2:0]:

000-100: 内部32.768kHz RC振荡器 + 内部10MHz RC振荡器(10MHz)

101: 陶瓷/晶体振荡器400kHz-10MHz (驱动能力正常) + 内部32.768kHz RC振荡器

110: 陶瓷/晶体振荡器400kHz-10MHz (驱动能力较强) + 内部32.768kHz RC振荡器

111: 32.768kHz晶体振荡器+内部RC振荡器 (10MHz)

注意:

OP_OSC[2:0]选择101的时候, 振荡器驱动能力正常, 适合应用于普通环境。

OP_OSC[2:0]选择110的时候, 振荡器驱动能力较强, 适合应用于高湿度环境。

B. 看门狗定时器:

OP_WDT:

0: 关闭 (初始值)

1: 打开

C. STOP时看门狗定时器

OP_WDT_STOP:

0x: 关闭 (初始值)

10: 打开 (仅当OP_WDT = 1时有效), 看门狗定时器溢出时, 产生CPU复位。

11: 打开 (仅当OP_WDT = 1时有效), 看门狗定时器溢出时, 唤醒STOP模式。

D. 低电压复位:

OP_LVR:

0: 关闭 (初始值)

1: 打开

E. LVR电压范围:

OP_LVR0:

0: 4V LVR电压 (初始值)

1: 2.5V LVR电压



指令集

所有的指令都是单周期和单字的指令。具有面向存储器的操作特性。

以下为算术和逻辑指令。

累加器类型

助记符	指令代码	功能	标志位改变
ADC X (, B)	00000 0bbb xxx xxxx	$AC \leftarrow Mx + AC + CY$	CY
ADCM X (, B)	00000 1bbb xxx xxxx	$AC, Mx \leftarrow Mx + AC + CY$	CY
ADD X (, B)	00001 0bbb xxx xxxx	$AC \leftarrow Mx + AC$	CY
ADDM X (, B)	00001 1bbb xxx xxxx	$AC, Mx \leftarrow Mx + AC$	CY
SBC X (, B)	00010 0bbb xxx xxxx	$AC \leftarrow Mx + -AC + CY$	CY
SBCM X (, B)	00010 1bbb xxx xxxx	$AC, Mx \leftarrow Mx + -AC + CY$	CY
SUB X (, B)	00011 0bbb xxx xxxx	$AC \leftarrow Mx + -AC + 1$	CY
SUBM X (, B)	00011 1bbb xxx xxxx	$AC, Mx \leftarrow Mx + -AC + 1$	CY
EOR X (, B)	00100 0bbb xxx xxxx	$AC \leftarrow Mx \oplus AC$	
EORM X (, B)	00100 1bbb xxx xxxx	$AC, Mx \leftarrow Mx \oplus AC$	
OR X (, B)	00101 0bbb xxx xxxx	$AC \leftarrow Mx AC$	
ORM X (, B)	00101 1bbb xxx xxxx	$AC, Mx \leftarrow Mx AC$	
AND X (, B)	00110 0bbb xxx xxxx	$AC \leftarrow Mx \& AC$	
ANDM X (, B)	00110 1bbb xxx xxxx	$AC, Mx \leftarrow Mx \& AC$	
SHR	11110 0000 000 0000	$0 \rightarrow AC[3]; AC[0] \rightarrow CY;$ AC右移1位	CY

立即数类型

助记符	指令代码	功能	标志位改变
ADI X, I	01000 iiii xxx xxxx	$AC \leftarrow Mx + I$	CY
ADIM X, I	01001 iiii xxx xxxx	$AC, Mx \leftarrow Mx + I$	CY
SBI X, I	01010 iiii xxx xxxx	$AC \leftarrow Mx + -I + 1$	CY
SBIM X, I	01011 iiii xxx xxxx	$AC, Mx \leftarrow Mx + -I + 1$	CY
EORIM X, I	01100 iiii xxx xxxx	$AC, Mx \leftarrow Mx \oplus I$	
ORIM X, I	01101 iiii xxx xxxx	$AC, Mx \leftarrow Mx I$	
ANDIM X, I	01110 iiii xxx xxxx	$AC, Mx \leftarrow Mx \& I$	

十进制调整

助记符	指令代码	功能	标志位改变
DAA X	11001 0110 xxx xxxx	AC, Mx ← 加法的十进制调整	CY
DAS X	11001 1010 xxx xxxx	AC, Mx ← 减法的十进制调整	CY



传输指令

助记符	指令代码	功能	标志位改变
LDA X (, B)	00111 0bbb xxx xxxx	AC ← Mx	
STA X (, B)	00111 1bbb xxx xxxx	Mx ← AC	
LDI X, I	01111 iii xxx xxxx	AC, Mx ← I	

控制指令

助记符	指令代码	功能	标志位改变
BAZ X	10010 xxxx xxx xxxx	PC ← X 如果AC = 0	
BNZ X	10000 xxxx xxx xxxx	PC ← X 如果AC ≠ 0	
BC X	10011 xxxx xxx xxxx	PC ← X 如果CY = 1	
BNC X	10001 xxxx xxx xxxx	PC ← X 如果CY ≠ 1	
BA0 X	10100 xxxx xxx xxxx	PC ← X 如果AC (0) = 1	
BA1 X	10101 xxxx xxx xxxx	PC ← X 如果AC (1) = 1	
BA2 X	10110 xxxx xxx xxxx	PC ← X 如果AC (2) = 1	
BA3 X	10111 xxxx xxx xxxx	PC ← X 如果AC (3) = 1	
CALL X	11000 xxxx xxx xxxx	ST ← CY; PC +1 PC ← X (不包括p)	
RTNW H, L	11010 000h hhh llll	PC ← ST; TBR ← hhhh; AC ← llll	
RTNI	11010 1000 000 0000	CY, PC ← ST	CY
HALT	11011 0000 000 0000		
STOP	11011 1000 000 0000		
JMP X	1110p xxxx xxx xxxx	PC ← X (包括p)	
TJMP	11110 1111 111 1111	PC ← (PC11-PC8) (TBR) (AC)	
NOP	11111 1111 111 1111	空操作	

其中,

PC	程序计数器	I	立即数
AC	累加器	⊕	逻辑异或
-AC	累加器的反码		逻辑或
CY	进位标志位	&	逻辑与
Mx	数据存储器	bbb	RAM页
P	ROM页	B	RAM页
ST	堆栈	TBR	查表寄存器



OTP在系统烧写时注意事项

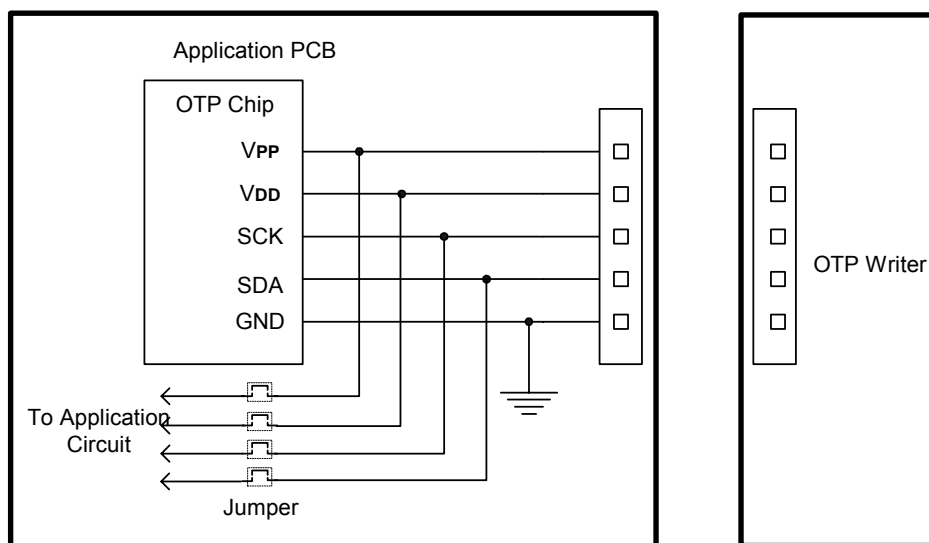
OTP在系统编程时注意事项只对OTP芯片 (SH67P61) 有效。

对于用户采用COB (Chip on Board) 组装方式时, OTP芯片可以使用在系统编程 (In System Programming) 方式编程。

使用在系统编程方式编程时, 用户必须在印制板 (PCB) 上预留出OTP芯片的编程接口, 以便连接OTP编程器进行编程。

在此模式下, 用户可在OTP芯片编程前将包括OTP芯片在内的所有器件组装在PCB上后, 再对OTP芯片进行编程。当然也可以可先将OTP芯片组装到PCB上, 对OTP芯片编程完成后再组装其它器件。

为了提高OTP编程的可靠性, 在编程操作时OTP编程信号线必须直接连接到OTP编程器上, 不允许有其它器件或外加电路与之并联。所以在PCB上必须预留4组跳线或分割焊盘, 将OTP编程接口 (V_{DD} , V_{PP} , SDA, SCK) 与应用电路分隔开, 如下图所示:



具体操作步骤如下:

- (1) 在OTP芯片编程前将4组跳线断开。
- (2) 将OTP芯片的编程接口连接到OTP编程器, 完成代码编程。
- (3) 将用户板与OTP烧写器编程器断开, 将4组跳线短接。

有关OTP编程的更多详细资料, 请参见OTP编程器的用户手册。



电气特性

极限参数*

直流供电电压.....-0.3V到+7.0V
 输入信号电压.....-0.3V到 $V_{DD} + 0.3V$
 工作环境温度.....-40°C到+85°C
 存储温度.....-55°C到+125°C

*注释

如果器件的工作条件超过左列“极限参数”的范围，将造成器件永久性破坏。只有当器件工作在说明书所规定的范围内时功能才能得到保障。器件在极限参数列举的条件下工作将会影响到器件工作的可靠性。

直流电气特性 ($V_{DD} = 2.4V - 5.5V$ GND = 0V, $T_A = 25^\circ C$, 除非另有说明)

参数	符号	最小值	典型值*	最大值	单位	条件
工作电压	V_{DD}	4.5	5.0	5.5	V	$30kHz \leq f_{OSC} \leq 10MHz$
		2.4	5.0	5.5	V	$30kHz \leq f_{OSC} \leq 4MHz$
低电压复位电压	V_{LVR}	3.8	-	4.2	V	LVR (4V) 有效
		2.3	-	2.7	V	LVR (2.5V) 有效
工作电流	I_{OP}	-	2	3	mA	$f_{OSC} = 10MHz, V_{DD} = 5.0V$ 所有输出引脚无负载, 执行NOP指令 (WDT, ADC, LVR, LCD, Key scan关闭)
		-	1.0	1.5	mA	$f_{OSC} = 4MHz, V_{DD} = 5.0V$ 所有输出引脚无负载, 执行NOP指令 (WDT, ADC, LVR, LCD, Key scan关闭)
		-	12	20	μA	$f_{OSC} = 32.768kHz$ 晶振, $V_{DD} = 5.0V$ 所有输出引脚无负载, 执行NOP指令 (WDT, ADC, LVR, LCD, Key scan关闭)
		-	12	15	μA	$f_{OSC} = 32.768kHz$ 内部RC, $V_{DD} = 3.0V$ 所有输出引脚无负载, 执行NOP指令 (WDT, ADC, LVR, LCD, Key scan关闭)
待机电流1 (HALT)	I_{SB1}	-	-	1.8	mA	$f_{OSC} = 10MHz, V_{DD} = 5.0V$ 所有输出引脚无负载 (包括所有数字输入引脚不浮动) CPU关闭 (执行HALT指令), WDT, LVR, LCD关闭
		-	-	1.3	mA	$f_{OSC} = 4MHz, V_{DD} = 5.0V$ 所有输出引脚无负载 (包括所有数字输入引脚不浮动) CPU关闭 (执行HALT指令), WDT, LVR, LCD关闭
		-	8	15	μA	$f_{OSC} = 32.768kHz$ 晶振, $V_{DD} = 5.0V$ 所有输出引脚无负载 (包括所有数字输入引脚不浮动) CPU关闭 (执行HALT指令), WDT, LVR, LCD关闭
		-	8	12	μA	$f_{OSC} = 32.768kHz$ 内部RC, $V_{DD} = 3.0V$ 所有输出引脚无负载 (包括所有数字输入引脚不浮动) CPU关闭 (执行HALT指令), WDT, LVR, LCD关闭
待机电流2 (STOP)	I_{SB2}	-	-	10	μA	$f_{OSC} = 32.768kHz$ 晶振, $V_{DD} = 5.0V$ 所有输出引脚无负载 (包括所有数字输入引脚不浮动) CPU关闭 (执行STOP指令) WDT, ADC, LCD关闭, 32.768kHz打开, Timer1打开
		-	7	10	μA	$f_{OSC} = 32.768kHz$ 内部RC, $V_{DD} = 3.0V$ 所有输出引脚无负载 (包括所有数字输入引脚不浮动) CPU关闭 (执行STOP指令) WDT, ADC, LCD关闭, 32.768kHz打开, Timer1打开
		-	-	1	μA	$V_{DD} = 5.0V$ 所有输出引脚无负载 (包括所有数字输入引脚不浮动) CPU关闭 (执行STOP指令) LCD, LVR, WDT关闭



(续前表)

参数	符号	最小值	典型值*	最大值	单位	条件
输入低电压	V _{IL}	GND	-	V _{DD} X 0.3	V	I/O端口
		GND	-	V _{DD} X 0.2	V	T0 (施密特触发输入)
输入高电压	V _{IH}	V _{DD} X 0.7	-	V _{DD}	V	I/O端口
		V _{DD} X 0.8	-	V _{DD}	V	T0 (施密特触发输入)
输入漏电流	I _{IL}	-1	-	1	μA	I/O端口, V _{IN} = V _{DD} or GND
上拉电阻	R _{PH}	-	30	-	kΩ	上拉电阻 (V _{DD} = 5.0V)
高电压输出电流	I _{OH}	17	19	24	mA	V _{OH} = V _{DD} -3V (PORTD, PORTE, V _{DD} = 5.0V)
		10	-	-	mA	V _{OH} = V _{DD} -0.7V (不包括PORTD, PORTE, V _{DD} = 5.0V)
低电压输出电流	I _{OL}	70	88	-	mA	PORTA, PORTF0-3, V _{DD} = 5.0V, V _{OL} = GND + 0.3V
		20	-	-	mA	不包括PORTA, PORTF0-3, V _{DD} = 5.0V, V _{OL} = GND + 0.6
WDT电流	I _{WDT}	-	-	1	μA	V _{DD} = 5.0V
LCD输出电阻	R _{ON}	-	5	-	kΩ	LCD COMx, LCD SEGx, V1, V2, V3, 电压的漂移小于0.2V
LCD偏置电阻	R _{LCD}	-	90	-	kΩ	R _{LCD} = 0
		-	10	-	kΩ	R _{LCD} = 1

注意:

流过V_{DD}的最大电流值须小于200mA。

流过V_{SS}的最大电流值须小于250mA。

*: 典型值列内的数据是在5.0V, 25°C之下的, 除非另有说明。

交流电气特性 (V_{DD} = 2.4V - 5.5V, GND = 0V, T_A = 25°C, 除非另有说明)

参数	符号	最小值	典型值*	最大值	单位	条件
指令周期时间	t _{CY}	0.4	-	133.4	μs	30kHz ≤ f _{OSC} ≤ 10MHz
T0输入宽度	t _{IW}	(T _{CY} + 40)/N	-	-	ns	N = 预分频比
输入脉冲宽度	t _{IPW}	t _{IW} /2	-	-	ns	
复位脉冲宽度	t _{RESET}	10	-	-	μs	低电平V _{DD} = 5.0V
WDT周期	t _{WDT}	1	-	-	ms	V _{DD} = 5.0V
频率稳定度 (内建10MHz RC)	F/F	-	-	2	%	内建RC振荡器, T _A = 25°C, V _{DD} = 4.5V-5.5V
		-	-	4	%	内建RC振荡器, V _{DD} = 5.0V, T _A = 5°C - 55°C 包括芯片间差异
频率稳定度 (内建32.768kHz RC)	F/F	-	-	5	%	内建RC振荡器, T _A = 25°C, V _{DD} = 2.4V-5.5V
		-	-	7	%	内建RC振荡器, V _{DD} = 5.0V, T _A = 5°C - 55°C 包括芯片间差异

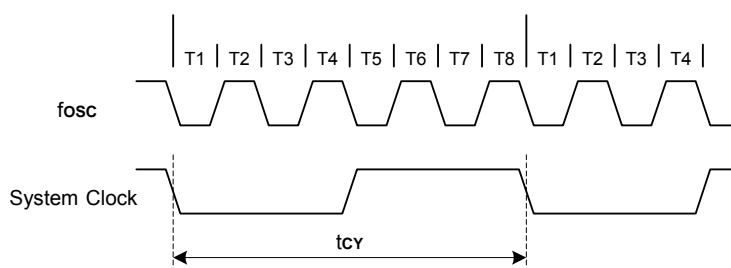


模/数转换器电气特性 ($V_{DD} = 2.4V - 5.5V$, $GND = 0V$, $T_A = 25^\circ C$, 除非另有说明)

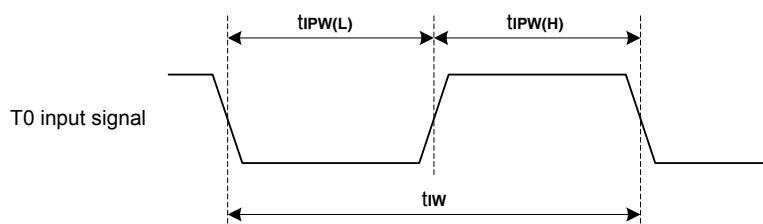
参数	符号	最小值	典型值*	最大值	单位	条件
精度	N_R	-	-	10	bit	$GND \leq V_{AIN} \leq V_{REF}$
参考电压	V_{REF}	2.4	-	V_{DD}	V	
A/D输入电压	V_{AIN}	GND	-	V_{REF}	V	
A/D输入电阻	R_{AIN}	2000	-	-	$k\Omega$	$V_{IN} = 5.0V$
VREF输入电阻	R_{REF}	180	-	-	$k\Omega$	$V_{IN} = 5.0V$
差分非线性误差	E_{DNL}	-	-	± 1	LSB	$V_{REF} = V_{DD} = 5.0V$
积分非线性误差	E_{INL}	-	-	± 2	LSB	$V_{REF} = V_{DD} = 5.0V$, $GND \leq V_{AIN} \leq 5V$
满刻度误差	E_F	-	-	± 5	LSB	$V_{REF} = V_{DD} = 5.0V$
偏移量误差	E_Z	-	-	± 1	LSB	$V_{REF} = V_{DD} = 5.0V$
A/D时钟周期	t_{AD}	1	-	-	μs	$f_{OSC} = 10MHz$
A/D转换时间	t_{CNV1}	-	14	-	t_{AD}	设置ADCS = 0
	t_{CNV2}	-	112	-	t_{AD}	设置ADCS = 1

时序波形

(a) 系统时钟时序波形



(b) T0输入波形



**TWI总线线路电气规范和时序**

TWI总线器件的I/O级。I/O电流。毛刺抑制。输出斜率控制和管脚电容见TWI电气规范1。TWI总线的时序特性。总线线路电容和噪声容限见TWI电气规范2。

在TWI电气规范2规定的SCL时钟最小高电平和低电平周期决定了最大的位传输速率，标准模式器件是100kbit/s，快速模式器件是400kbit/s。标准模式和快速模式TWI总线器件必须能在它们最大的位速率下传输，或者是能在该速度下发送或接收，或者是用时钟同步过程使主机进入等待状态并延长SCL信号的低电平周期。

TWI电气规范1: TWI总线器件SDA和SCL I/O级的特性

参数	符号	标准模式		快速模式		单位
		最小值	最大值	最小值	最大值	
低电平输入电压: 固定的输入电平 V _{DD} 相关的输入电平	V _{IL}	-0.5	1.5	n/a	n/a	V
		-0.5	0.3V _{DD}	-0.5	0.3V _{DD} ⁽¹⁾	V
高电平输入电压: 固定的输入电平 V _{DD} 相关的输入电平	V _{IH}	3.0	⁽²⁾	n/a	n/a	V
		0.7V _{DD}	⁽²⁾	0.7V _{DD} ⁽¹⁾	⁽²⁾	V
施密特触发器输入的迟滞: V _{DD} > 2V	V _{hys}	n/a	n/a	0.05V _{DD}	-	V
有3mA下拉电流时的低电平输出电压 (开漏或开集电极): V _{DD} > 2V	V _{OL1}	0	0.4	0	0.4	V
总线电容从10pF到400pF的V _{IHmin} 到 V _{ILMAX} 输出下降时间	t _{of}	-	250 ⁽⁴⁾	20+0.1C _b ⁽³⁾	250 ⁽⁴⁾	ns
输入滤波器必须抑制的毛刺脉宽	t _{sp}	n/a	n/a	0	50	ns
输入电压在0.1V _{DD} -0.9V _{DDMAX} 的各个 管脚输入电流	I _I	-10	10	-10 ⁽⁵⁾	10 ⁽⁵⁾	μA
每个I/O管脚的电容	C _i	-	10	-	10	pF

注:

- (1) 使用非标准电源电压 (不遵从TWI总线系统电平规定) 的器件必须将输入电平连接到有上拉电阻R_p的V_{DD}电压。
- (2) 最大的V_{IH} = V_{DDMAX} + 0.5V。
- (3) C_b = 一条总线线路的电容, 单位是pF。
- (4) 在上表提出的SDA和SCL线最大t_f (300ns) 比输出级指定的最大t_{of} (250ns) 长, 允许串联的保护电阻 (R_s) 连接节在SDA/SCL管脚和SDA/SCL总线之间, 如TWI总线时序定义图所示, 不超过最大的指定时间t_f。
- (5). 如果V_{DD}被关断, 快速模式器件的I/O管脚必须不能阻塞SDA和SCL线。
n/a = 不可使用

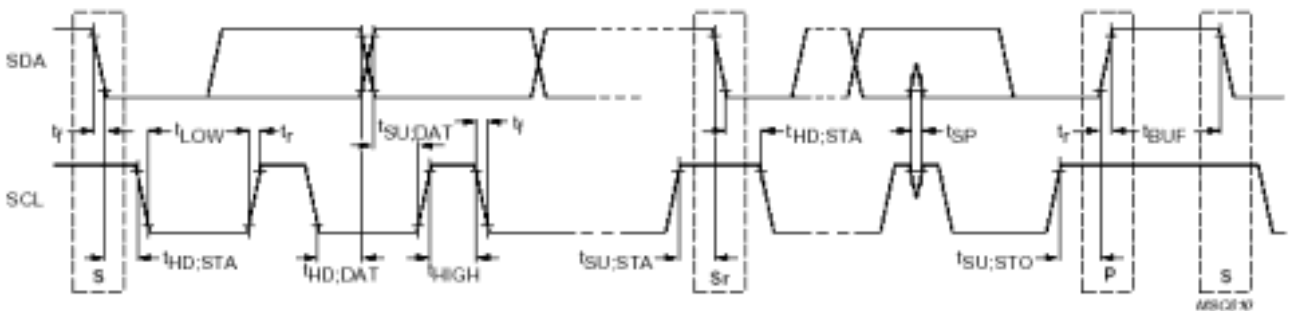


TWI电气规范2: TWI总线器件SDA和SCL总线线路的特性

参数	符号	标准模式		快速模式		单位
		最小值	最大值	最小值	最大值	
SCL时钟频率	f _{SCL}	0	100	0	400	kHz
(重复) 起始条件的保持时间。在这个周期后, 产生第一个时钟脉冲。	t _{HD:STA}	4.0	-	0.6	-	μs
SCL时钟的低电平周期	t _{LOW}	4.7	-	1.3	-	μs
SCL时钟的高电平周期	t _{HIGH}	4.0	-	0.6	-	μs
重复起始条件的建立时间	t _{SU:STA}	4.7	-	0.6	-	μs
数据保持时间: 兼容CBUS的主机	t _{HD:DAT}	5.0	-	-	-	μs
		0 ⁽²⁾	3.45 ⁽³⁾	0 ⁽²⁾	0.9 ⁽³⁾	μs
数据建立时间	t _{SU:DAT}	250	-	100 ⁽⁴⁾	-	ns
SDA和SCL信号的上升时间	t _r	-	1000	20+0.1Cb ⁽⁵⁾	300	ns
SDA和SCL信号的下降时间	T _f	-	300	20+0.1Cb ⁽⁵⁾	300	ns
停止条件的建立时间	t _{SU:STO}	4.0	-	0.6	-	ns
停止和启动条件之间的总线空闲时间	t _{BUF}	4.7	-	1.3	-	μs
每条总线线路的电容负载	C _b	-	400	-	400	pF
每个连接的器件低电平时的噪声容限(包括迟滞)	V _{nL}	0.1V _{DD}	-	0.1V _{DD}	-	V
每个连接的器件高电平时的噪声容限(包括迟滞)	V _{nH}	0.2V _{DD}	-	0.2V _{DD}	-	V

注:

- (1) 所有值都参考V_{IHmin}和V_{ILmax}
- (2) 器件必须为SDA信号(参考SCL信号的V_{IHmin})内部提供一个至少300ns的保持时间来过渡SCL下降沿的未定义区。
- (3) 如果器件不延长SCL信号的低电平周期(t_{LOW}), 才会用到t_{HD:DAT}的最大值。
- (4) 快速模式TWI总线器件可以在标准模式TWI总线系统使用, 但必须符合t_{SU:DAT}≥250ns的要求。如果器件不延长SCL信号的低电平周期, 这就自动成为默认的情况, 必须在SCL线释放之前输出下一个数据位到SDA线t_{mas}+t_{SU:DAT}=1000+250=1250ns(根据标准模式TWI总线规范)。
- (5) C_b = 一条总线线路的总电容。



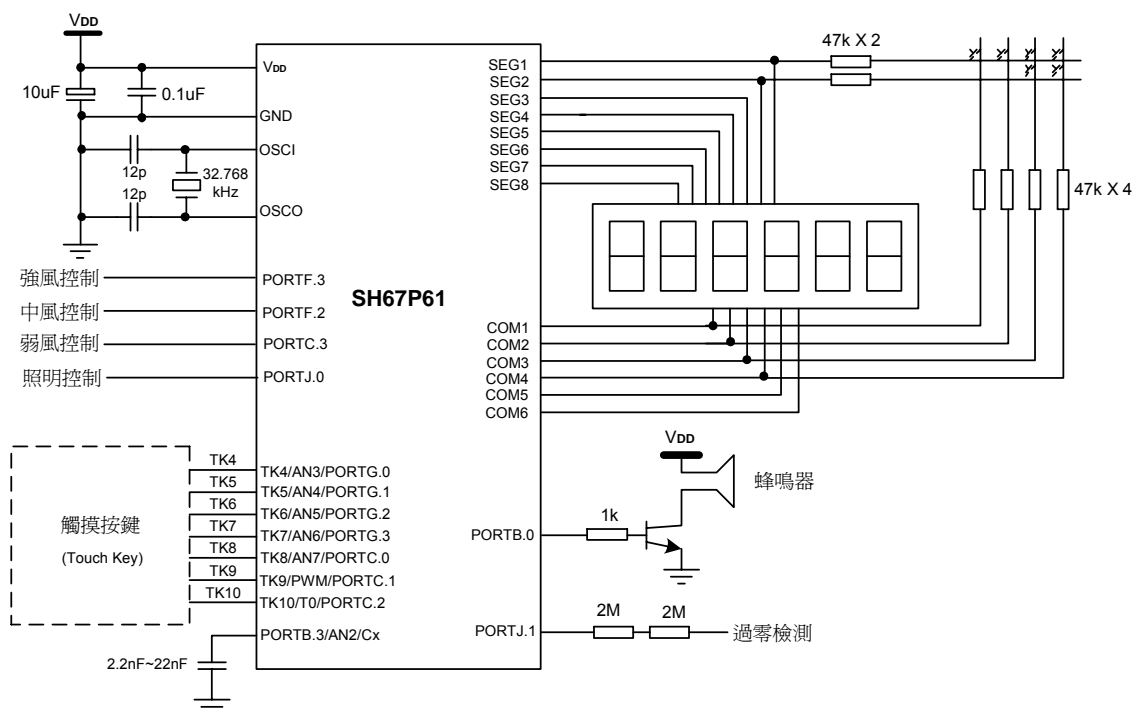
TWI总线器件的时序定义



应用电路 (仅供参考)

AP1: 抽油烟机

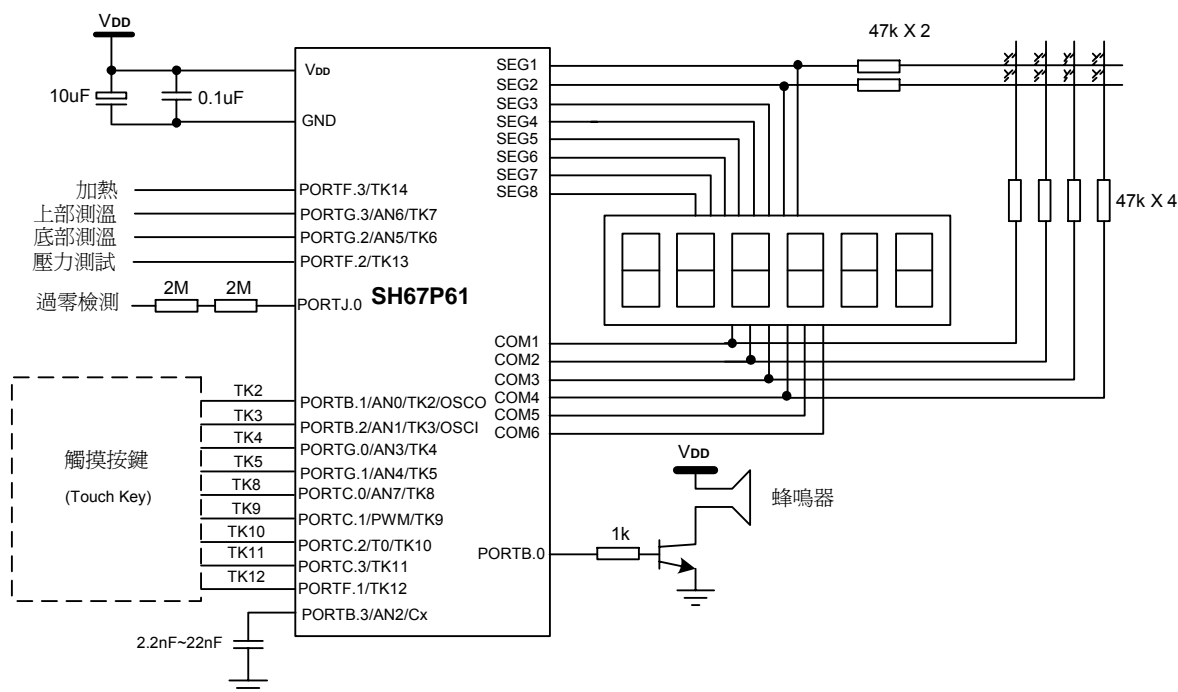
- (1) 工作电压: 5.0V
- (2) 振荡器: 晶体振荡器32.768KHz
- (3) PORTD, PORTE: LED SEG1-8
PORTA, PORTF.0, PORTF.1: LEDCOM1-6
PORTD, PORTA共享为键盘扫描端口
PORTF.3, PORTF.2, PORTC.3控制强风中风和弱风
PORTB.0作为蜂鸣器音调输出
PORTJ.0控制照明灯
PORTJ.1作为交流电源线的过零检测
PORTG.0-3, PORTC.0-2作为触摸按键的通道





AP2: 电压力锅

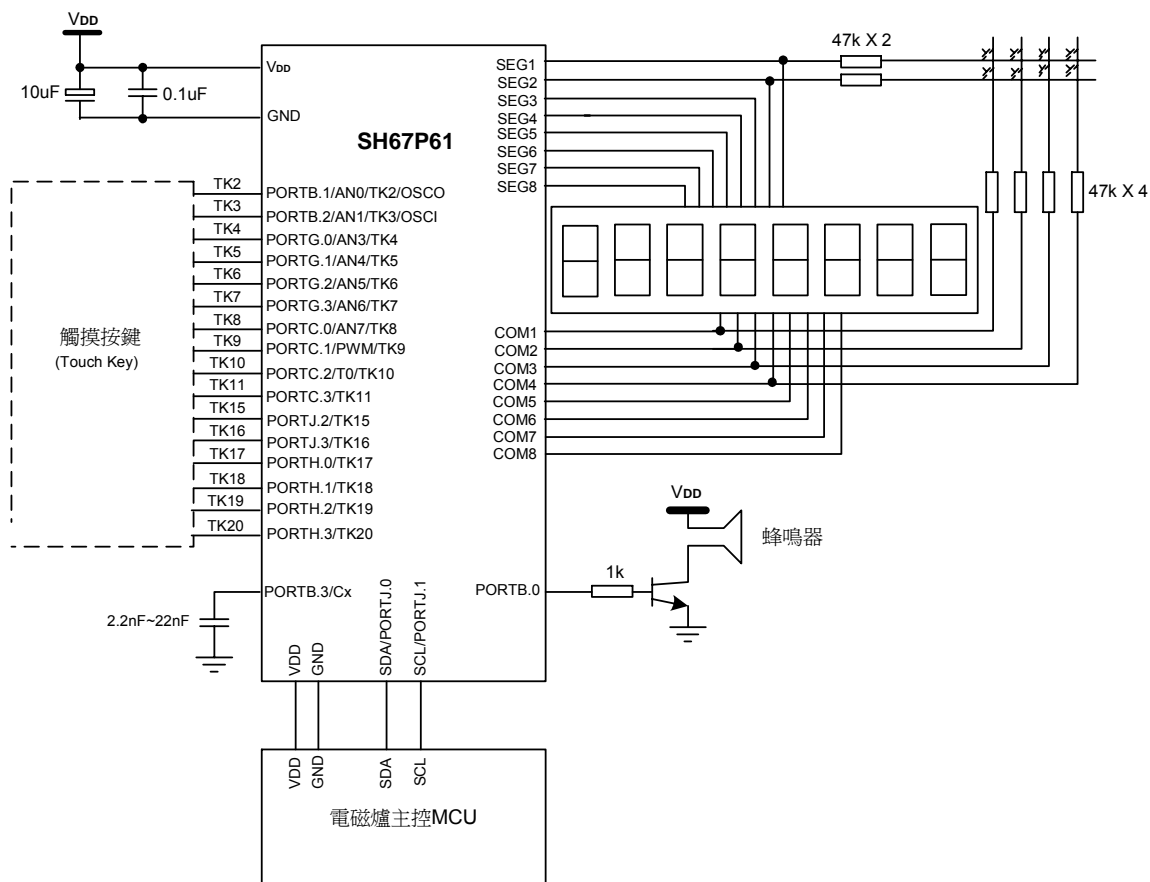
- (1) 工作电压: 5.0V
- (2) 振荡器: 内部32.768kHz振荡器 + 内部10MHz振荡器
- (3) PORTD, PORTE: LED SEG1-8
PORTA, PORTF.0, PORTF.1: LED COM1-6
PORTD.3, PORTD.2, PORTA共享为键盘扫描端口
PORTF.3控制加热
PORTJ.0作为交流电源线的过零检测
PORTB.0作为蜂鸣器音调输出
PORTG.2, PORTG.3作为上部和底部温度测试端口
PORTF.2作为压力测试口
PORTB.1-2, PORTG.0-1, PORTC, PORTF.1可作为9路触摸按键的通道





AP3: 电磁炉显示面板

- (1) 工作电压: 5.0V
- (2) 振荡器: 内部32.768kHz振荡器 + 内部10MHz振荡器
- (3) PORTD, PORTE: LED SEG1-8
PORTA, PORTF: LEDCOM1-8
PORTD.3, PORTD.2, PORTA共享为键盘扫描端口
PORTB.0作为蜂鸣器音调输出
PORTB.1-2, PORTG, PORTC, PORTH, PORTJ.2-3可作为16路触摸按键的通道
PORTJ.0, PORTJ.1作为TWI通讯接口





SH67P61

订购信息

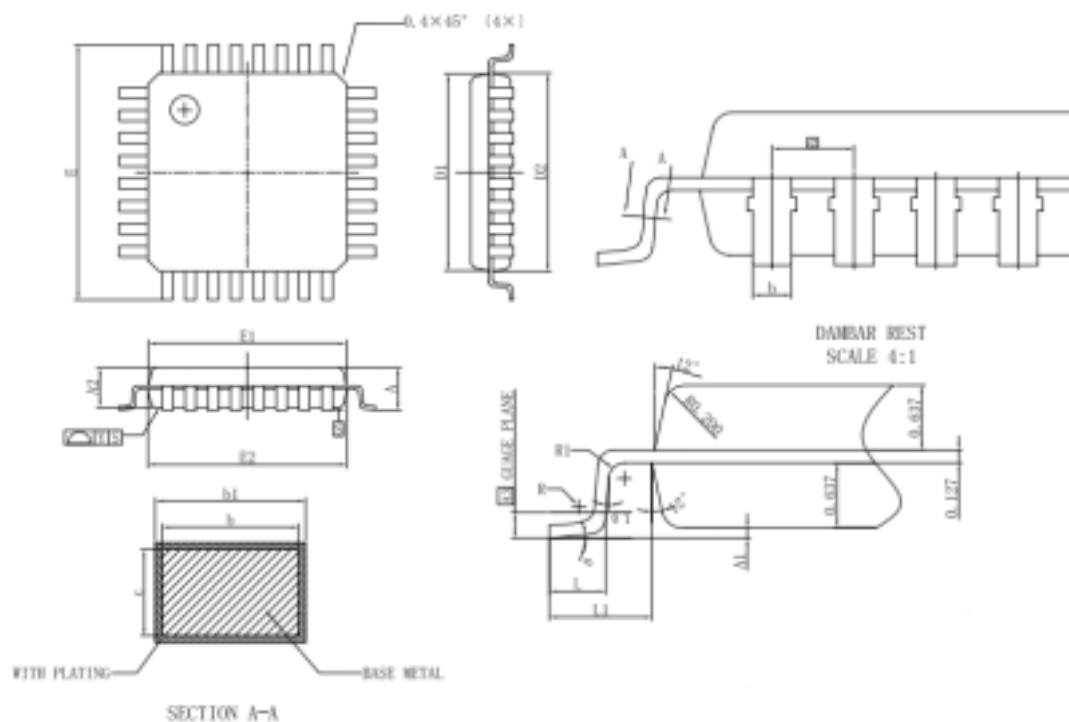
产品编号	封装
SH67P61F/044FR	44 QFP
SH67P61P/032PR	32 LQFP
SH67P61P/044PR	44 LQFP



封装信息

LQFP 32外形尺寸

单位: 英寸/毫米

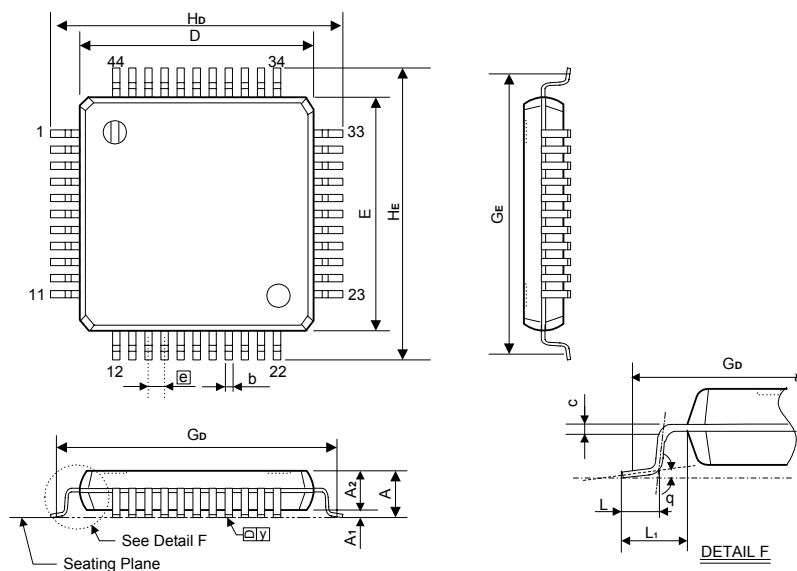


Symbol	Min(mm)	Nom(mm)	Max(mm)
A	1.45	1.55	1.65
A1	0.01	----	0.21
A2	1.30	1.4	1.50
A3	----	0.254	----
b	0.30	0.35	0.40
b1	0.31	0.37	0.43
c	----	0.127	----
D1	6.85	6.95	7.05
D2	6.90	7.00	7.10
E	8.80	9.00	9.20
E1	6.85	6.95	7.05
E2	6.90	7.00	7.10
e	---	0.80	----
L	0.43	----	0.71
L1	0.90	1.0	1.10
R	0.10	----	0.25
R1	0.10	----	----
θ	0	----	10°
θ1	0	----	----
Y	----	----	0.1
Z	----	0.70	----



QFP 44外形尺寸 (BODY SIZE: 10*10)

单位: 英寸/毫米



符号	英寸单位尺寸	毫米单位尺寸
A	最大值0.106	最大值2.70
A ₁	最小值0.01 最大值0.02	最小值0.25 最大值0.50
A ₂	0.079+0.008 -0.004	2.00+0.2 -0.1
b	典型值0.012	典型值0.30
C	0.006 ± 0.002	0.15 ± 0.05
D	0.394 ± 0.004	10.00 ± 0.10
E	0.394 ± 0.004	10.00 ± 0.10
e	典型值0.031	典型值0.80
G _D	0.488 NOM.	12.40 NOM.
G _E	0.488 NOM.	12.40 NOM.
H _D	0.519 ± 0.008	13.20 ± 0.20
H _E	0.519 ± 0.008	13.20 ± 0.20
L	0.035+0.002 -0.006	0.88+0.05 -0.15
L ₁	0.063 Typ.	1.60 Typ.
Y	最大值0.004	最大值0.10
θ	0° ~ 7°	0° ~ 7°

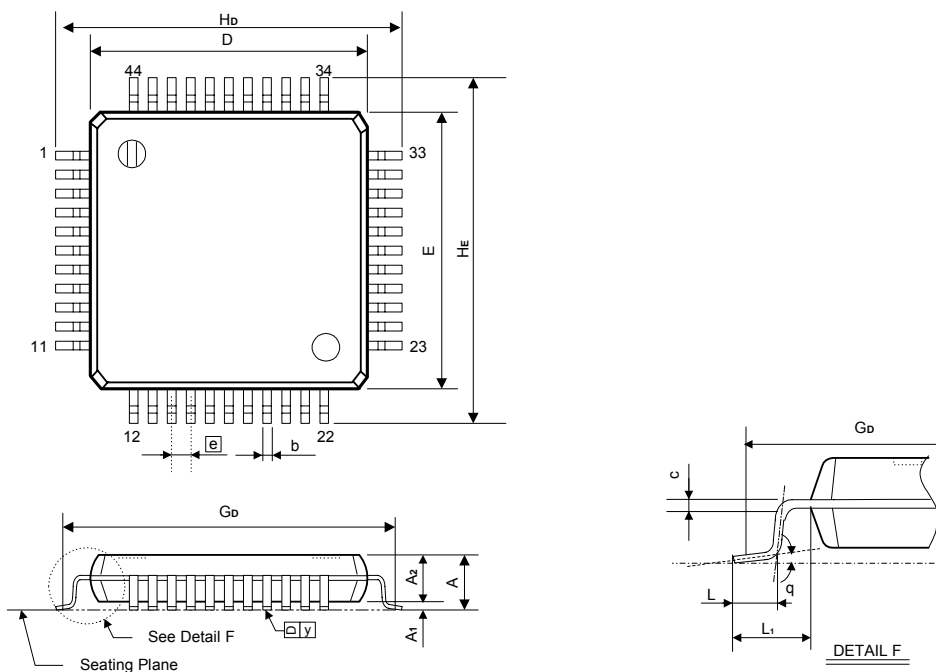
注意:

1. 尺寸D, E不包括树脂凸缘。
2. 尺寸G_D & G_E为PC板接口的引脚间距设计的, 仅供参考。



LQFP 44外形尺寸

单位: 英寸/毫米



符号	英寸单位尺寸		毫米单位尺寸	
	MIN	MAX	MIN	MAX
A	0.057	0.065	1.45	1.65
A1	0.001	0.001	0.015	0.21
A2	0.051	0.059	1.3	1.5
D	0.388	0.396	9.85	10.15
E	0.388	0.396	9.85	10.15
H _D	0.465	0.48	11.8	12.2
H _E	0.465	0.48	11.8	12.2
b	0.01	0.014	0.25	0.35
e	0.031 TYP		0.8 TYP	
c	0.005 TYP		0.127 TYP	
L	0.017	0.028	0.42	0.78
L1	0.037	0.045	0.95	1.15
θ	0°	10°	0°	10°



SH67P61

产品规格更改记录

版本	记录	日期
2.0	新增LQFP44封装	2014年1月
1.0	初始版本	2011年5月